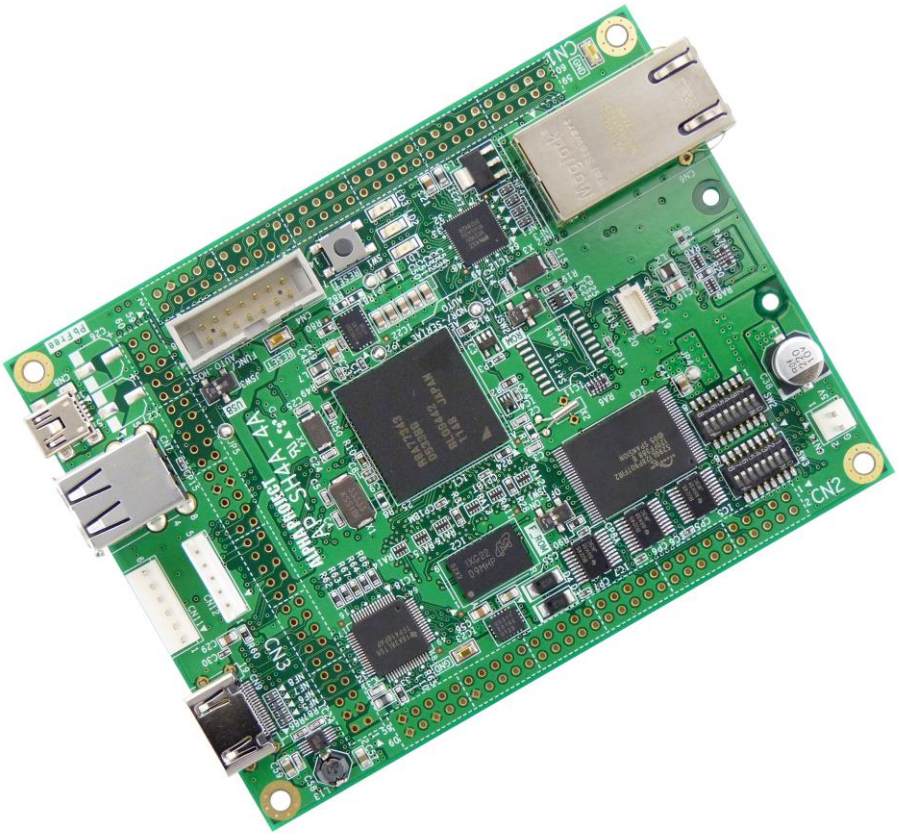
SH-4A SH7734 CPU ボード

AP-SH4A-4A

Hardware Manual

4　版



ALPHA PROJECT
株式会社アルファプロジェクト

RoHS Compliant

©2021 ALPHA PROJECT Co.,LTD.

ご使用になる前に

このたびは AP-SH4A-4A をお買い上げいただき誠にありがとうございます。
本製品をお役立て頂くために、このマニュアルを十分お読みいただき、正しくお使いください。
今後共、弊社製品をご愛顧賜りますよう宜しくお願いいたします。

梱包内容

本製品は、下記の品より構成されております。梱包内容をご確認のうえ、万が一、不足しているものがあればお買い上げの販売店までご連絡ください。

AP-SH4A-4A 梱包内容

●AP-SH4A-4A	1 枚	●電源ハーネス（2Pin）	1 本
●マニュアル・サンプルプログラムのダウンロード・保証のご案内			1 枚

■本製品の内容及び仕様は予告なしに変更されることがありますのでご了承ください。

取り扱い上の注意

●本製品には、民生用の一般電子部品が使用されており、一般的な民生用途の電子機器への使用を意図して設計されています。宇宙、航空、医療、原子力、運輸、交通、各種安全装置などで人命、事故に関わる用途および多大な物的損害を発生させる恐れのある用途でのご使用はご遠慮ください。
●極端な高温下や低温下、または振動の激しい環境での使用はご遠慮ください。
●水中、高湿度、油の多い環境でのご使用はご遠慮ください。
●腐食性ガス、可燃性ガス等の環境中でのご使用はご遠慮ください。
●基板の表面が水に濡れていたり、金属に接触した状態で電源を投入しないでください。
●定格を越える電源を加えないでください。

■ノイズの多い環境での動作は保証しかねますのでご了承ください。
■連続的な振動(車載等)や衝撃が発生する環境下でのご使用は、製品寿命を縮め、故障が発生しやすくなりますのでご注意ください。
■発煙や発火、異常な発熱があった場合には、すぐに電源を切ってください。
■本製品を仕様範囲を越える条件において使用した場合、故障の原因となりますので、ご注意ください。
■本書に記載される製品および技術のうち、「外国為替および外国貿易法」に定める規制貨物等（技術）に該当するものを輸出または国外に持ち出す場合には同法に基づく輸出許可が必要です。
■本製品マニュアル、回路図の著作権は株式会社アルファプロジェクトが保有しております。これらを無断で転用、掲載、譲渡、配布することは禁止します。

保証

■保証期間内において、本マニュアル等に記載の注意事項に従い正常な使用状態で故障した場合、保証対象といたします。
■製品保証の内外を問わず、製品を運用した結果による、直接的および間接的損害については、弊社は一切補償いたしません。
■保証対象は、製品本体とします。ソフトウェア・マニュアル・消耗品・梱包箱は保証対象外とさせていただきます。
■本保証は日本国内においてのみ有効です。海外からのご依頼は受付しておりません。
■製品保証規定の詳細につきましては、ホームページをご覧ください。

©2021 ALPHA PROJECT Co.,LTD.

参考資料

デバイスの資料は、各社ホームページで公開されております。本マニュアルと合わせて、ご覧ください。

■SH7734 ユーザーズマニュアル ハードウェア編　　ルネサス エレクトロニクス
■その他各社デバイスデータシート

参考ＵＲＬ

下記の URL に本製品に関連するデバイスおよび規格の情報が掲載されておりますので、参考にしてください。

■ルネサス エレクトロニクス株式会社　https://www.renesas.com/jp/ja
■Cypress Semiconductor　https://www.cypress.com/
■マイクロン ジャパン株式会社　https://jp.micron.com/

©2021 ALPHA PROJECT Co.,LTD.

目　次

1.　概要　1

1.1　製品概要 1
1.2　機能及び特長 1
1.3　仕様概要 3
1.4　外形仕様 4
1.5　回路構成 6
1.6　アドレスマップ 7
1.7　I/O の割り当て 10

2.　機能　15

2.1　モード端子の設定 15
2.2　FlashROM 23
2.3　DDR2-SDRAM 25
2.4　LED 25
2.5　リセット 26

3.　外部インタフェース　27

3.1　Ethernet インタフェース 27
3.2　USB インタフェース 30
3.3　ディスプレイ インタフェース 32
3.4　シリアルインタフェース 35
3.5　CAN インタフェース 36
3.6　無線 LAN モジュールインタフェース 37
3.7　デバッグインタフェース 38
3.8　電源 39
3.9　拡張コネクタ 43

4.　テクニカルデータ　46

4.1　外形寸法 46
4.2　回路図 46
4.3　外部回路との接続方法 47
4.4　シリアル FlashROM 47

©2021 ALPHA PROJECT Co.,LTD.

5. 関連製品のご案内 48

5.1 周辺拡張アダプタ 48
5.2 無線 LAN モジュール 49
5.3 CAN トランシーバアダプタ 50
5.4 タッチパネル LCD キット 51
5.5 デバッガ/ライタ 52

6. 製品サポートのご案内 54

7. エンジニアリングサービスのご案内 55

©2021 ALPHA PROJECT Co.,LTD.

1. 概要

1.1 製品概要

AP-SH4A-4A は、CPU コアに SH-4A を採用した高性能プロセッサ「SH7734(ルネサス エレクトロニクス製)」を搭載した汎用 CPU ボードです。本ボードは外部接続コネクタへ外部拡張に必要な信号を引き出してありますので、各種試作用途及び小ロットの製品への適用など、幅広い対応が可能です。

1.2 機能及び特長

■ SH-4A コア CPU「SH7734(R8A77343DA0FBG)」を搭載

<SH7734 概要>
内部 32 ビット構成
2 命令同時実行スーパースカラ
乗算器内蔵
8 段パイプライン
浮動小数点ユニット
メモリマネジメントユニット　アドレス空間　4GByte、256 のアドレス空間識別子
キャッシュメモリ　命令キャッシュ：32KByte　オペランドキャッシュ：32KByte
LRAM　ILRAM：16KByte　OLRAM：16KByte
ダイレクトメモリアクセスコントローラ　LBSC-DMAC：3 チャネル　SHwy：2 チャネル　HPB-DMAC：29 チャネル
ウォッチドッグタイマ
タイマユニット　9 チャネル
マルチファンクションタイマパルスユニット　16bit　5 チャネル
リアルタイムクロック
2D グラフィックアクセラレータ
R-GPVG(OpenVG1.1 対応)
ディスプレイユニット
ビデオ入力
シリアルサウンドインタフェース　4 チャネル
USB ホスト/ファンクションモジュール
I2C バスインタフェース 3　2 チャネル
コントローラエリアネットワーク　2 チャネル
FIFO 内蔵シリアルコミュニケーションインタフェース　6 チャネル
SD カードホストインタフェース　3 チャネル
ギガビットイーサネットコントローラ
A/D1 変換器　分解能 10bit　8 チャネル
汎用入出力ポート　171 本(兼用端子を含む)
最大動作周波数　533.3MHz(960MIPS、3.73GFLOPS)

※機能詳細は SH7734　ユーザーズマニュアル　ハードウェア編をご参照ください。

©2021 ALPHA PROJECT Co.,LTD.

■ 大容量メモリを搭載

プログラムメモリとして、FLASHROM 16MByte、データメモリとしてDDR2-SDRAM 64Mbyteを搭載しています。

■ Gigabit Ethernetを搭載

10/100/1000BASE対応のEthernetコネクタを搭載していますので、高速のデータ通信を行うことができます。

■ USBポートを搭載

USB Host(HIGH/FULL/LOW-SPEED対応)、USB Function(HIGH/FULL-SPEED)を各1チャネル搭載しています。

■ ディスプレイ出力を搭載

SH7734のDU(ディスプレイユニット)のデジタルRGB信号出力をDVI信号に変換し、DVIコネクタに出力しています。

■ 周辺拡張アダプタで機能追加

シリアルインタフェースコネクタに周辺拡張アダプタ(詳細は「5.関連商品のご案内」を参照)を接続することで、RS232、USB、SDカードリーダライタ、無線LANなどの機能を容易に追加することができます。

■ 無線LANモジュールを搭載可能

SPIインタフェースコネクタに、弊社製無線LANモジュールWM-RPシリーズ(詳細は「5.関連商品のご案内」を参照)を接続することで、容易に無線LAN機能を追加することができます。

■ CAN通信用コネクタを装備

CAN I/Fコネクタを装備しておりますので、外付けにCANアダプタ(PC-CAN-01/02 別売り)などを接続することで、簡単にCANシステムを構築できます。

※AP-SH4A-4AのI/O電圧は3.3VですのでPC-CAN-02を使用してください。

■ H-UDIコネクタを装備

H-UDI 14Pinコネクタを装備しておりますので、JTAG環境でのデバッグをすることができます。

■ 外部拡張が容易

外部接続用コネクタ(60Pin×3 未実装)へ拡張に必要な信号線を引き出してありますので、I/O等の接続が容易です。

■ 回路図を全て公開

回路図は全て公開されていますので、回路動作の確認やデバッグにお役立ていただけます。
また、教育や研修用途にも最適です。

©2021 ALPHA PROJECT Co.,LTD.

1.3　仕様概要

AP-SH4A-4A 仕様

機能	仕様
CPU	R8A77343DA0FBG (440Pin BGA)
クロック	システムクロック　33.333MHz 水晶振動子 CPU クロック　最大 533MHz バスクロック　最大 50MHz 周辺クロック　最大 100MHz
メモリ	FLASHROM 16MByte(S29GL128 Cypress　相当品) DDR2-SDRAM 64MByte(MT47H32M16 MICRON　相当品) 内蔵 RAM　ILRAM 16KByte、OLRAM 16KByte
シリアル I/F	FIFO 内蔵 クロック同期/調歩同期式　6 チャネル 1 チャネルは通信コネクタに接続 1 チャネルは無線 LAN モジュールコネクタに接続
USB I/F	CPU 内蔵 USB コントローラ USB2.0 Host(HIGH/FULL/LOW-SPEED 対応) 2 チャネル USB2.0 Function(HIGH/FULL-SPEED 対応) 1 チャネル 1 チャネルは Host、Function が排他使用
Ethernet I/F	CPU 内蔵ギガビットイーサネットコントローラ 10/100/1000BASE-T 1 チャネル Ethernet トランシーバ KSZ9021GN(MICREL)
EEPROM	EEPROM 128Byte 24LC01(Microchip)
DVI I/F	CPU 内蔵 DU(RGB888) DVI トランスミッタ TFP410(TI)
LCD I/F	CPU 内蔵 DU(RGB666) LCD コネクタに接続
SD カード I/F	CPU 内蔵カードホストインタフェース　3 チャネル 1 チャネルは microSD カードコネクタに接続
タイマ	タイマユニット　32bit　9 チャネル マルチファンクションタイマパルスユニット 2　16bit　5 チャネル ウォッチドッグタイマ　1 チャネル
CAN I/F	コントローラエリアネットワーク　2 チャネル 1 チャネルは CAN 通信コネクタに接続
割り込み	割り込みコントローラ内蔵 外部 17 本 (NMI、IRQ7～IRQ0、PINT7～PINT0)
A/D コンバータ	8 チャネル　分解能 10bit
RTC	CPU 内蔵 RTC　内蔵クロック、カレンダ、アラーム機能 32.768KHz 水晶振動子
パラレル I/O	171 本(兼用端子を含む)
リセット	リセット IC、リセット SW 搭載 外部拡張コネクタ(未実装)からのリセットも可能
LED	モニタ LED 2 個(I/O ポートに接続) 電源 LED 1 個
電源	DC5.0V±5%または DC3.3V±5% CPU コア 1.25V、I/O 3.3V
消費電流	Typ　約 300 mA (USB、Ether 未使用、弊社サンプルプログラム動作時) 約 800 mA (USB 未使用、GigabitEther リンク時) Max　約 3200 mA (USB 未使用時)
使用環境条件	温度　0℃～60℃　(結露なし)
寸法	120×90 mm(突起物を除く)

Table 1.3-1　仕様概要

©2021 ALPHA PROJECT Co.,LTD.

1.4　外形仕様

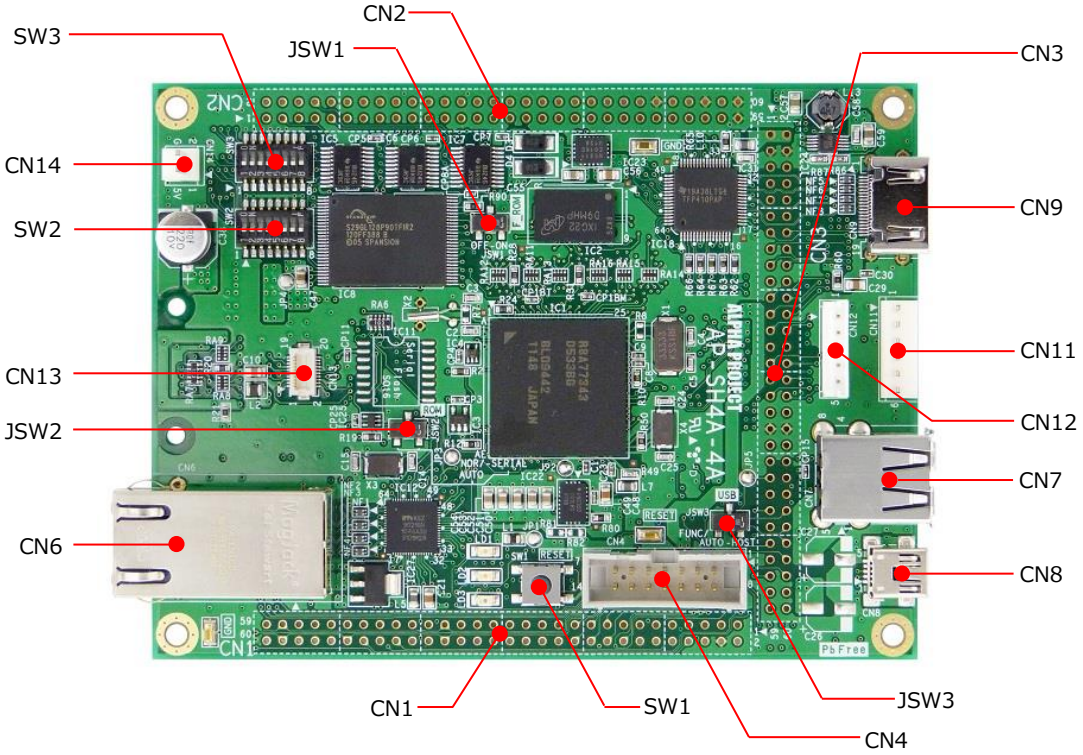


Fig 1.4-1　AP-SH4A-4A 概観 部品面

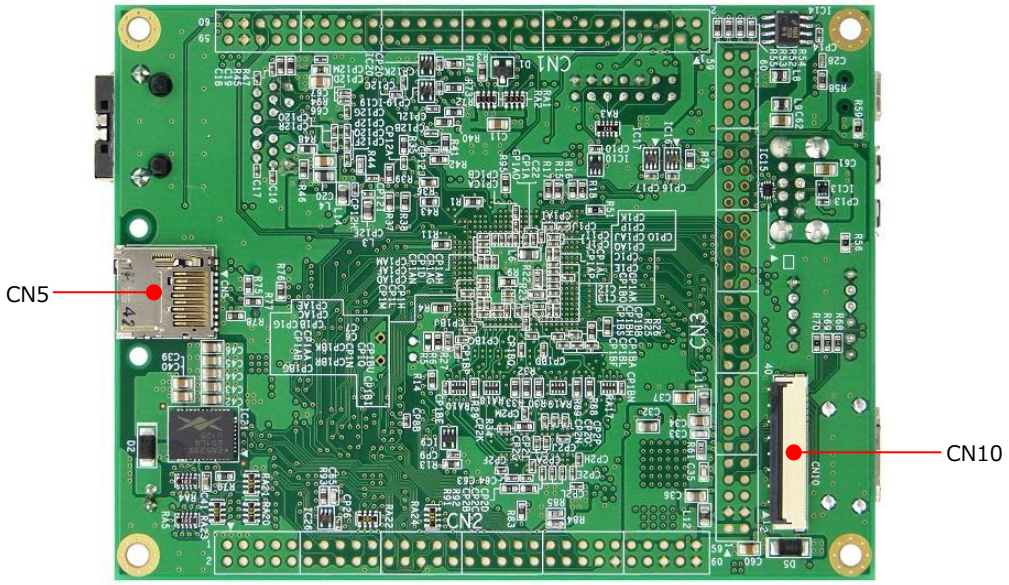


Fig 1.4-2　AP-SH4A-4A 外観 裏面

©2021 ALPHA PROJECT Co.,LTD.

コネクタ番号	用途	コネクタ型番/メーカー	備考
CN1	I/O、電源拡張コネクタ	HIF3H-60PB-2.54DSA/ヒロセ	未実装
CN2	バス拡張コネクタ	HIF3H-60PB-2.54DSA/ヒロセ	未実装
CN3	I/O 拡張コネクタ	HIF3H-50PB-2.54DSA/ヒロセ	未実装
CN4	H-UDI コネクタ	7614-6002/住友 3M	
CN5	MicroSD カードコネクタ	DM3BT-DSF-PEJS/ヒロセ	
CN6	GigabitEthernet コネクタ	L826-1X1T-23-F/Bel Fuse	
CN7	USB A デュアルコネクタ	XM7A-0442-A/OMRON	
CN8	USB Mini B コネクタ	1734035-2/Tyco	
CN9	HDMI(DVI)コネクタ	10029449-001RLF/FCI	
CN10	LCD コネクタ	XF2M-4015-1A/OMRON	
CN11	シリアルインタフェースコネクタ	B6P-SHF-1AA/日圧	
CN12	CAN 通信コネクタ	B5B-EH/日圧	
CN13	無線 LAN モジュール接続コネクタ	DF12(3.0)-20DP-0.5(86)/ヒロセ	
CN14	電源コネクタ	B2P-SHF-1AA/日圧	

Table 1.4-1　コネクター覧

©2021 ALPHA PROJECT Co.,LTD.

1.5 回路構成

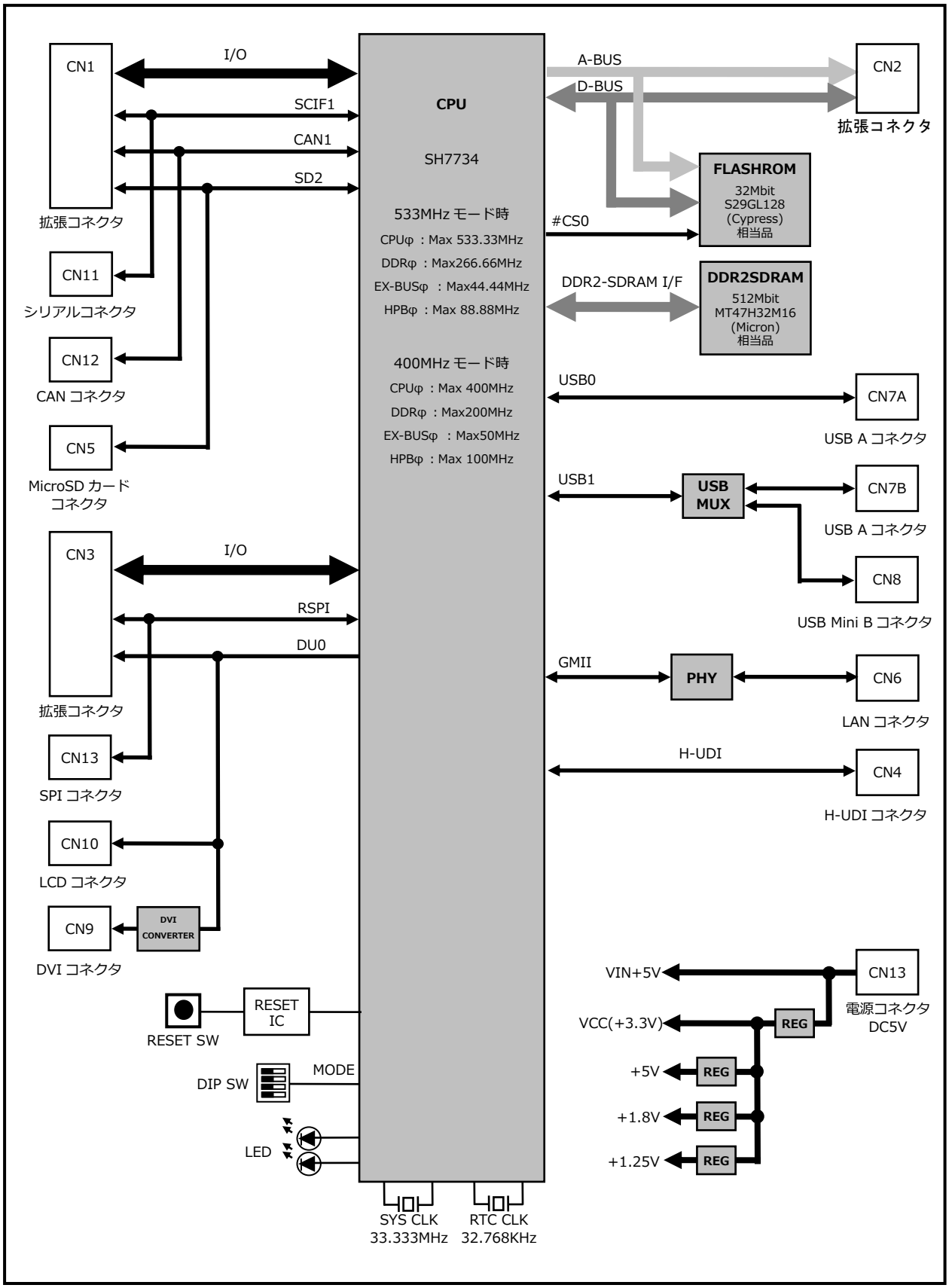


Fig 1.5-1　AP-SH4A-4A 構成ブロック図

©2021 ALPHA PROJECT Co.,LTD.

1.6　アドレスマップ

領域		アドレス	デバイス
エリア 0 空間	LBSC	H’ 00000000 H’ 00FFFFFF	FLASHROM　16bit 16MByte
		H’ 01000000 H’ 03FFFFFF	イメージ
エリア 1 空間	LBSC	H’ 04000000 H’ 07FFFFFF	ユーザ開放
エリア 2 空間	DDR-SDRAM DBSC-2	H’ 08000000 H’ 0BFFFFFF	DDR2-SDRAM　16bit 64MByte
エリア 3 空間	DDR-SDRAM DBSC- 3	H’ 0C000000 H’ 0FFFFFFF	イメージ
エリア 4 空間	DDR-SDRAM DBSC-0	H’ 10000000 H’ 13FFFFFF	イメージ
エリア 5 空間	DDR-SDRAM DBSC- 1	H’ 14000000 H’ 17FFFFFF	イメージ
エリア 6 空間	EX_CS0	H’ 18000000 H’ 1BFFFFFF	ユーザ開放
	EX_CS1		使用不可
	EX_CS2		使用不可
	EX_CS3		使用不可
	EX_CS4		使用不可
	EX_CS5		使用不可
エリア 7 空間	その他	H’ 1C000000 H’ 1FFFFFFF	ユーザ開放

Fig 1.6-1　アドレスマップ(29 ビットアドレス空間 MD7=0、MD9=0 の場合)

領域		アドレス	デバイス
エリア 0 空間	LBSC	H’ 00000000 H’ 00FFFFFF	FLASHROM　16bit 16MByte
		H’ 01000000 H’ 07FFFFFF	イメージ
エリア 2 空間	DDR-SDRAM DBSC-2	H’ 08000000 H’ 0BFFFFFF	DDR2-SDRAM　16bit 64MByte
エリア 3 空間	DDR-SDRAM DBSC- 3	H’ 0C000000 H’ 0FFFFFFF	イメージ
エリア 4 空間	DDR-SDRAM DBSC-0	H’ 10000000 H’ 13FFFFFF	イメージ
エリア 5 空間	DDR-SDRAM DBSC- 1	H’ 14000000 H’ 17FFFFFF	イメージ
エリア 6 空間	EX_CS0 0~64MB	H’ 18000000 H’ 1BFFFFFF	ユーザ開放
	EX_CS1 0~64MB		使用不可
	EX_CS2 0~64MB		使用不可
	EX_CS3 0~64MB		使用不可
	EX_CS4 0~64MB		使用不可
	EX_CS5 0~64MB		使用不可
エリア 7 空間	その他	H’ 1C000000 H’ 1FFFFFFF	ユーザ開放

Fig 1.6-2　アドレスマップ(29 ビットアドレス空間 MD7=1、MD9=0 の場合)

©2021 ALPHA PROJECT Co.,LTD.

領域		アドレス	デバイス
エリア 0 空間	LBSC 0~64MB	H' 00000000 H' 03FFFFFF	FLASHROM 16bit 16MByte
	EX_CS0 0~64MB		ユーザ開放
	EX_CS1 0~64MB		使用不可
	EX_CS2 0~64MB		使用不可
	EX_CS3 0~64MB		使用不可
	EX_CS4 0~64MB		使用不可
	EX_CS5 0~64MB		使用不可
エリア 1 空間	DDR-SDRAM DBSC-1	H' 04000000 H' 07FFFFFF	DDR2-SDRAM 16bit 64MByte
エリア 2 空間	DDR-SDRAM DBSC-2	H' 08000000 H' 0BFFFFFF	イメージ
エリア 3 空間	DDR-SDRAM DBSC-3	H' 0C000000 H' 0FFFFFFF	イメージ
エリア 4 空間	DDR-SDRAM DBSC-0	H' 10000000 H' 13FFFFFF	イメージ
エリア 5 空間	DDR-SDRAM DBCS-1 shadow	H' 14000000 H' 17FFFFFF	イメージ
エリア 6 空間	DDR-SDRAM DBSC-2 shadow	H' 14000000 H' 17FFFFFF	イメージ
エリア 7 空間	その他	H' 1C000000 H' 1FFFFFFF	ユーザ開放

Fig 1.6-3　アドレスマップ(29 ビットアドレス空間 MD7=0、MD9=1 の場合)

領域		アドレス	デバイス
エリア 0 空間	LBSC	H' 00000000 H' 00FFFFFF	FLASHROM 16bit 16MByte
		H' 01000000 H' 03FFFFFF	イメージ
エリア 1 空間	LBSC	H' 04000000 H' 07FFFFFF	ユーザ開放
エリア 2 空間	DDR-SDRAM DBSC-2	H' 08000000 H' 0BFFFFFF	DDR2-SDRAM 16bit 64MByte
エリア 3 空間	DDR-SDRAM DBSC- 3	H' 0C000000 H' 0FFFFFFF	イメージ
エリア 4 空間	DDR-SDRAM DBSC-0	H' 10000000 H' 13FFFFFF	イメージ
エリア 5 空間	DDR-SDRAM DBSC- 1	H' 14000000 H' 17FFFFFF	イメージ
エリア 6 空間	EX_CS0	H' 18000000 H' 1BFFFFFF	ユーザ開放
	EX_CS1		使用不可
	EX_CS2		使用不可
	EX_CS3		使用不可
	EX_CS4		使用不可
	EX_CS5		使用不可

Fig 1.6-4　アドレスマップ(32 ビットアドレス空間 MD7=0、MD9=0 の場合)

©2021 ALPHA PROJECT Co.,LTD.

領域		アドレス	デバイス
エリア 0 空間	LBSC	H' 00000000 H' 00FFFFFF	FLASHROM 16bit 16MByte
		H' 01000000 H' 07FFFFFF	イメージ
エリア 2 空間	DDR-SDRAM DBSC-2	H' 08000000 H' 0BFFFFFF	DDR2-SDRAM 16bit 64MByte
エリア 3 空間	DDR-SDRAM DBSC- 3	H' 0C000000 H' 0FFFFFFF	イメージ
エリア 4 空間	DDR-SDRAM DBSC-0	H' 10000000 H' 13FFFFFF	イメージ
エリア 5 空間	DDR-SDRAM DBSC- 1	H' 14000000 H' 17FFFFFF	イメージ
エリア 6 空間	EX_CS0 0~64MB	H' 18000000 H' 1BFFFFFF	ユーザ開放
	EX_CS1 0~64MB		使用不可
	EX_CS2 0~64MB		使用不可
	EX_CS3 0~64MB		使用不可
	EX_CS4 0~64MB		使用不可
	EX_CS5 0~64MB		使用不可

Fig 1.6-5　アドレスマップ(32 ビットアドレス空間 MD7=1、MD9=0 の場合)

領域		アドレス	デバイス
エリア 0 空間	LBSC 0~64MB	H' 00000000 H' 03FFFFFF	FLASHROM 16bit 16MByte
	EX_CS0 0~64MB		ユーザ開放
	EX_CS1 0~64MB		使用不可
	EX_CS2 0~64MB		使用不可
	EX_CS3 0~64MB		使用不可
	EX_CS4 0~64MB		使用不可
	EX_CS5 0~64MB		使用不可
エリア 1 空間	DDR-SDRAM DBSC-1	H' 04000000 H' 07FFFFFF	DDR2-SDRAM 16bit 64MByte
エリア 2 空間	DDR-SDRAM DBSC-2	H' 08000000 H' 0BFFFFFF	イメージ
エリア 3 空間	DDR-SDRAM DBSC-3	H' 0C000000 H' 0FFFFFFF	イメージ
エリア 4 空間	DDR-SDRAM DBSC-0	H' 10000000 H' 13FFFFFF	イメージ
エリア 5 空間	DDR-SDRAM DBCS-1 shadow	H' 14000000 H' 17FFFFFF	イメージ
エリア 6 空間	DDR-SDRAM DBSC-2 shadow	H' 14000000 H' 17FFFFFF	イメージ

Fig 1.6-6　アドレスマップ(32 ビットアドレス空間 MD7=0、MD9=1 の場合)

©2021 ALPHA PROJECT Co.,LTD.

1.7　I/O の割り当て

AP-SH4A-4A の SH7734 の I/O ポートは基板上で以下のような機能が割り当てられています。機能が割り当てられているポートは、必ず以下の設定で使用してください。

ポート名	I/O ポート以外の機能						入出力	拡張	機能
機能 1	機能 1	機能 2	機能 3	機能 4	機能 5	機能 6		コネクタ	
GP0[31]	D4	SD0_CD_A	MMC_D4_A	ST1_D[7]	FD4_A		I/O	CN2.33	LBSC
GP0[30]	D3	SD0_DAT3_A	MMC_D3_A	ST1_D[6]	FD3_A		I/O	CN2.32	LBSC
GP0[29]	D2	SD0_DAT2_A	MMC_D2_A	ST1_D[5]	FD2_A		I/O	CN2.31	LBSC
GP0[28]	D1	SD0_DAT1_A	MMC_D1_A	ST1_D[4]	FD1_A		I/O	CN2.30	LBSC
GP0[27]	D0	SD0_DAT0_A	MMC_D0_A	ST1_D[3]	FD0_A		I/O	CN2.29	LBSC
GP0[26]	A25	TX2_D	ST1_D[2]			MD15	O	CN2.28	LBSC
GP0[25]	A24	RX2_D	ST1_D[1]			MD14	O	CN2.27	LBSC
GP0[24]	A2	ST0_SYC	LCD_DATA2_A	TCLKC_C			O	CN2.5	LBSC
GP0[23]	A1	ST0_REQ	LCD_DATA1_A	TCLKB_C			O	CN2.4	LBSC
GP0[22]	A0	ST0_CLKIN	LCD_DATA0_A	TCLKA_C			O	CN2.3	LBSC
GP0[21]	#PRESETOUT	ST_CLKOUT					-	CN2.49	未使用
GP0[20]	A19	ST1_CLKIN	LCD_CLK_A	TIOC4D_C		MD13	O	CN2.22	LBSC
GP0[19]	A18	ST1_PWM	LCD_CL2_A	TIOC4C_C		MD12	O	CN2.21	LBSC
GP0[18]	A17	ST1_VCO_CLK IN	LCD_CL1_A	TIOC4B_C		MD11	O	CN2.20	LBSC
GP0[17]	A16	ST0_PWM	LCD_DON_A	TIOC4A_C		MD9	O	CN2.19	LBSC
GP0[16]	A15	ST0_VCO_CLK IN	LCD_DATA15_ A	TIOC3D_C		MD8	O	CN2.18	LBSC
GP0[15]	A14	LCD_DATA14_ A	TIOC3C_C			MD7	O	CN2.17	LBSC
GP0[14]	A13	LCD_DATA13_ A	TIOC3B_C			MD6	O	CN2.16	LBSC
GP0[13]	A12	LCD_DATA12_ A	TIOC3A_C			MD5	O	CN2.15	LBSC
GP0[12]	A11	ST0_D[7]	LCD_DATA11_ A	TIOC2B_C		MD4	O	CN2.14	LBSC
GP0[11]	A10	ST0_D[6]	LCD_DATA10_ A	TIOC2A_C		MD3	O	CN2.13	LBSC
GP0[10]	A9	ST0_D[5]	LCD_DATA9_A	TIOC1B_C		MD2	O	CN2.12	LBSC
GP0[9]	A8	ST0_D[4]	LCD_DATA8_A	TIOC1A_C		MD1	O	CN2.11	LBSC
GP0[8]	A7	ST0_D[3]	LCD_DATA7_A	TIOC0D_C		MD0	O	CN2.10	LBSC
GP0[7]	A6	ST0_D[2]	LCD_DATA6_A	TIOC0C_C		MD19	O	CN2.9	LBSC
GP0[6]	A5	ST0_D[1]	LCD_DATA5_A	TIOC0B_C		MD18	O	CN2.8	LBSC
GP0[5]	A4	ST0_D[0]	LCD_DATA4_A	TIOC0A_C			O	CN2.7	LBSC
GP0[4]	A3	ST0_VLD	LCD_DATA3_A	TCLKD_C			O	CN2.6	LBSC
GP0[3]	A23	ST1_D[0]	LCD_M_DISP_ A				O	CN2.26	LBSC
GP0[2]	A22	ST1_VLD	LCD_VEPWC_ A				O	CN2.25	LBSC
GP0[1]	A21	ST1_SYC	LCD_VCPWC_ A				O	CN2.24	LBSC
GP0[0]	A20	ST1_REQ	LCD_FLM_A				O	CN2.23	LBSC

：　リセット状態のみモード端子となる端子
：　AP-SH4A-4A 基板上で機能が割り振られている端子
(拡張コネクタに信号が引き出されており、外部でも使用することが可能)

Table 1.7-2　I/O の割り当て(1/5)

©2021 ALPHA PROJECT Co.,LTD.

ポート名	I/O ポート以外の機能						入出力	拡張	機能
機能 1	機能 1	機能 2	機能 3	機能 4	機能 5	機能 6		コネクタ	
GP1[31]	DREQ1	HSPI_CLK_B	RX4_B	ET0_PHY_INT_C	ET0_TX_CLK_A		O		Ether
GP1[30]	D8	SD0_CLK_A	MMC_CLK_A	QIO2_A	#FCE_A	ET0_GTX_CLK_B	I/O	CN2.37	LBSC
GP1[29]	D7	#RSPI_SSL	MMC_D7_A	QSSL_A	FD7_A		I/O	CN2.36	LBSC
GP1[28]	D6	RSPI_RSPCK_A	MMC_D6_A	QSPCLK_A	FD6_A		I/O	CN2.35	LBSC
GP1[27]	EX_WAIT2	SD1_DAT1_A	DACK2	CAN1_RX_C	ET0_MAGIC_C	ET0_ETXD6_A	O		未使用
GP1[26]	EX_WAIT1	SD1_DAT0_A	DREQ2	CAN1_TX_C	ET0_LINK_C	ET0_ETXD5_A	O		Ether
GP1[25]	D5	SD1_WP_A	MMC_D5_A	FD5_A			I/O	CN2.34	LBSC
GP1[24]	#WE1						O	CN2.48	LBSC
GP1[23]	#WE0						-	CN2.47	未使用
GP1[22]	RD/#WR	TCLK0	CAN_CLK_B	ET0_ETXD4			O		Ether
GP1[21]	#RD						O	CN2.46	LBSC
GP1[20]	#EX_CS5	SD1_CMD_A	#ATADIR	QSSL_B	ET0_ETXD3_A		O		Ether
GP1[19]	#EX_CS4	SD1_WP_A	#ATAWR	QMI/QIO1_B	ET0_ETXD2_A	MD17	O		Ether
GP1[18]	#EX_CS3	SD1_CD_A	#ATARD	QMO/QIO0_B	ET0_ETXD1_A	MD16	O		Ether
GP1[17]	#EX_CS2	TX3_B	#ATACS1	QSPCLK_B	ET0_GTX_CLK_A		O		Ether
GP1[16]	#EX_CS1	RX3_B	#ATACS0	QIO2_B	ET0_ETXD0		O		Ether
GP1[15]	#EX_CS0						-		未使用
GP1[14]	#CS1/A26	QIO3_B					-	CN2.54	未使用
GP1[13]	#CS0						O	CN2.45	LBSC
GP1[12]	#BS						-	CN2.53	未使用
GP1[11]	CLKOUT						-	CN2.52	未使用
GP1[10]	D15	SCK2_B					I/O	CN2.44	LBSC
GP1[9]	D14	TX2_B	#FSE_A	ET0_TX_CLK_B			I/O	CN2.43	LBSC
GP1[8]	D13	RX2_B	#FRB_A	ET0_ETXD6_B			I/O	CN2.42	LBSC
GP1[7]	D12	#FWE_A	ET0_ETXD5_B				I/O	CN2.41	LBSC
GP1[6]	D11	RSPI_MISO_A	QMI/QIO1_A	#FRE_A	ET0_ETXD3_B		I/O	CN2.40	LBSC
GP1[5]	D10	RSPI_MOSI_A	QMO/QIO0_A	FALE_A	ET0_ETXD2_B		I/O	CN2.39	LBSC
GP1[4]	D9	SD0_CMD_A	QIO3_A	FCLE_A	ET0_ETXD1_B		I/O	CN2.38	LBSC
GP1[3]	DACK0	SD1_DAT3_A	ET0_TX_ER				I		LBSC
GP1[2]	DREQ0	SD1_CLK_A	ET0_TX_EN				O		Ether
GP1[1]	DRACK0	SD1_DAT2_A	#ATAG	TCLK1_A	ET0_RX_CLK_A		I		Ether
GP1[0]	EX_WAIT0	TCLK1_B					-	CN2.51	未使用

: リセット状態のみモード端子となる端子
: 拡張コネクタに信号が引き出されていない端子
: AP-SH4A-4A 基板上で機能が割り振られている端子
(拡張コネクタに信号が引き出されており、外部でも使用することが可能)

Table 1.7-2　I/O の割り当て(2/5)

©2021 ALPHA PROJECT Co.,LTD.

ポート名	I/O ポート以外の機能						入出力	拡張	機能
機能 1	機能 1	機能 2	機能 3	機能 4	機能 5	機能 6		コネクタ	
GP2[31]	REF50CK	#CTS1_E	#HCTS0_D				O	CN1.24	MEMORY_SEL
GP2[30]	REF125CK	#ADTRG	RX5_C				I		Ether
GP2[29]	SD2_WP_A	TX5_A	VI0_R5				O	CN1.23	CAN
GP2[28]	SD2_CD_A	RX5_A	VI0_R4		ET0_PHY_INT_B		I	CN1.22	SD
GP2[27]	SD2_DAT3_A	TX4_A	VI0_R3		ET0_MAGIC_B		I/O	CN1.21	SD
GP2[26]	SD2_DAT2_A	RX4_A	VI0_R2		ET0_LINK_B		I/O	CN1.20	SD
GP2[25]	SD2_DAT1_A	TX3_A	VI0_R1		ET0_MDIO_B		I/O	CN1.19	SD
GP2[24]	SD2_DAT0_A	RX3_A	VI0_R0		ET0_ERXD3_B		I/O	CN1.18	SD
GP2[23]	SD2_CMD_A	TX2_A	VI0_G5		ET0_ERXD2_B		O	CN1.17	SD
GP2[22]	SD2_CLK_A	RX2_A	VI0_G4		ET0_RX_CLK_B		O	CN1.16	SD
GP2[21]		SCK2_A	VI0_G3				O	CN1.15	LCD
GP2[20]		#RTS1_B	VI0_G2				-	CN1.14	未使用
GP2[19]		#CTS1_B	VI0_G1				-	CN1.13	未使用
GP2[18]		TX1_B	VI0_G0	ET0_PHY_INT_A			I		Ether
GP2[17]		RX1_B	VI0_DATA5/ VI0_B5	ET0_MAGIC_A			O	CN1.12	LCD
GP2[16]		SCK1_B	VI0_DATA4/ VI0_B4	ET0_LINK_A			I		Ether
GP2[15]		#RTS0_B	VI0_DATA3/ VI0_B3	ET0_MDIO_A			I/O		Ether
GP2[14]		#CTS0_B	VI0_DATA2/ VI0_B2	RMII0_MDIO_A	ET0_MDC		O		Ether
GP2[13]	HTX0_A	TX1_A	VI0_DATA1/ VI0_B1	RMII0_MDC_A	ET0_COL		I		Ether
GP2[12]	HRX0_A	RX1_A	VI0_DATA0/ VI0_B0	RMII0_CRS_A	ET0_CRS		I		Ether
GP2[11]	HSCK0_A	SCK1_A	#VI0_VSYNC	RMII0_RX_ER_A	ET0_RX_ER		I		Ether
GP2[10]	#HRTS0_A	#RTS1_A	#VI0_HSYNC	RMII0_TXD_EN_A	ET0_RX_DV		I		Ether
GP2[9]	IRQ2_A	#CTS0_A	#HCTS0_B	ET0_ERXD2_A			I		Ether
GP2[8]	TX0_A	HSPI_TX_A				MD10		CN1.11	未使用
GP2[7]	IRQ1_A	HSPI_RX_B	TX3_E	ET0_ERXD1			I		Ether
GP2[6]	IRQ0_A	HSPI_TX_B	RX3_E	ET0_ERXD0			I		Ether
GP2[5]	DACK1	#HSPI_CS_B	TX4_B	ET0_RX_CLK_A			I		Ether
GP2[4]	IRQ3_A	#RTS0_A	#HRTS0_B	ET0_ERXD3_A			I		Ether
GP2[3]	#HCTS0_A	#CTS1_A	VI0_FIELD	RMII_RXD1_A	ET0_ERXD7		I		Ether
GP2[2]	RX0_A	HSPI_RX_A	RMII_RXD0_A	ET0_ERXD6			I		Ether
GP2[1]	SCK0_A	#HSPI_CS_A	VI0_CLKENB	RMII_TXD1_A	ET0_ERXD5		I		Ether
GP2[0]	SCIF_CLK_A	HSPI_CLK_A	VI0_CLK	RMII_TXD0_A	ET0_ERXD4		I		Ether

: リセット状態のみモード端子となる端子
: 拡張コネクタに信号が引き出されていない端子(外部使用不可)
: AP-SH4A-4A 基板上で機能が割り振られている端子
(拡張コネクタに信号が引き出されており、外部でも使用することが可能)

Table 1.7-2　I/O の割り当て(3/5)

©2021 ALPHA PROJECT Co.,LTD.

ポート名	I/O ポート以外の機能						入出力	拡張	機能
機能 1	機能 1	機能 2	機能 3	機能 4	機能 5	機能 6		コネクタ	
GP3[31]	VI1_CLK_A		FD0_B	LCD_DATA0_B			-	CN3.5	未使用
GP3[30]	DU0_CDE	HTX0_B	AUDIO_CLKB_B	LCD_VCPWC_B			-	CN3.6	未使用
GP3[29]	DU0_DISP	CAN0_TX_B	HRX0_B	AUDIO_CLKA_B			O	CN3.7	LCD
GP3[28]	DU0_EXODDF	CAN0_RX_B	HSCK0_B	SSI_SDATA1_B			-	CN3.8	未使用
GP3[27]	DU0_EXVSYNC/DU0_VSYNC		HSPI_RX0_C	SSI_WS1_B			O	CN3.9	LCD
GP3[26]	DU0_EXHSYNC/DU0_HSYNC		HSPI_TX0_C	SSI_SCK1_B			O	CN3.10	LCD
GP3[25]	DU0_DOTCLKOUT		HSPI_CLK0_C	SSI_SDATA0_B			O	CN3.11	LCD
GP3[24]	DU0_DOTCLKIN		#HSPI_CS0_C	SSI_WS0_B			-	CN3.12	未使用
GP3[23]	DU0_DB7		SSI_SCK0_B	HIFEBL_B			O	CN3.13	LCD
GP3[22]	DU0_DB6		HIFRDY				O	CN3.14	LCD
GP3[21]	DU0_DB5		HIFDREQ				O	CN3.15	LCD
GP3[20]	DU0_DB4		HIFINT				O	CN3.16	LCD
GP3[19]	DU0_DB3	TX5_C	TIOC4D_A	HIFRD			O	CN3.17	LCD
GP3[18]	DU0_DB2	RX5_C	RMII0_TXD1_B	HIFWR			O	CN3.18	LCD
GP3[17]	DU0_DB1	TX4_C	RMII0_TXD0_B	HIFRS			O	CN3.19	LCD
GP3[16]	DU0_DB0	RX4_C	RMII0_TXD_EN_B	TIOC4A_A	HIFCS		O	CN3.20	LCD
GP3[15]	DU0_DG7	TX3_C	RMII0_RXD1_B	TIOC3D_A	HIFD15		O	CN3.21	LCD
GP3[14]	DU0_DG6	RX3_C	RMII0_RXD0_B	TIOC3C_A	HIFD14		O	CN3.22	LCD
GP3[13]	DU0_DG5	TX2_C	RMII0_RX_ER_B	TIOC3B_A	HIFD13		O	CN3.23	LCD
GP3[12]	DU0_DG4	RX2_C	RMII0_CRS_DV_B	TIOC3A_A	HIFD12		O	CN3.24	LCD
GP3[11]	DU0_DG3	SCK2_C	RMII0_MDIO_B	TIOC2B_A	HIFD11		O	CN3.25	LCD
GP3[10]	DU0_DG2	#RTS1_C	RMII0_MDC_B	TIOC2A_A	HIFD10		O	CN3.26	LCD
GP3[9]	DU0_DG1	#CTS1_C	#RCTS0_D	TIOC1B_A	HIFD09		O	CN3.27	LCD
GP3[8]	DU0_DG0	HSCK0_D	IECLK_A	TIOC1A_A	HIFD08		O	CN3.28	LCD
GP3[7]	DU0_DR7	RX1_C	TIOC0D_A	HIFD07			O	CN3.29	LCD
GP3[6]	DU0_DR6	SCK1_C	TIOC0C_A	HIFD06			O	CN3.30	LCD
GP3[5]	DU0_DR5	#RTS0_C	TIOC0B_A	HIFD05			O	CN3.31	LCD
GP3[4]	DU0_DR4	#CTS0_C	TIOC0A_A	HIFD04			O	CN3.32	LCD
GP3[3]	DU0_DR3	TX0_B	TCLKD_A	HIFD03			O	CN3.33	LCD
GP3[2]	DU0_DR2	RX0_B	TCLKC_A	HIFD02			O	CN3.34	LCD
GP3[1]	DU0_DR1	SCK0_B	HTX0_D	IERX_A	TCLKB_A	HIFD01	O	CN3.35	LCD
GP3[0]	DU0_DR0	SCIF_CLK_B	HRX0_D	IETX_A	TCLKA_A	HIFD00	O	CN3.36	LCD

：　AP-SH4A-4A 基板上で機能が割り振られている端子
(拡張コネクタに信号が引き出されており、外部でも使用することが可能)

Table 1.7-2　I/O の割り当て(4/5)

©2021 ALPHA PROJECT Co.,LTD.

ポート名	I/O ポート以外の機能						入出力	拡張	機能
機能 1	機能 1	機能 2	機能 3	機能 4	機能 5	機能 6		コネクタ	
GP4[31]	CAN0_TX_A	TX4_D	MLK_CLK				O	CN1.48	SCI
GP4[30]	CAN_CLK_A	RX4_D					-	CN1.47	SCI
GP4[29]	USB_OVC1	RX3_D	CAN1_RX_B	RX5_D	IERX_B		O	CN1.46	LED
GP4[28]	USB_OVC0						O	CN1.45	LED
GP4[27]	PENC1	TX3_D	CAN1_TX_B	TX5_D	IETX_B		O	CN1.44	USB
GP4[26]	PENC0						O	CN1.43	USB
GP4[25]	SDA0	HIFEBL_A					I/O	CN1.42	EEPROM
GP4[24]	SCL0						I/O	CN1.41	EEPROM
GP4[23]	SDA1	RX1_E					-	CN1.40	未使用
GP4[22]	SCL1	SCIF_CLK_C					-	CN1.39	未使用
GP4[21]	AUDIO_CLKOUT	TX1_E		#HRTS0_C	#FSE_B	LCD_M_DISP	-	CN3.39	未使用
GP4[20]	AUDIO_CLKC	SCK1_E		#HCTS0_C	#FRB_B	LCD_VEPWC_B	-	CN3.40	未使用
GP4[19]	AUDIO_CLKB_A	LCD_CLK_B					-	CN3.41	未使用
GP4[18]	AUDIO_CLKA_A	VI1_CLK_B	SCK1_D	IECLK_B	LCD_FLM_B		-	CN3.42	WiFi
GP4[17]	SSI_SDATA3	VI1_7_B		HTX0_C	#FWE_B	LCD_CL2_B	-	CN3.43	未使用
GP4[16]	SSI_SDATA2	VI1_6_B		HRX0_C	#FRE_B	LCD_CL1_B	-	CN3.44	未使用
GP4[15]	SSI_WS23	VI1_5_B	TX1_D	HSCK0_C	FALE_B	LCD_DON_B	-	CN3.45	WiFi
GP4[14]	SSI_SCK23	VI1_4_B	RX1_D	FCLE_B	LCD_DATA15_B		-	CN3.46	WiFi
GP4[13]	SSI_SDATA1_A	VI1_3_B	LCD_DATA14_B				-	CN3.47	未使用
GP4[12]	SSI_WS1_A	VI1_2_B	LCD_DATA13_B				-	CN3.48	未使用
GP4[11]	VI1_3_A		FD4_B	LCD_DATA4_B			-	CN3.49	未使用
GP4[10]	VI1_2_A		FD3_B	LCD_DATA3_B			-	CN3.50	未使用
GP4[9]	VI1_1_A		FD2_B	LCD_DATA2_B			-	CN3.51	未使用
GP4[8]	VI1_0_A		FD1_B	LCD_DATA1_B			-	CN3.52	未使用
GP4[7]	VI1_7_A	#FCE_B	LCD_DATA7_B				-	CN3.53	未使用
GP4[6]	VI1_6_A		FD7_B	LCD_DATA7_B			-	CN3.54	未使用
GP4[5]	VI1_5_A		FD6_B	LCD_DATA6_B			-	CN3.55	未使用
GP4[4]	VI1_4_A		FD5_B	LCD_DATA5_B			-	CN3.56	未使用
GP4[3]	SSI_SCK1_A	VI1_1_B	TIOC2B_B	LCD_DATA12_B			-	CN3.57	未使用
GP4[2]	SSI_SDATA0_A	VI1_0_B	TIOC2A_B	LCD_DATA11_B			-	CN3.58	未使用
GP4[1]	SSI_WS0_A	TIOC1B_B	LCD_DATA10_B				-	CN3.59	未使用
GP4[0]	SSI_SCK0_A	TIOC1A_B	LCD_DATA9_B				-	CN3.60	未使用
GP5[11]	CAN1_TX_A	TX5_C	MLB_DAT				O	CN1.52	CAN
GP5[10]	CAN0_RX_A	IRQ0_B	MLB_SIG				I	CN1.51	WiFi
GP5[3]	IRQ3_B						-	CN1.33	未使用
GP5[2]	IRQ2_B						-	CN1.34	未使用
GP5[1]	SDSELF	#RTS1_E					I	CN1.9	DDR2
GP5[0]	CAN1_RX_A	IRQ1_B					I	CN1.49	CAN

：　AP-SH4A-4A 基板上で機能が割り振られている端子
(拡張コネクタに信号が引き出されており、外部でも使用することが可能)

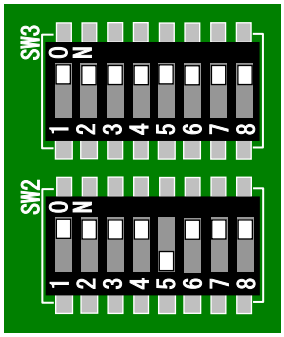
Table 1.7-2　I/O の割り当て(5/5)

©2021 ALPHA PROJECT Co.,LTD.

2. 機能

2.1 モード端子の設定

SH7734 には、モード設定端子があり、SH7734 の動作の設定をします。AP-SH4A-4A では SW2、SW3 で設定します。動作モードの詳細は SH7734 グループハードウェアマニュアルを参照してください。



<MD 端子の SW 割り当て>

MD0：	SW2-1	MD10：	1 固定
MD1：	SW2-2	MD11：	SW3-1
MD2：	SW2-3	MD12：	SW3-2
MD3：	0 固定	MD13：	SW3-3
MD4：	0 固定	MD14：	SW3-4
MD5：	SW2-4	MD15：	SW3-5
MD6：	SW2-5	MD16：	SW3-6
MD7：	SW2-6	MD17：	SW3-7
MD8：	SW2-7	MD18：	0 固定
MD9：	SW2-8	MD19：	SW3-8

<出荷時設定>

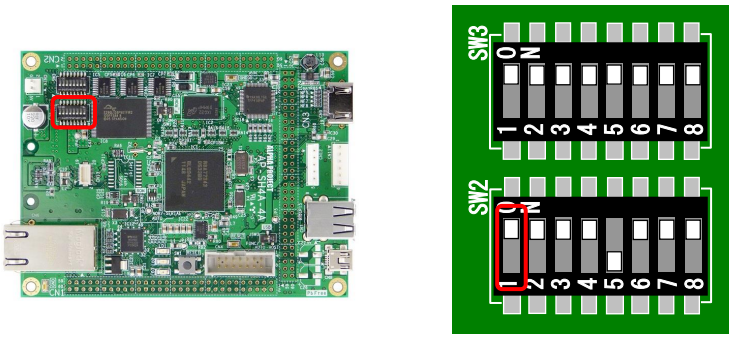
自走/ステップアップモード	：自走モード
クロックモード	：400MHz モード
外部バスクロックの周波数	：通常モード(設定不可)
EXBUS エリア 0 バス幅	：16 ビットバス
エリア分割	：エリア 0 64MByte、エリア 2～5 DDR モード
エンディアン	：ビッグエンディアン
EXTAL/XTAL 端子	：水晶発振子(設定不可)
PLL 逓倍率	：×12
29/32 ビットアドレスモード	：29 ビットモード
PLL フィードバック経路	：通常モード
ブートモード	：NOR Flash

Fig 2.1-1　モード端子の設定

©2021 ALPHA PROJECT Co.,LTD.

2.1.1　自走モード/ステップアップモードの設定

AP-SH4A-4A では、SH7734 の自走モード、ステップアップモードの設定を SW2-1 で設定します。自走モードおよびステップアップモードの詳細は SH7734 ユーザーズマニュアル ハードウェア編を参照してください。



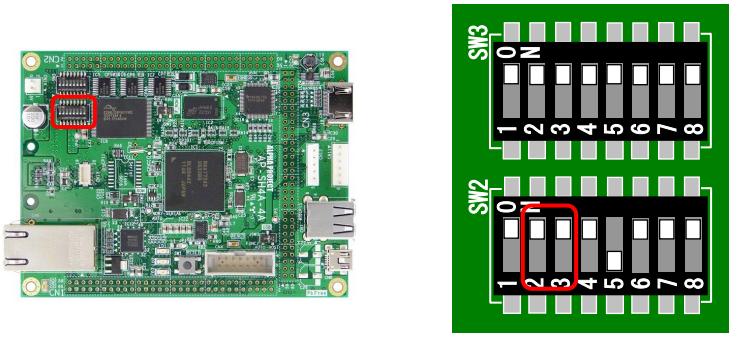
SW2-1 MD0	説明	備考
ON	自走モード	出荷時設定
OFF	ステップアップモード	

Fig 2.1-2　自走モード/ステップアップモードの設定

©2021 ALPHA PROJECT Co.,LTD.

2.1.2　クロックモードの設定

AP-SH4A-4A では、SH7734 のクロックモードの設定を SW2-2、3 で設定します。



SW2-2	SW2-3	クロックモード	備考
MD1	MD2		
ON	ON	400MHz モード(2)	出荷時設定
OFF	ON	533MHz モード	
ON	OFF	400MHz モード(1)	設定禁止*1
OFF	OFF	-	設定禁止

Fig 2.1-3　クロックモードの設定

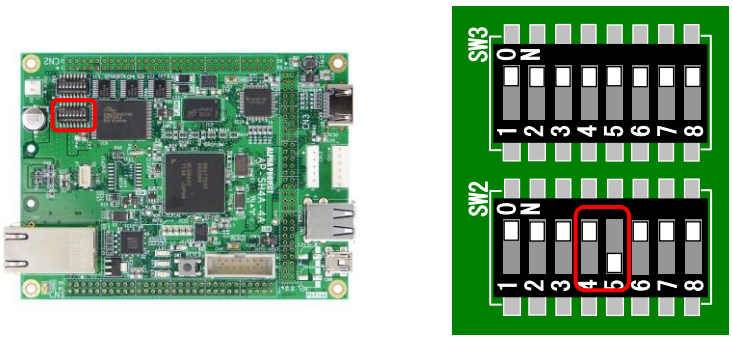
*1　400MHz モード(2)について

AP-SH4A-4A の SH7734 の入力周波数は 33.333MHz です。400MHz モード(1)は 33.333MHz のに入力周波数には対応しておりませんので、400MHz モード(1)を使用する場合には、水晶振動子 X1 を変更する必要がります。
ただし、お客様が X1 を変更したことが原因で製品が故障した場合には、保証範囲外となりますのでご注意ください。
X1 を変更した状態で販売することもできますので、弊社営業までご相談ください。

©2021 ALPHA PROJECT Co.,LTD.

2.1.3　EXBUS エリア 0 データバス幅の設定

AP-SH4A-4A では、SH7734 の EXBUS エリア 0 のデータバス幅の設定を SW2-4～5 で設定します。

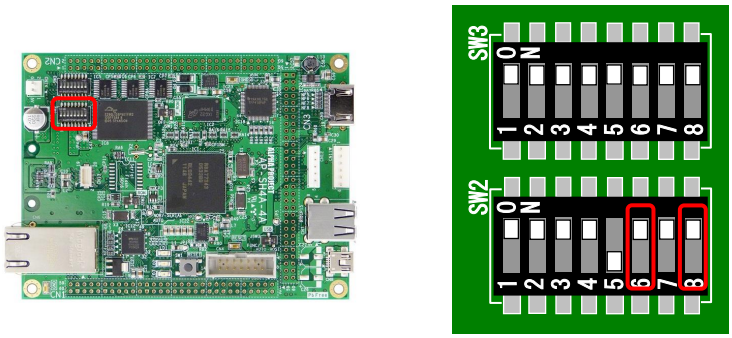


SW2-4 MD5	SW2-5 MD6	EXBUS エリア 0 データバス幅	備考
ON	ON	-	設定禁止
OFF	ON	8bit	
ON	OFF	16bit	出荷時設定
OFF	OFF	-	設定禁止

Fig 2.1-4　EXBUS エリア 0 データバス幅の設定

2.1.4　メモリエリア分割の設定

AP-SH4A-4A では、SH7734 のメモリエリアの分割の設定を SW2-6、8 で設定します。



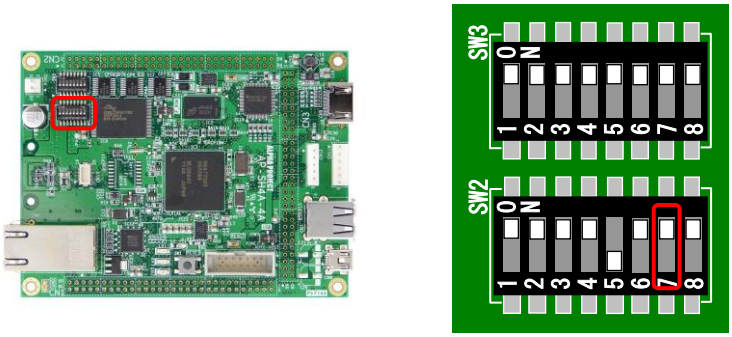
SW2-6 MD7	SW2-8 MD9	エリア分割	備考
ON	ON	エリア 0 64MByte、エリア 2～5 DDR モード	出荷時設定
OFF	ON	エリア 0 128MByte、エリア 2～5 DDR モード	
ON	OFF	エリア 0 64MByte、エリア 1～6 DDR モード	
OFF	OFF	-	設定禁止

Fig 2.1-5　メモリエリア分割の設定

©2021 ALPHA PROJECT Co.,LTD.

2.1.5　エンディアンの設定

AP-SH4A-4A では、SH7734 の EXBUS エリア 0 のデータバス幅の設定を SW2-4～5 で設定します。



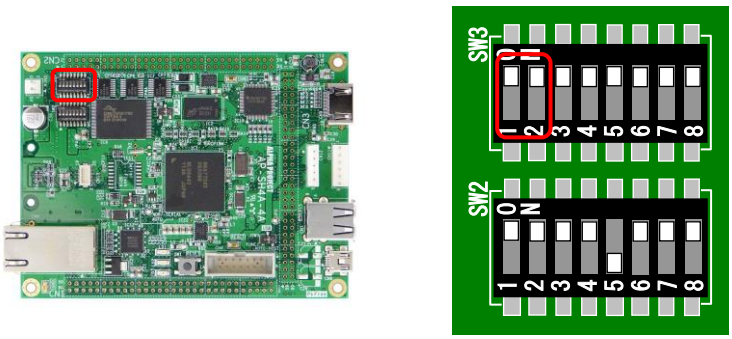
SW2-7 MD8	エンディアン	備考
ON	ビッグエンディアン	出荷時設定
OFF	リトルエンディアン	

Fig 2.1-6　エンディアンの設定

©2021 ALPHA PROJECT Co.,LTD.

2.1.6　PLL1 逓倍率の設定

AP-SH4A-4A では、SH7734 の PLL1 の逓倍率の設定を SW3-1、2 で設定します。



SW3-1 MD11	SW3-2 MD12	PLL 逓倍率	備考
ON	ON	×12	出荷時設定
OFF	ON	×16	
ON	OFF	×24	設定禁止
OFF	OFF	×32	設定禁止

Fig 2.1-7　PLL1 逓倍率の設定

*　PLL 逓倍率について

SH7734 のクロックモードを 400MHz(2)に設定する場合には PLL 逓倍率を×12 に、533MHz モードで動作させる場合には PLL 逓倍率を×16 に設定してください。それ以外の逓倍率に設定する場合には水晶振動子 X1 を変更する必要がありますので、ご注意ください。

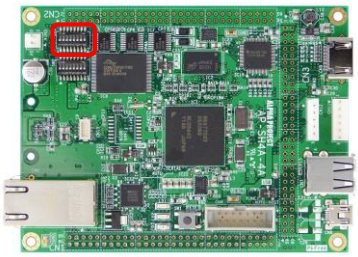
ただし、お客様が X1 を変更したことが原因で製品が故障した場合には、保証範囲外となりますのでご注意ください。

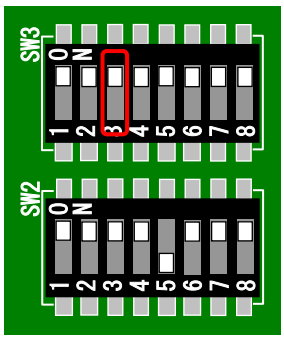
X1 を変更した状態で販売することもできますので、弊社営業までご相談ください。

©2021 ALPHA PROJECT Co.,LTD.

2.1.7　アドレスモードの設定

AP-SH4A-4A では、SH7734 のアドレスモードの設定を SW3-3 で設定します。





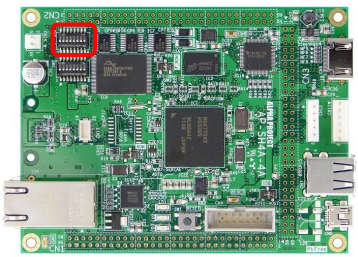
SW3-3 MD13	アドレスモード	備考
ON	29 ビットモード	出荷時設定
OFF	32 ビットモード	

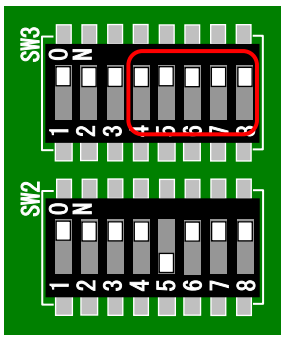
Fig 2.1-8　アドレスモードの設定

©2021 ALPHA PROJECT Co.,LTD.

2.1.8　ブートモードの設定

AP-SH4A-4A では、SH7734 のブートモードの設定を SW3-4～8 で設定します。





SW3-4 MD14	SW3-5 MD16	SW3-6 MD17	SW3-7 MD18	SW3-8 MD19	アドレスモード	備考
ON	ON	ON	ON	ON	CS0 空間に接続されたメモリからブート(NOR Flash)	出荷時設定
ON	OFF	ON	ON	ON	-	設定禁止
ON	ON	OFF	ON	ON	NANDFlashROM からブート	
ON	OFF	OFF	ON	ON	シリアル FlashROM からブート	
ON	ON	ON	OFF	ON	-	設定禁止
ON	OFF	ON	OFF	ON	-	設定禁止
ON	ON	OFF	OFF	ON	-	設定禁止
ON	OFF	OFF	OFF	ON	-	設定禁止
OFF	ON	ON	ON	ON	MMC FlashROM からブート	
OFF	OFF	ON	ON	ON	-	設定禁止
OFF	ON	OFF	ON	ON	ESD デバイスからブート	
OFF	OFF	OFF	ON	ON	-	設定禁止
OFF	ON	ON	OFF	ON	-	設定禁止
OFF	OFF	ON	OFF	ON	-	設定禁止
OFF	ON	OFF	OFF	ON	-	設定禁止
OFF	OFF	OFF	OFF	ON	-	設定禁止
X	X	X	X	OFF	HIFRAM からブート	

Fig 2.1-9　ブートモードの設定

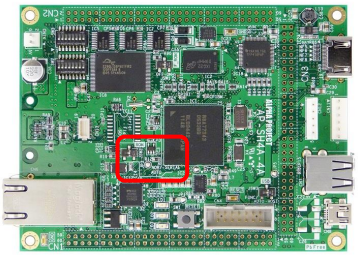
©2021 ALPHA PROJECT Co.,LTD.

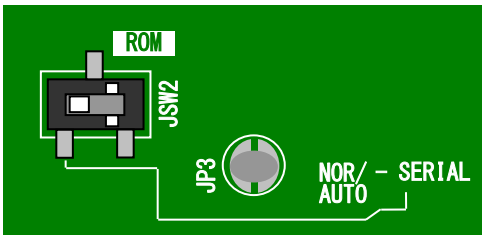
2.2 FlashROM

AP-SH4A-4A には標準で 16MByte の NOR Flash(S29GL128(Cypress))が搭載されています。
SH7734 の CS0 空間に 16bit バスで接続されています。

2.2.1 FlashROM の選択

AP-SH4A-4A は使用する FlashROM の選択を JSW2 で行います。AP-SH4A-4A ではシリアル FlashROM は未実装となっておりますので、シリアル FlashROM に設定する場合にはシリアル FlashROM を実装する必要があります。シリアル FlashROM につきましては「4.4 シリアル FlashROM」を参照してください。
NOR/AUTO に設定した場合、FlashROM の選択を I/O ポート GP2-31 で選択することができますが、GP2-31 を別の用途で使用したい場合には GP2-31 を切り離すことができます。



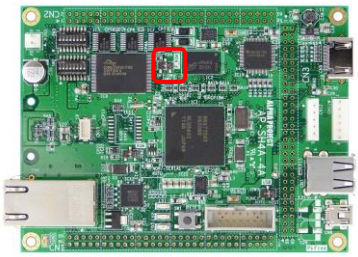


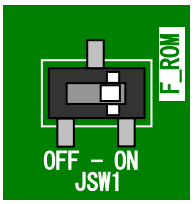
JSW2	JP3	FlashROM	備考
NOR/AUTO	短絡	I/OポートGP2-31でFlashROMを選択(Low：NOR High：シリアル)	出荷時設定
NOR/AUTO	未短絡	NOR FlashROM を使用	
SERIAL	短絡	シリアル FlashROM を使用	
SERIAL	未短絡	シリアル FlashROM を使用	

Fig 2.2-1　FlashROM の選択

2.2.1 NOR FlashROM の設定

AP-SH4A-4A は CS0 空間に搭載されている FlashROM が接続されていますが、使用しない場合はボード上の FlashROM を切り離すことができます。





JSW1	説明	備考
ON	ボード上の NOR FlashROM を使用する	出荷時設定
OFF	ボード上の NOR FlashROM を使用しない	

Fig 2.2-2　FlashROM の設定

©2021 ALPHA PROJECT Co.,LTD.

2.2.2 FlashROM の書き込み

AP-SH4A-4A の FlashROM は、Flash 書き込みツール[*1]や H-UDI デバッガ[*1]を利用して、H-UDI インタフェース経由で書き込みます。弊社製品 Flash 書き込みソフト「FlashWriterEX」が対応しておりますので、是非ご利用ください。「FlashWriterEX」につきましては「5. 関連製品のご紹介」を参照してください。

*1 FlashROM の対応状況は事前に各メーカーにお問い合わせください。

©2021 ALPHA PROJECT Co.,LTD.

2.3 DDR2-SDRAM

AP-SH4A-4A には標準で 64MByte の DDR2-SDRAM(MT47H32M16(Micron))が搭載されています。

2.4 LED

AP-SH4A-4A には、簡易テスト用にモニタ LED(緑)が 2 つ、電源 LED(赤)が 1 つ実装されています。

2.4.1 モニタ LED

AP-SH4A-4A に搭載されているモニタ LED は、I/O ポートに接続されています。以下にモニタ LED の回路構成を示します。

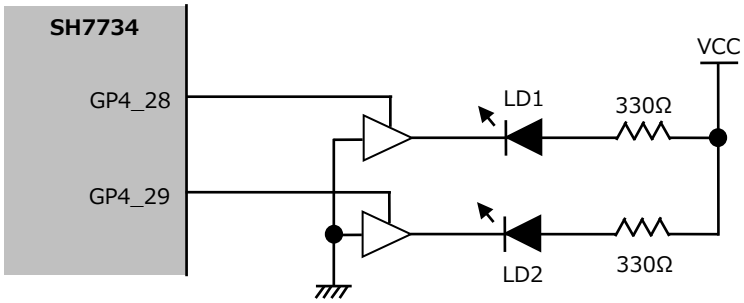


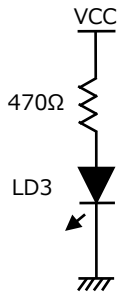
Fig 2.4-1 モニタ LED 回路構成

I/O ポートの出力	LD1、LD2
LOW	消灯
HIGH	点灯

Table 2.4-1 モニタ LED の制御

2.4.2 電源 LED

AP-SH4A-4A に搭載されている電源 LED は、電源を投入すると自動的に点灯します。電源 LED は CPU から制御することはできません。



電源の状態	LD3
OFF	消灯
ON	点灯

Fig 2.4-2 電源 LED 回路構成

©2021 ALPHA PROJECT Co.,LTD.

2.5　リセット

AP-SH4A-4A のリセット動作には以下の 3 つがあります。

1）電源投入時及び電圧降下時のリセット動作

電源投入時に VCC 電圧約 3.0V でシステムリセットされます。
RES 端子は専用 IC(BD45301G(Rohm 製))により、約 100ms 間の LOW パルスが出力されます。
CPU はパワーオンリセット例外処理を開始します。

2）リセットスイッチによるリセット動作

リセットスイッチ SW1 を押すか、または RESETSW 信号(CN1 53 ピン)を HIGH にすることにより強制的にリセットされます。こちらも専用 IC により約 100ms 間の LOW パルスが出力されますので、CPU は、パワーオンリセット例外処理を開始します。

3）外部からのリセット

#RESET 端子(TP1)へ外部回路を接続することにより、外部からのリセット動作が可能となります。
#RESET 信号はオープンドレイン出力なのでワイアード OR 接続が可能です。
この場合は、外部のリセット回路により、安定時間分のリセット信号を LOW レベルに保持する必要があります。

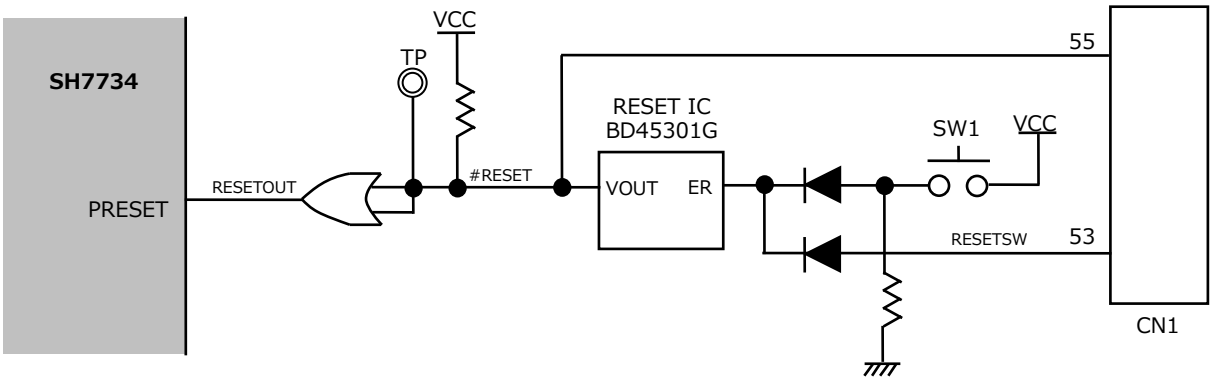


Fig 2.5-1　リセット回路構成

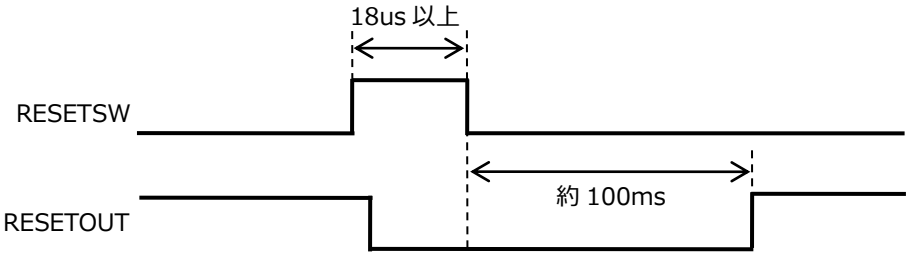


Fig 2.5-2　RESETSW 信号と RESETOUT 信号出力の関係

©2021 ALPHA PROJECT Co.,LTD.

3. 外部インタフェース

3.1 Ethernet インタフェース

SH7734 は、10/100/1000BASE-T 対応の Ethernet インタフェースを 1 ポート備えています。
SH7734 内蔵のギガビットイーサネットコントローラを使用し、PHY とは GMII で接続されます。以下に Ethernet インタフェースの構成を示します。

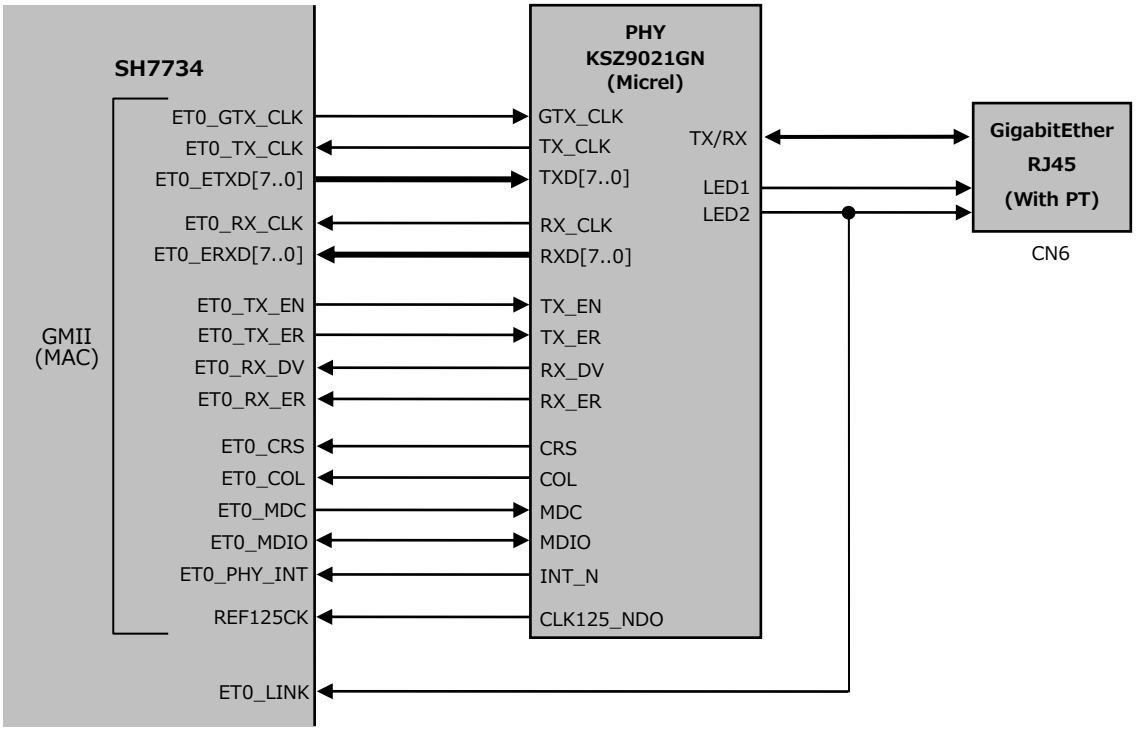
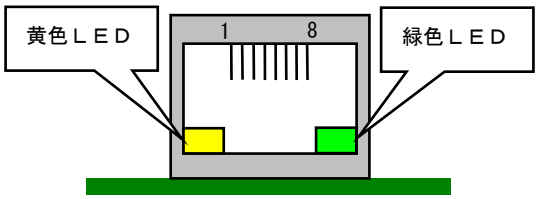


Fig 3.1-1　Ethernet インタフェース回路構成

3.1.1 コネクタピンアサイン

以下に Ethernet コネクタ(CN6)のピンアサインを示します。



No.	信号名	No.	信号名
1	TRD1+(TX+)	2	TRD1-(TX-)
3	TRD2+(RX+)	4	TRD3+
5	TRD3-	6	TRD2-(RX-)
7	TRD4+	8	TRD4-

Fig 3.1-2　Ethernet コネクタ CN6 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD.

3.1.2 PHY のデフォルト設定

AP-SH4A-4A に搭載されている PHY KSZ9021GN は、起動時に以下のように設定されています。各設定は起動後に PHY のレジスタ値を変更することで変更することができます。

項目	設定値	内容
PHY アドレス	PHYAD[2:0] = b'000	デフォルト PHY アドレス ：b'00000000
モード	MODE[3:0] = b'0000	GMII/MII モード
クロック出力	CLK125_EN = Pull-up	CLK125_NDO ピンから 125MHz クロックを出力する
LED モード	LED_MODE = Pull-up	シングル LED モード

Table 3.1-1 PHY KSZ9021GN デフォルト設定

3.1.3 Ethernet インタフェースの接続

LAN ケーブルは、10/100/1000BASE 対応(UTP カテゴリ 5e 以上)ケーブルをご利用ください。

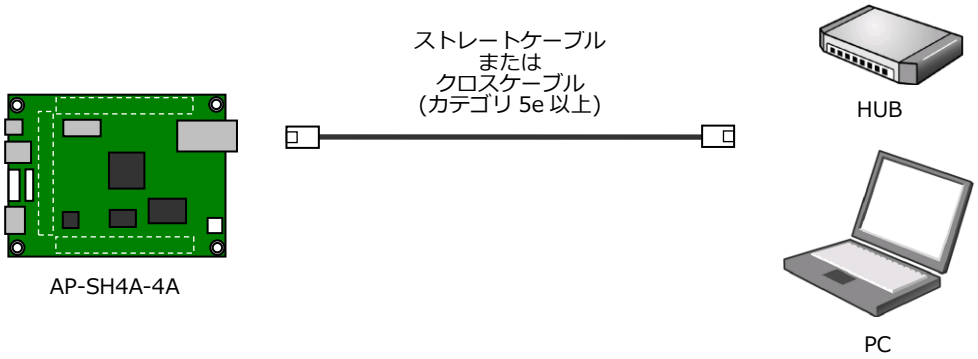
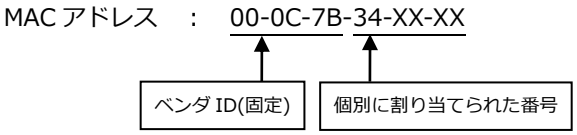


Fig 3.1-3 Ethernet インタフェース接続例

©2021 ALPHA PROJECT Co.,LTD.

3.1.4 MAC アドレス

AP-SH4A-4A には、弊社で割り当てた MAC アドレスが出荷時に EEPROM に書き込まれています。MAC アドレスは基板上のシールに記載されています。



EEPROM アドレス	格納値
0x00	0x00
0x01	0x0C
0x02	0x7B
0x03	0x34
0x04	0xXX
0x05	0xXX

Fig 3.1-4　MAC アドレスの割り当てと EEPROM への保存

＊　MAC アドレスの変更について

AP-SH4A-4A に搭載されている EEPROM には、出荷時に弊社で割り当てた Ethernet の MAC アドレスが書き込まれています。
MAC アドレスは、弊社が米国電気電子学会(IEEE)より取得したアドレスになります。
MAC アドレスを変更される場合は、お客様にて IEEE より MAC アドレスを取得し、IEEE より割り当てられた MAC アドレスを使用してください。

©2021 ALPHA PROJECT Co.,LTD.

3.2　USB インタフェース

SH7734 は、USB ポートを 2 チャネル(USB ポート 0、USB ポート 1)を備えています。
USB ポート 0 は Host 専用、USB ポート 1 は Host、Function のどちらかを選択して使用することができます。
USB Host は High Speed(480Mbps)、Full Speed(12Mbps)、Low Speed(1.5Mbps)、USB Function は High Speed(480Mbps)、Full Speed(12Mbps)にそれぞれ対応しています。
以下に USB インタフェースの構成を示します。

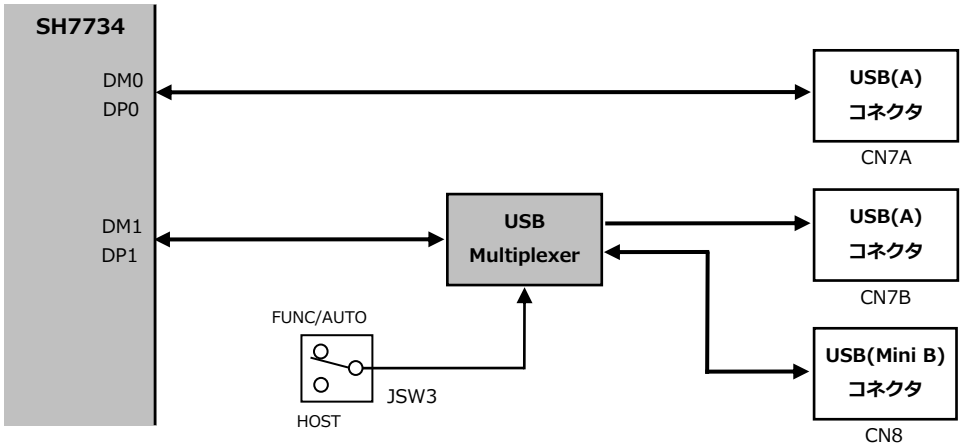
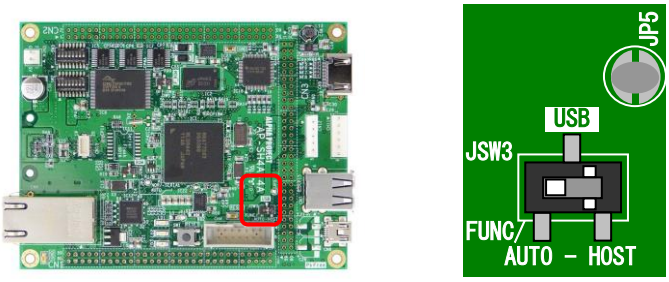


Fig 3.1-1　USB インタフェース回路構成

3.1.1　USB チャネルの設定

SH7734 の USB ポート 1 は、USB Host 機能と USB Function 機能が排他となっています。AP-SH4A-4A では、JSW3 で Host と Function の切り替えをします。Function/Auto に設定した場合、SH7734 の I/O ポート GP2_31 から Host/Function の切り替えを制御することができます。I/O ポート GP2_31 を別の用途で使用したい場合には、GP2_31 を切り離すこともできます。
USB チャネルは、SH7734 の USBPCTRL0 レジスタの PORT1 ビットで選択したチャネルと同じになるように設定してください。



JSW3	JP5	USB チャネル	備考
FUNC/AUTO	短絡	GP2_31 で設定(Low：Host　High：Function)	出荷時設定
FUNC/AUTO	未短絡	Function 固定	
HOST	短絡	Host 固定	
HOST	未短絡	Host 固定	

Fig 3.2-2　USB ポートの設定

©2021 ALPHA PROJECT Co.,LTD.

3.1.3 USB Host インタフェース

USB Host インタフェースは以下のように構成されています。
USB BUS POWER は、過電流保護スイッチ付き USB パワースイッチ MIC2026(MICREL 製)から供給されます。

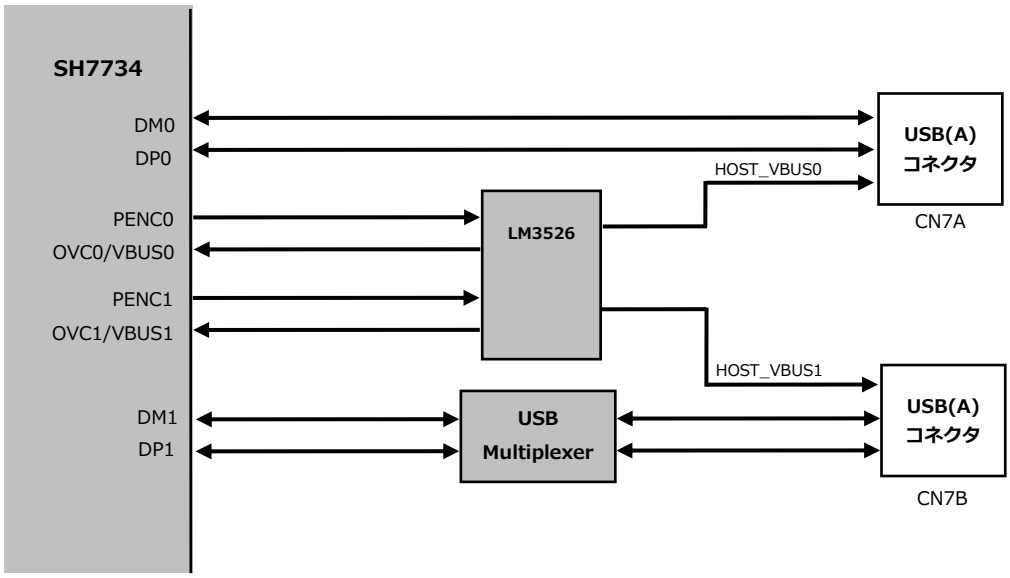


Fig 3.2-3　USB Host インタフェース回路構成

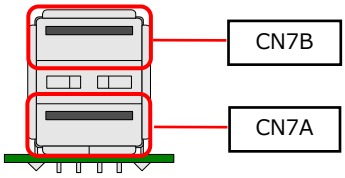


Fig 3.2-4　USB(A)デュアルポートコネクタ

3.1.3 USB Function インタフェース

USB Host インタフェースは以下のように構成されています。

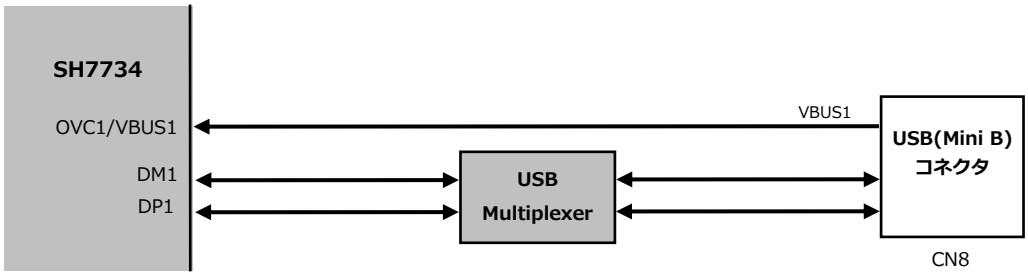


Fig 3.2-5　USB Function インタフェース回路構成

©2021 ALPHA PROJECT Co.,LTD.

3.3 ディスプレイ インタフェース

AP-SH4A-4A はディスプレイ インタフェースに DVI ポートと、LCD インタフェースコネクタを備えています。以下にディスプレイインタフェースの構成を示します。

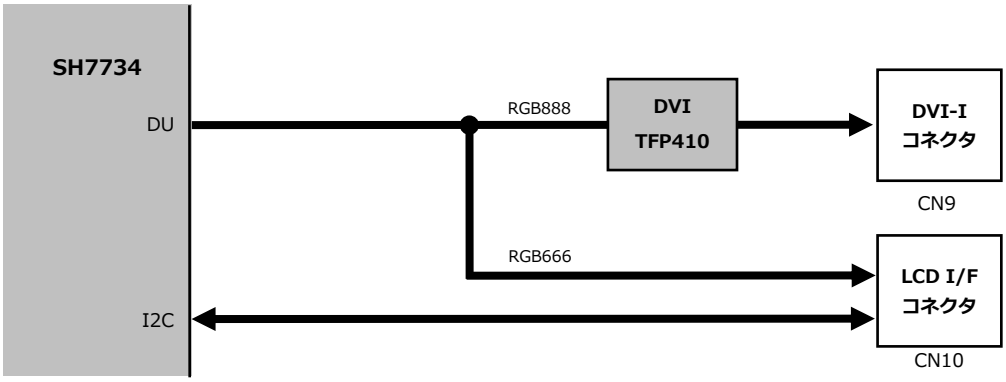


Fig 3.3-1 ディスプレイインタフェース回路構成

3.1.1 DVI インタフェース

AP-SH4A-4A は DVI ポートを備えています。SH7734 内蔵の DU(ディスプレイユニット)を使用し RGB888 フォーマットで DVI コンバータに接続されています。コネクタは HDMI コネクタを採用しておりますので、DVI モニタと接続する場合には HDMI/DVI 変換ケーブルが必要になります。また、HDMI 規格には対応しておりませんので、音声出力、HDCP には対応しておりません。

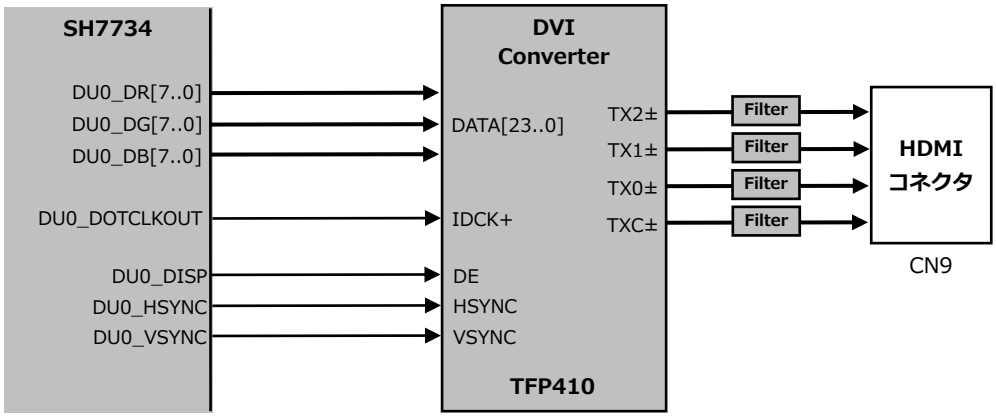


Fig 3.3-2 DVI インタフェース回路構成

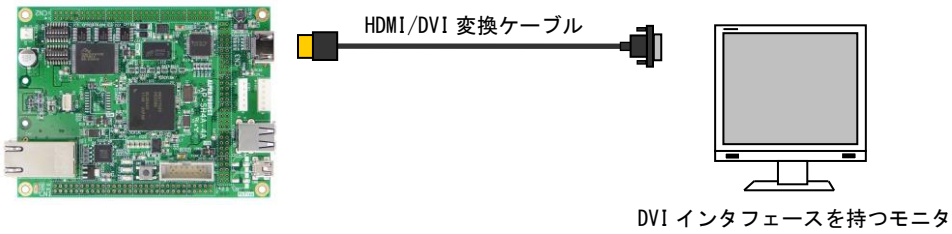


Fig 3.3-3 DVI インタフェース接続例

©2021 ALPHA PROJECT Co.,LTD.

No.	信号名	No.	信号名
1	Data2-	2	Data2+
3	GND	4	NC
5	NC	6	NC
7	NC	8	NC
9	Data1-	10	Data1+
11	GND	12	NC
13	NC	14	+5V
15	GND	16	NC
17	Data0-	18	Data0+
19	GND		

Table 3.3-1　DVI コネクタ(CN9)ピンアサイン

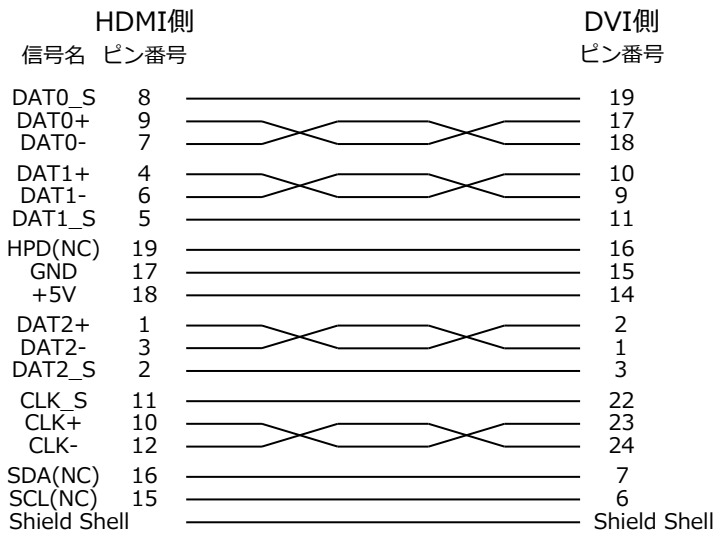


Fig 3.3-4　HDMI/DVI 変換ケーブル 推奨結線図

©2021 ALPHA PROJECT Co.,LTD.

3.1.2 LCD インタフェース

AP-SH4A-4A は LCD 接続用の LCD インタフェースコネクタを備えています。SH7734 内蔵の DU(ディスプレイユニット)を使用し、RGB666 フォーマットの LCD 接続用信号と、制御用 I^2C 信号などが引き出されており、弊社製タッチパネル LCD キットを接続して使用することができます。タッチパネル LCD キットにつきましては「5.関連製品のご紹介」を参照してください。

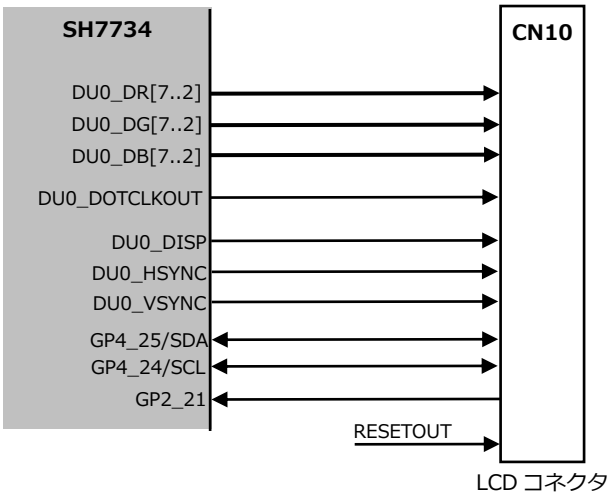


Fig 3.3-5　LCD インタフェース回路構成

No.	信号名	No.	信号名
1	VCC	2	VCC
3	VCC	4	GND
5	GND	6	GP3[18]/DU0_DB2
7	GP3[19]/DU0_DB3	8	GP3[20]/DU0_DB4
9	GP3[21]/DU0_DB5	10	GP3[22]/DU0_DB6
11	GP3[23]/DU0_DB7	12	GND
13	GP3[10]/DU0_DG2	14	GP3[11]/DU0_DG3
15	GP3[12]/DU0_DG4	16	GP3[13]/DU0_DG5
17	GP3[14]/DU0_DG6	18	GP3[15]/DU0_DG7
19	GP3[2]/DU0_DR2	20	GP3[3]/DU0_DR3
21	GP3[4]/DU0_DR4	22	GP3[5]/DU0_DR5
23	GP3[6]/DU0_DR6	24	GP3[7]/DU0_DR7
25	GND	26	GP3[29]/DU0_DISP
27	GP3[26]/DU0_HSYNC	28	GP3[27]/DU0_VSYNC
29	GND	30	GP3[25]/DU0_DOTCLKOUT
31	GND	32	+5V
33	+5V	34	+5V
35	NC	36	GP4[25]/SDA0
37	GP4[24]/SCL0	38	GP2[21]
39	NC	40	RESETOUT

Table 3.3-2　LCD コネクタ CN10 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD.

3.4　シリアルインタフェース

AP-SH4A-4A はシリアルインタフェースコネクタを備えています。SH7734 内蔵の SCIF のチャネル 1 を使用しています。弊社製インタフェースコンバータシリーズを使用し機能を拡張するなど様々な用途でお使いいただけます。シリアルインタフェースコンバータシリーズにつきましては「5 関連製品のご紹介」を参照してください。

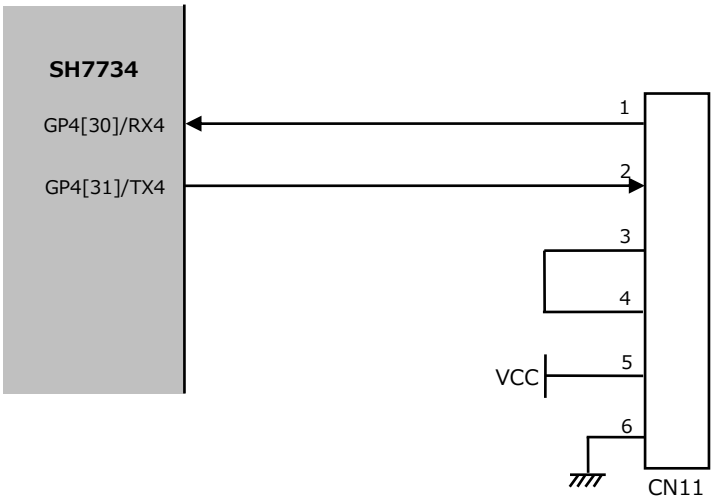


Fig 3.4-1　シリアルインタフェース回路構成

No.	信号名
1	GP4[30]/RX4
2	GP4[31]/TX4
3	RTS(4 ピンと短絡)
4	CTS(3 ピンと短絡)
5	VCC
6	GND

Table 3.4-1　シリアルインタフェースコネクタ CN11 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD.

3.5　CAN インタフェース

AP-SH4A-4A は CAN インタフェースコネクタを備えています。SH7734 内蔵の CAN モジュールを使用しています。
弊社製 CAN トランシーバアダプタ(PC-CAN-02)を接続することで、容易に CAN システムを構築することができます。CAN トランシーバアダプタにつきましては「5 関連製品のご紹介」を参照してください。

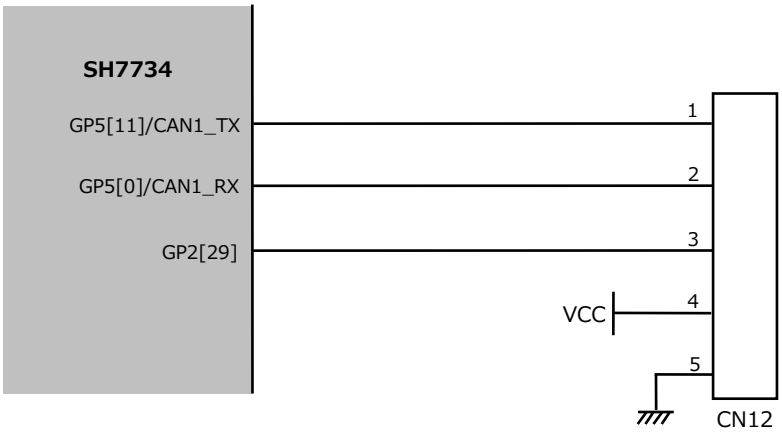


Fig 3.5-1　CAN インタフェース回路構成

No.	信号名
1	GP5[11]/CAN1_TX
2	GP5[0]/CAN1_RX
3	GP2[29]
4	VCC
5	GND

Table 3.5-1　シリアルインタフェースコネクタ CN12 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD.

3.6　無線 LAN モジュールインタフェース

AP-SH4A-4A はオプションで無線 LAN モジュールを搭載することができます。無線 LAN モジュールとは XG-3730 内蔵 SCI(クロック同期式)で接続されます。

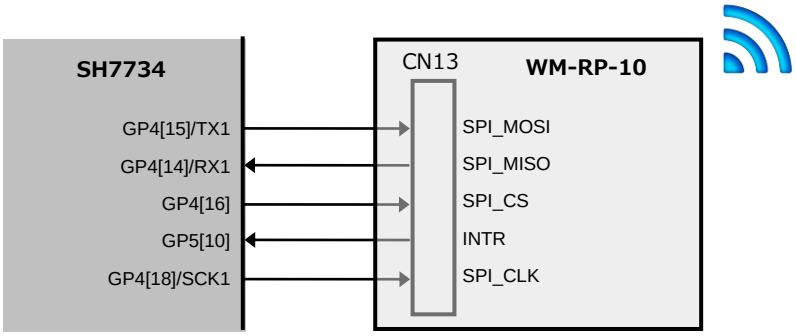


Fig 3.6-1　無線 LAN モジュールインタフェース回路構成

Fig 3.6-2　無線 LAN モジュール搭載時外観

©2021 ALPHA PROJECT Co.,LTD.

3.7　デバッグインタフェース

AP-SH4A-4A はプログラムデバッグ用に H-UDI インタフェースを備えています。各社の標準的な 14 ピン H-UDI デバッガを接続することができます。
CN4 の 9 ピン、ASEMD 端子を LOW レベルにすると SH7734 はデバッグモードになります。各社標準的な 14 ピンの H-UDI デバッガの 9 ピンは GND となっていますので、デバッガを接続すると自動的にデバッグモードになります。

No.	信号名	備考	No.	信号名	備考
1	TCK	4.7KΩ PU	8	NC	
2	nTRST	1KΩ PD	9	ASEMD	4.7KΩ PU
3	TDO		10	GND	
4	nASEBRK	4.7KΩ PU	11	VCC	
5	TMS	4.7KΩ PU	12	GND	
6	TDI	4.7KΩ PU	13	GND	
7	nPRESET		14	GND	

Table 3.7-1　H-UDI インタフェースコネクタ CN4 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD.

3.8 電源

AP-SH4A-4A の電源の構成を以下に示します。

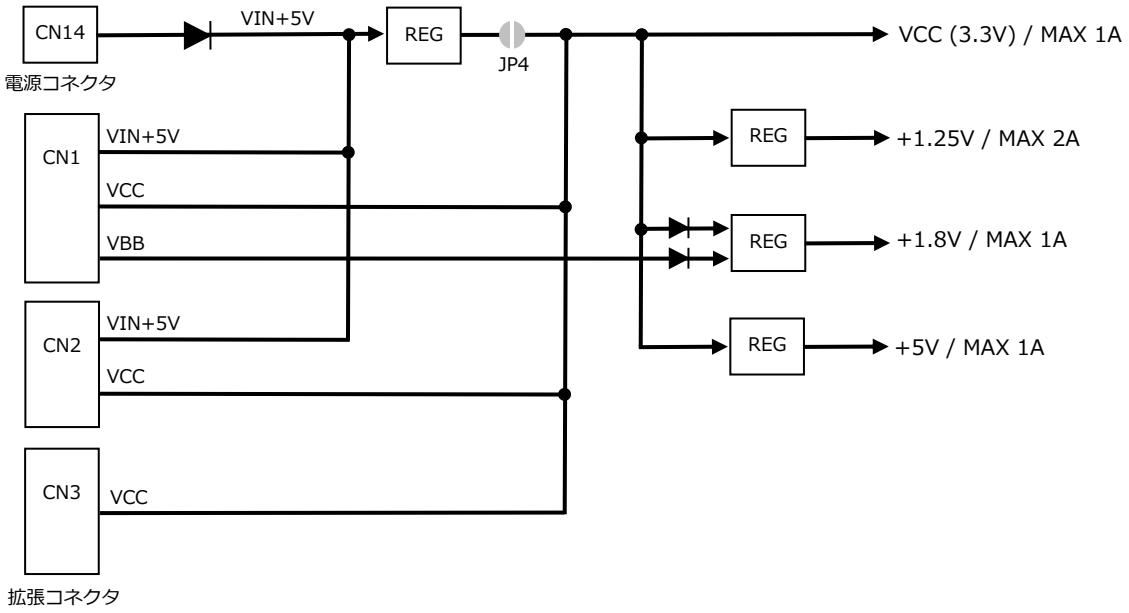
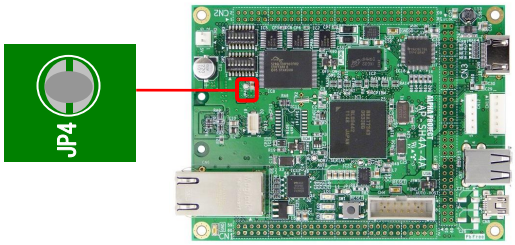


Fig 3.8-1　電源の構成

©2021 ALPHA PROJECT Co.,LTD.

3.8.1 電源の供給例

AP-SH4A-4A は、単一 5V または 3.3V で動作し、電源を供給する方法として、以下の 3 通りの方法があります。供給方法に応じて JP4 の設定をする必要がありますので、ご注意ください。



番号	供給源	コネクタ番号	電源	JP4	備考
①	電源コネクタ	CN14	5V	短絡	出荷時設定
②	拡張コネクタ	CN1、CN2	5V	短絡	出荷時設定
③	拡張コネクタ	CN1、CN2、CN3	3.3V	未短絡	

Fig 3.8-2　電源供給例

*　半田ジャンパ設定時の注意

JP4 を短絡した状態で、外部から 3.3V を印加しないでください。
JP4 は半田ジャンパとなっていますので、未短絡に設定する際には半田を半田吸い取り線などで吸い取り、短絡しないように注意してください。短絡する際は十分な量の半田で半田付けしてください。

① 電源コネクタ CN14 から電源を供給する場合

電源コネクタ CN14 から電源を供給する場合は、付属の電源ハーネスを接続して、安定化電源等から DC5V 電源を供給してください。

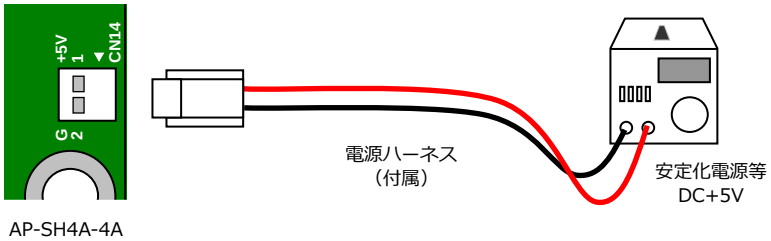


Fig 3.8-3　電源コネクタ CN14 からの電源供給例

No.	信号名
1	VIN_+5V
2	GND

Table 3.8-1　電源コネクタ CN14 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD.

② 拡張コネクタから DC5V を供給する場合

拡張コネクタから DC5V を供給する場合は拡張コネクタ CN1 の 59、60 ピン、CN2 の 1～2 ピンから DC5V 電源を供給してください。

③ 拡張コネクタから DC3.3V を供給する場合

拡張コネクタから DC3.3V を供給する場合は拡張コネクタ CN1～3 の VCC ピンから DC3.3V 電源を供給してください。DC3.3V 電源を供給する場合には必ず JP4 を未短絡としてください。

＊ DC3.3V を外部から供給する場合について

ボード上に DC3.3V 電源のみを供給して使用する場合、USB Host の電源供給など、DC5V 電源を必要とする機能を使用することができません。

3.8.2 外部への電源供給

AP-SH4A-4A から VCC 電源を外部へ供給する場合は以下の外部供給可能電流*を超えないようにしてください。

電源	外部供給可能電流
VCC(+3.3V)	最大 750 mA(目安)

Table 3.8-2 外部への電源供給

＊ 外部供給可能電流について

動作させるプログラムによって AP-SH4A-4A ボード上での消費電流が変化するため、外部供給可能電流は目安値となります。

©2021 ALPHA PROJECT Co.,LTD.

3.8.3 アナログ電源の設定

AP-SH4A-4A では、SH7734 の AVCC、AVref 端子は以下のように接続されています。外部からアナログ電源 AVCC を供給する場合には JP1 を見短絡にする必要があります。また、外部からリファレンス電圧 Avref を供給したい場合には JP2 を未短絡にする必要があります。アナログ電源 AVCC を供給する場合には、3.0 ≦ AVCC ≦ VCC(3.3V)、リファレンス電圧 AVref を供給する場合には、3.0V ≦ AVref ≦ AVCC の範囲としてください。

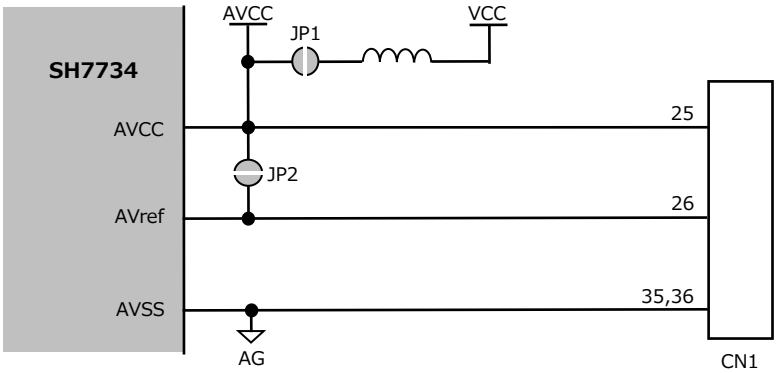
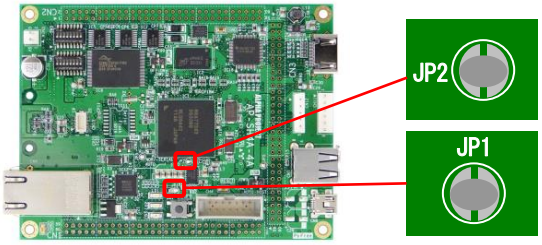


Fig 3.8-4　アナログ電源回路



JP1	説明	備考
短絡	AVCC を外部から供給しない	出荷時設定
未短絡	AVCC を外部から供給する	

JP2	説明	備考
短絡	AVref を外部から供給しない	出荷時設定
未短絡	AVref を外部から供給する	

Fig 3.8-5　アナログ電源の設定

＊　半田ジャンパ設定時の注意

JP1 を短絡した状態で外部から AVCC、JP2 を短絡した状態で外部から AVref を印加しないでください。
JP1、JP2 は半田ジャンパとなっていますので、未短絡に設定する際には十分に半田を半田吸い取り線などで吸い取り、短絡しないように注意してください。短絡する際には十分な量の半田で半田付けしてください。

©2021 ALPHA PROJECT Co.,LTD.

3.9 拡張コネクタ

AP-SH4A-4A は外部拡張に必要な信号を CN1～CN3 に引き出してあります。
以下に拡張コネクタのピンアサインを示します。

No.	信号名	備考	No.	信号名	備考
1	VCC		2	VCC	
3	VBB		4	GND	
5	VCC_EN		6	VDD_CORE_EN	
7	VDD_DDR_EN		8	#MBKRST	
9	GP5[1]/SDSELF/RTS1_E		10	SDBUP	
11	GP2[8]/TX0_A/HSPI_TX_A/MD10		12	GP2[17]/RX1_B/VI0_DATA5/ VI0_B5/ET0_MAGIC_A	
13	GP2[19]/CTS1_B/VI0_DATA7/ VI0_G1		14	GP2[20]/RTS1_B/VI0_G2	
15	GP2[21]/SCK2_A/VI0_G3		16	GP2[22]/SD2_CLK_A/RX2_A/VI0_G4/ ET0_RX_CLK_B	
17	GP2[23]/SD2_CMD_A/TX2_A/VI0_G5/ ET0_ERXD2_B		18	GP2[24]/SD2_DAT0_A/RX3_A/VI0_R0/ ET0_ERXD3_B	
19	GP2[25]/SD2_DAT1_A/TX3_A/VI0_R1/ ET0_MDIO_B		20	GP2[26]/SD2_DAT2_A/RX4_A/VI0_R2/ ET0_LINK_B	
21	GP2[27]/SD2_DAT3_A/TX4_A/VI0_R3/ ET0_MAGIC_B		22	GP2[28]/SD2_CD_A/RX5_A/VI0_R4/ ET0_PHY_INT_B	
23	GP2[29]/SD2_WP_A/TX5_A/VI0_R5		24	GP2[31]/REF50CK/CTS1_E/HCTS0_D	
25	AVCC		26	AVref	
27	AN7		28	AN6	
29	AN5		30	AN4	
31	AN3		32	AN2	
33	AN1		34	AN0	
35	AG		36	AG	
37	GND		38	GND	
39	GP4[22]/SCL1/SCIF_CLK_C		40	GP4[23]/SDA1/RX1_E	
41	GP4[24]/SCL0		42	GP4[25]/SDA0/HIFEBL_A	
43	GP4[26]/PENC0		44	GP4[27]/PENC1/TX3_D/CAN1_TX_B/TX5_D/ IETX_B	
45	GP4[28]/USB_OVC0		46	GP4[29]/USB_OVC1/RX3_D/CAN1_RX_B/ RX5_D/IERX_B	
47	GP4[30]/CAN_CLK_A/RX4_D		48	GP4[31]/CAN0_TX_A/TX4_D/MLB_CLK	
49	GP5[0]/CAN1_RX_A/IRQ1_B		50	GND	
51	GP5[10]/CAN0_RX_A/IRQ0_B/MLB_SIG		52	GP5[11]/CAN1_TX_A/TX5_C/MLB_DAT	
53	RESETSW		54	NMI	
55	#RESET		56	RESETOUT	
57	GND		58	GND	
59	VIN_+5V		60	VIN_+5V	

* PU：Pull-Up PD：Pull-Down

Table 3.9-1 拡張コネクタ CN1 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD.

No.	信号名	備考	No.	信号名	備考
1	VIN_+5V		2	VIN_+5V	
3	GP0[22]/A0/ST0_CLKIN/LCD_DATA0_A/ TCLKA_C		4	GP0[23]/A1/ST0_REQ/LCD_DATA1_A/ TCLKB_C	
5	GP0[24]/A2/ST0_SYC/LCD_DATA2_A/ TCLKC_C		6	GP0[4]/A3/ST0_VLD/LCD_DATA3_A/ TCLKD_C	
7	GP0[5]/A4/ST0_D[0]/LCD_DATA4_A/ TIOC0A_C		8	GP0[6]/A5/ST0_D[1]/LCD_DATA5_A/ TIOC0B_C/MD18	
9	GP0[7]/A6/ST0_D[2]/LCD_DATA6_A/ TIOC0C_C/MD19		10	GP0[8]/A7/ST0_D[3]/LCD_DATA7_A/ TIOC0D_C/MD0	
11	GP0[9]/A8/ST0_D[4]/LCD_DATA8_A/ TIOC1A_C/MD1		12	GP0[10]/A9/ST0_D[5]/LCD_DATA9_A/ TIOC1B_C/MD2	
13	GP0[11]/A10/ST0_D[6]/LCD_DATA10_A/ TIOC2A_C/MD3		14	GP0[12]/A11/ST0_D[7]/LCD_DATA11_A/ TIOC2B_C/MD4	
15	GP0[13]/A12/LCD_DATA12_A/TIOC3A_C/MD5		16	GP0[14]/A13/LCD_DATA13_A/TIOC3B_C/ MD6	
17	GP0[15]/A14/LCD_DATA14_A/TIOC3C_C/MD7		18	GP0[16]/A15/ST0_VCO_CLKIN/ LCD_DATA15_A/TIOC3D_C/MD8	
19	GP0[17]/A16/ST0_PWM/LCD_DON_A/ TIOC4A_C/MD9		20	GP0[18]/A17/ST1_VCO_CLKIN/LCD_CL1_A/ TIOC4B_C/MD11	
21	GP0[19]/A18/ST1_PWM/LCD_CL2_A/ TIOC4C_C/MD12		22	GP0[20]/A19/ST1_CLKIN/LCD_CLK_A/ TIOC4D_C/MD13	
23	GP0[0]/A20/ST1_REQ/LCD_FLM_A		24	GP0[1]/A21/ST1_SYC/LCD_VCPWC_A	
25	GP0[2]/A22/ST1_VLD/LCD_VEPWC_A		26	GP0[3]/A23/ST1_D[0]/LCD_M_DISP_A	
27	GP0[25]/A24/RX2_D/ST1_D[1]/MD14		28	GP0[26]/A25/TX2_D/ST1_D[2]/MD15	
29	GP0[27]/D0/SD0_DAT0_A/MMC_D0_A/ ST1_D[3]/FD0_A		30	GP0[28]/D1/SD0_DAT1_A/MMC_D1_A/ ST1_D[4]/FD1_A	
31	GP0[29]/D2/SD0_DAT2_A/MMC_D2_A/ ST1_D[5]/FD2_A		32	GP0[30]/D3/SD0_DAT3_A/MMC_D3_A/ ST1_D[6]/FD3_A	
33	GP0[31]/D4/SD0_CD_A/MMC_D4_A/ ST1_D[7]/FD4_A		34	GP1[25]/D5/SD0_WP_A/MMC_D5_A/FD5_A	
35	GP1[28]/D6/RSPI_RSPCK_A/MMC_D6_A/ QSPCLK_A/FD6_A		36	GP1[29]/D7/RSPI_SSL_A/MMC_D7_A/ QSSL_A/FD7_A	
37	GP1[30]/D8/SD0_CLK_A/MMC_CLK_A/ QIO2_A/FCE_A/ET0_GTX_CLK_B		38	GP1[4]/D9/SD0_CMD_A/MMC_CMD_A/ QIO3_A/FCLE_A/ET0_ETXD1_B	
39	GP1[5]/D10/RSPI_MOSI_A/QMO/QIO0_A/ FALE_A/ET0_ETXD2_B		40	GP1[6]/D11/RSPI_MISO_A/QMI/QIO1_A/ FRE_A/ET0_ETXD3_B	
41	GP1[7]/D12/FWE_A/ET0_ETXD5_B		42	GP1[8]/D13/RX2_B/FRB_A/ET0_ETXD6_B	
43	GP1[9]/D14/TX2_B/FSE_A/ET0_TX_CLK_B		44	GP1[10]/D15/SCK2_B	
45	GP1[13]/CS0		46	GP1[21]/RD	
47	GP1[23]/WE0		48	GP1[24]/WE1	
49	GP0[21]/PRESETOUT/ST_CLKOUT		50	GND	
51	GP1[0]/EX_WAIT0/TCLK1_B		52	GP1[11]/CLKOUT	
53	GP1[12]/BS		54	GP1[14]/CS1/A26/QIO3_B	
55	GP1[15]/EX_CS0		56	GND	
57	VCC		58	VCC	
59	GND		60	GND	

* PU：Pull-Up PD：Pull-Down

Table 3.9-2 拡張コネクタ CN2 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD.

No.	信号名	備考	No.	信号名	備考
1	VCC		2	VCC	
3	GND		4	GND	
5	GP3[31]/VI1_CLK_A/FD0_B/LCD_DATA0_B		6	GP3[30]/DU0_CDE/HTX0_B/AUDIO_CLKB_B/ LCD_VCPWC_B	
7	GP3[29]/DU0_DISP/CAN0_TX_B/HRX0_B/ AUDIO_CLKA_B		8	GP3[28]/DU0_EXODDF/DU0_ODDF/ CAN0_RX_B/HSCK0_B/SSI_SDATA1_B	
9	GP3[27]/DU0_EXVSYNC/DU0_VSYNC/ HSPI_RX0_C/SSI_WS1_B		10	GP3[26]/DU0_EXHSYNC/DU0_HSYNC/ HSPI_TX0_C/SSI_SCK1_B	
11	GP3[25]/DU0_DOTCLKOUT/HSPI_CLK0_C/ SSI_SDATA0_B		12	GP3[24]/DU0_DOTCLKIN/HSPI_CS0_C/ SSI_WS0_B	
13	GP3[23]/DU0_DB7/SSI_SCK0_B/HIFEBL_B		14	GP3[22]/DU0_DB6/HIFRDY	
15	GP3[21]/DU0_DB5/HIFDREQ		16	GP3[20]/DU0_DB4/HIFINT	
17	GP3[19]/DU0_DB3/TX5_C/TIOC4D_A/HIFRD		18	GP3[18]/DU0_DB2/RX5_C/RMII0_TXD1_B/ TIOC4C_A/HIFWR	
19	GP3[17]/DU0_DB1/TX4_C/RMII0_TXD0_B/ TIOC4B_A/HIFRS		20	GP3[16]/DU0_DB0/RX4_C/RMII0_TXD_EN_B/ TIOC4A_A/HIFCS	
21	GP3[15]/DU0_DG7/TX3_C/RMII0_RXD1_B/ TIOC3D_A/HIFD15		22	GP3[14]/DU0_DG6/RX3_C/RMII0_RXD0_B/ TIOC3C_A/HIFD14	
23	GP3[13]/DU0_DG5/TX2_C/RMII0_RX_ER_B/ TIOC3B_A/HIFD13		24	GP3[12]/DU0_DG4/RX2_C/RMII0_CRS_DV_B/ TIOC3A_A/HIFD12	
25	GP3[11]/DU0_DG3/SCK2_C/RMII0_MDIO_B/ TIOC2B_A/HIFD11		26	GP3[10]/DU0_DG2/RTS1_C/RMII0_MDC_B/ TIOC2A_A/HIFD10	
27	GP3[9]/DU0_DG1/CTS1_C/HRTS0_D/ TIOC1B_A/HIFD09		28	GP3[8]/DU0_DG0/TX1_C/HSCK0_D/IECLK_A/ TIOC1A_A/HIFD08	
29	GP3[7]/DU0_DR7/RX1_C/TIOC0D_A/HIFD07		30	GP3[6]/DU0_DR6/SCK1_C/TIOC0C_A/HIFD06	
31	GP3[5]/DU0_DR5/RTS0_C/TIOC0B_A/HIFD05		32	GP3[4]/DU0_DR4/CTS0_C/TIOC0A_A/HIFD04	
33	GP3[3]/DU0_DR3/TX0_B/TCLKD_A/HIFD03		34	GP3[2]/DU0_DR2/RX0_B/TCLKC_A/HIFD02	
35	GP3[1]/DU0_DR1/SCK0_B/HTX0_D/IERX_A/ TCLKB_A/HIFD01		36	GP3[0]/DU0_DR0/SCIF_CLK_B/HRX0_D/ IETX_A/TCLKA_A/HIFD00	
37	GND		38	GND	
39	GP4[21]/AUDIO_CLKOUT/TX1_E/ HRTS0_C/FSE_B/LCD_M_DISP		40	GP4[20]/AUDIO_CLKC/SCK1_E/HCTS0_C/ FRB_B/LCD_VEPWC_B	
41	GP4[19]/AUDIO_CLKB_A/LCD_CLK_B		42	GP4[18]/AUDIO_CLKA_A/VI1_CLK_B/SCK1_D/ IECLK_B/LCD_FLM_B	
43	GP4[17]/SSI_SDATA3/VI1_7_B/HTX0_C/ FWE_B/LCD_CL2_B		44	GP4[16]/SSI_SDATA2/VI1_6_B/HRX0_C/ FRE_B/LCD_CL1_B	
45	GP4[15]/SSI_WS23/VI1_5_B/TX1_D/ HSCK0_C/FALE_B/LCD_DON_B		46	GP4[14]/SSI_SCK23/VI1_4_B/RX1_D/FCLE_B/ LCD_DATA15_B	
47	GP4[13]/SSI_SDATA1_A/VI1_3_B/ LCD_DATA14_B		48	GP4[12]/SSI_WS1_A/VI1_2_B/ LCD_DATA13_B	
49	GP4[11]/VI1_3_A/FD4_B/LCD_DATA4_B		50	GP4[10]/VI1_2_A/FD3_B/LCD_DATA3_B	
51	GP4[9]/VI1_1_A/FD2_B/LCD_DATA2_B		52	GP4[8]/VI1_0_A/FD1_B/LCD_DATA1_B	
53	GP4[7]/VI1_7_A/FCE_B/LCD_DATA8_B		54	GP4[6]/VI1_6_A/FD7_B/LCD_DATA7_B	
55	GP4[5]/VI1_5_A/FD6_B/LCD_DATA6_B		56	GP4[4]/VI1_4_A/FD5_B/LCD_DATA5_B	
57	GP4[3]/SSI_SCK1_A/VI1_1_B/TIOC2B_B/ LCD_DATA12_B		58	GP4[2]/SSI_SDATA0_A/VI1_0_B/TIOC2A_B/ LCD_DATA11_B	
59	GP4[1]/SSI_WS0_A/TIOC1B_B/ LCD_DATA10_B		60	GP4[0]/SSI_SCK0_A/TIOC1A_B/LCD_DATA9_B	

* PU：Pull-Up PD：Pull-Down

Table 3.9-3 拡張コネクタ CN3 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD.

4. テクニカルデータ

4.1 外形寸法

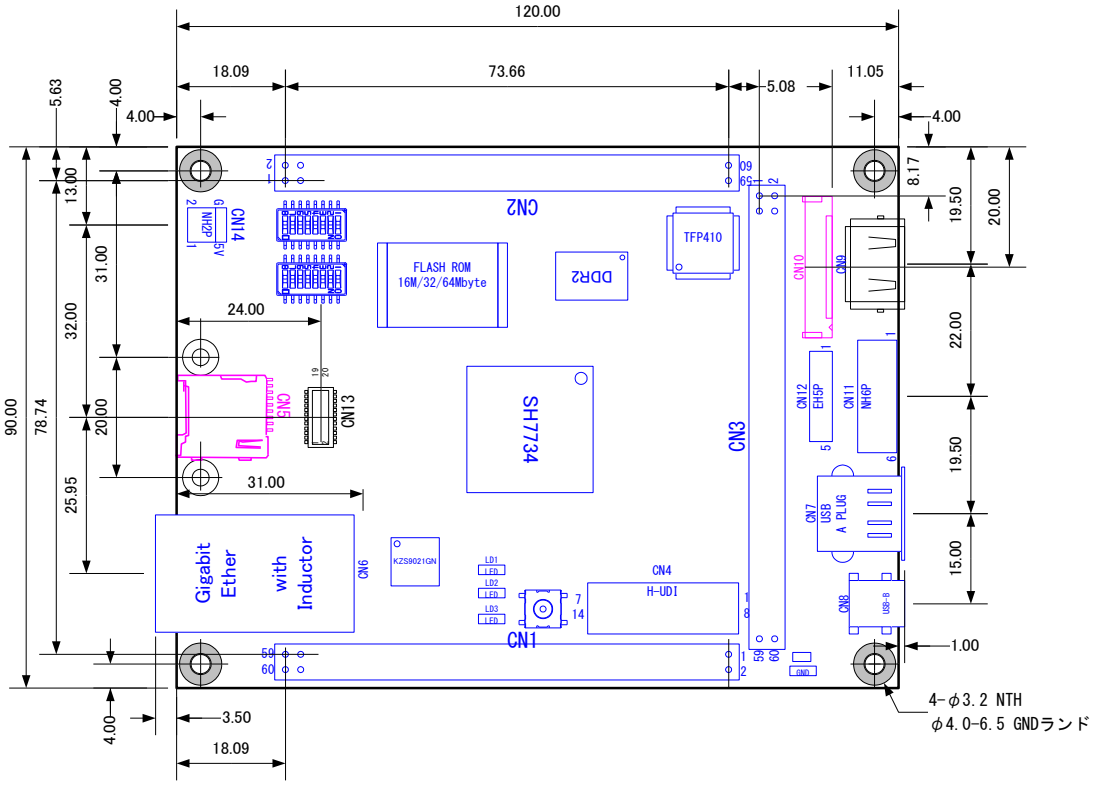


Fig 4.1-1　AP-SH4A-4A 外形寸法図

4.2 回路図

回路図は、弊社ホームページよりダウンロードできます。
詳しくは、製品添付の 「マニュアル・サンプルプログラムのダウンロード・保証のご案内」をご覧ください。

©2021 ALPHA PROJECT Co.,LTD.

4.3　外部回路との接続方法

外部に回路を拡張する場合には、スタッキング接続が最も一般的な方法です。
リボンケーブル等で接続する方法もありますが、長さに比例して信号が劣化しますので注意してください。
本ボードの拡張コネクタは全て 2.54mm ピッチで配置されているので、拡張の基板には市販のユニバーサル基板が使用できます。

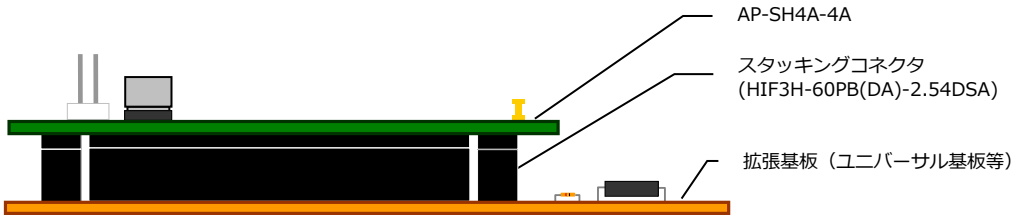


Fig 4.3-1　外部回路との接続例

※　CN1～CN3 用のコネクタは CPU ボードオプション品(拡張コネクタセット)として取り扱いしておりますので、お問い合わせください。

4.4　シリアル FlashROM

SH7734 はルネサスペリフェラルインタフェースを備えており、シリアルペリフェラルインタフェースのチャネル 0 を使用して、シリアル FlashROM からブートすることができます。
AP-SH4A-4A は、標準でシリアル FlashROM(IC11)は未実装となっていますが、シリアル FlashROM を実装して使用することができるようにパッドが用意されています。シリアル FlashROM は以下のものを推奨しています。

シリアル FlashROM	メーカー	パッケージ
N25QxxA13ESF40	Micron	16SOC

＊ xx にはメモリのサイズが入ります。例 128Mbit 品 N25Q128A13ESF40
詳細はデータシートを参照してください。

＊　シリアル FlashROM 実装時の注意

シリアル FlashROM を実装する場合には、IC の向きをお間違えのないようにご注意ください。また、半田付けの際には、半田がピン同士または他部品と短絡しないように十分にご注意ください。シリアル FlashROM をお客様が実装したことが原因で製品が故障した場合には、保証範囲外となりますのでご注意ください。
シリアル FlashROM を実装した状態で販売することも可能ですので、弊社営業までご相談ください。

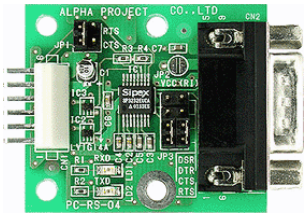
©2021 ALPHA PROJECT Co.,LTD.

5. 関連製品のご案内

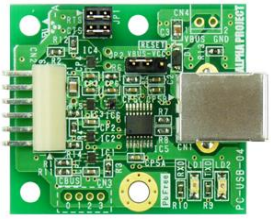
5.1 周辺拡張アダプタ

シリアルインタフェースコネクタ(CN11)に周辺拡張アダプタを接続することで、さまざまな機能を容易に追加できます。

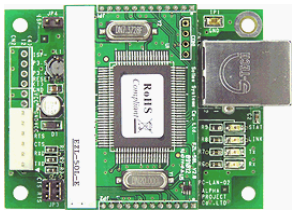
PC-RS-04



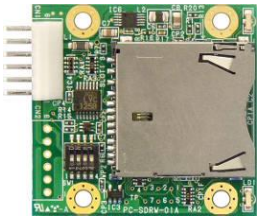
PC-USB-04



PC-LAN-02



PC-SDRW-01A



製品名	機能	機能詳細
PC-RS-04	RS232C コンバータ	シリアルインタフェースを RS232 レベルに変換するアダプタです。
PC-USB-04	USB コンバータ	シリアルインタフェースを USB ファンクション(仮想 COM ポート)に変換するアダプタです。
PC-SDRW-01A	SD カードリーダライタ	ファイルシステムを搭載した SD ライセンス不要の SD カードリーダライタです。簡単なコマンドだけで SD カードの読み書きができます。
PC-LAN-02	LAN コンバータ	シリアルインタフェースを Ethernet に変換するアダプタです。 簡単なコマンドだけで Ethernet 通信を行うことができます。

※2021 年 2 月現在の状況となっており、予告なしに変更される場合があります。

©2021 ALPHA PROJECT Co.,LTD.

5.2　無線 LAN モジュール

本製品は国内電波法認証(工事設計認証)のほか、FCC(米国)、IC(カナダ)、CE(欧州)の各認証も取得済みですので、お客様は認証手続きが不要で、製品にそのまま組み込んでお使いいただくことができます。

無線 LAN/Bluetooth モジュール「WM-RP-10」

型番	アンテナ	認証	仕様
WM-RP-10	オンボード 外部アンテナ (選択式)	国内技術基準適合認証(TELEC) FCC(米国)、IC(カナダ)、CE(欧州)	WiFi/Bluetooth コンボモジュール -WiFi 2.4G/5GHz DualBand -Bluetooth Classic/BLE プロトコルスタック内蔵 SPI/UART インタフェース モジュール寸法:31mmx25mm

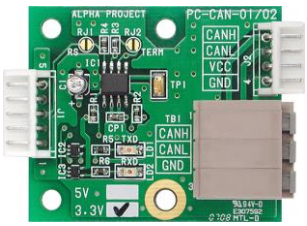
※2021 年 2 月現在の状況となっており、予告なしに変更される場合があります。

©2021 ALPHA PROJECT Co.,LTD.

5.3　CAN トランシーバアダプタ

CAN I/F コネクタ(CN12)に CAN トランシーバアダプタを接続することで、CAN バスシステムを構築できます。

PC-CAN-02



製品名	製品機能	備考
PC-CAN-02	CAN トランシーバアダプタ	3.3V 対応

※2021 年 2 月現在の状況となっており、予告なしに変更される場合があります。

©2021 ALPHA PROJECT Co.,LTD.

5.4　タッチパネル LCD キット

LCD コネクタ(CN10)に LCD-KIT-B02 または LCD-KIT-C01 を接続することで、タッチパネルシステムを構築できます。

製品名	製品機能	備考
LCD-KIT-B02	7 インチ WVGA 静電容量式タッチパネル搭載 LCD キット	マルチタッチ対応(2 ポイント)
LCD-KIT-C01	7 インチ WVGA 抵抗膜式タッチパネル搭載 LCD キット	シングルタッチ

※2021 年 2 月現在の状況となっており、予告なしに変更される場合があります。

©2021 ALPHA PROJECT Co.,LTD.

5.5　デバッガ/ライタ

「XrossFinderEvo」、「XrossFinder」は、ルネサス SuperH マイコンに対応したデバッガ/ライタです。ソフトウェアと組み合わせて使用することで H-UDI インタフェースでユーザプログラムのデバッグや、FlashROM の書き込みを行うことができます。ソフトウェアは、デバッグコントロールソフトウェア「XsSight」と Flash 書き込みソフトウェア「FlashWriterEX」があります。

・XrossFinderEvo

高速ダウンロード、高速 FlashROM 書き込み、組み込み Linux のデバッグなど大規模、ソフトウェアのデバッグ/FlashROM 書き込みが可能です。PC 不要で FlashROM や、RAM へプログラムの書き込みを行うスタンドアロン機能を搭載し、使用場所を選ばず、製造現場やメンテナンス環境でも使用することができます。

マルチファンクションデバッガ/ライタ
XrossFinderEvo

・XrossFinder

低価格でありながら、必要十分なデバッグ/FlashROM 書き込み機能を備えています。

デバッガ/ライタ
XrossFinder

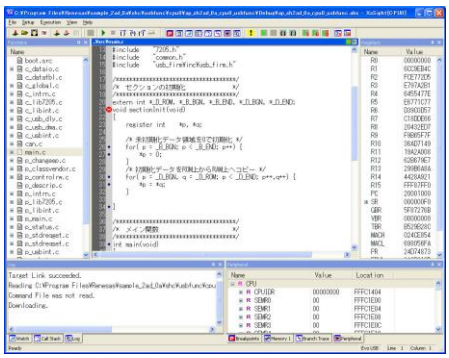
©2021 ALPHA PROJECT Co.,LTD.

・デバッグ

ユーザプログラムのデバッグを行う場合は、XrossFinderEvo または XrossFinder とデバッグコントロールソフトウェア XsSight を組み合わせて使用します。

XrossFinderEvo または XrossFinder

＋



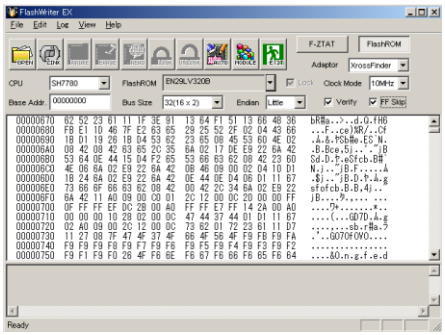
デバッグコントロールソフトウェア
XsSight

・FlashROM 書き込み

オンボード FlashROM 書き込みを行う場合は、XrossFinderEvo または XrossFinder と Flash 書き込みソフトウェア FlashWriterEX を組み合わせて使用します。FlashWriterEX は、1000 種類以上の FlashROM と FlashROM 内蔵型のマイコンに対応しています。

XrossFinderEvo または XrossFinder

＋



Flash 書き込みソフトウェア
FlashWriterEX

※FlashWriterEX はシリアル FlashROM の書込みには対応しておりません。

©2021 ALPHA PROJECT Co.,LTD.

6. 製品サポートのご案内

●ユーザ登録

ユーザ登録は弊社ホームページにて受け付けております。ユーザ登録をしていただきますと、バージョンアップや最新の情報等を E-Mail でご案内させていただきますので、是非ご利用ください。

弊社ホームページアドレス　https://www.apnet.co.jp

●修理の依頼

修理をご依頼いただく場合は、下記サイトにある製品保証規定と修理規定をご確認の上、「お問い合わせフォーム」より製品サポートへご連絡ください。

修理・故障に関するお問い合わせ

https://www.apnet.co.jp/support/index.html

●製品サポートの方法

製品サポートについては、FAX もしくは E-Mail でのみ受け付けております。お電話でのお問い合わせは受け付けておりませんのでご了承ください。なお、お問い合わせの際には、製品名、使用環境、使用方法等、問題点などを詳細に記載してください。

技術的なお問い合わせ

Ｅ－Ｍａｉｌ　query@apnet.co.jp

以下の内容に該当するお問い合わせにつきましては受け付けておりませんのであらかじめご了承ください。

■本製品の回路動作及びＣＰＵおよび周辺デバイスの使用方法に関するご質問
■ユーザ回路の設計方法やその動作についてのご質問
■関連ツールの操作指導
■その他、製品の仕様範囲外の質問やお客様の技術によって解決されるべき問題

●ソフトウェアのサポート

ソフトウェアに関する技術的な質問は、受け付けておりませんのでご了承ください。
サポートをご希望されるお客様には、個別に有償にて承りますので弊社営業までご相談ください。

©2021 ALPHA PROJECT Co.,LTD.

7. エンジニアリングサービスのご案内

弊社製品をベースとしたカスタム品やシステム開発を承っております。
お客様の仕様に合わせて、設計から OEM 供給まで一貫したサービスを提供いたします。
詳しくは、弊社営業窓口までお問い合わせください。

営業案内窓口

ＴＥＬ	053-401-0033（代表）
ＦＡＸ	053-401-0035
Ｅ－Ｍａｉｌ	sales@apnet.co.jp

©2021 ALPHA PROJECT Co.,LTD.

改定履歴

版数	日付	改定内容
1版	2012/04/05	新規作成
2版	2013/06/27	Fig 2.1-1 モード端子の設定 誤記を修正 Fig 3.2-2 誤記を修正
3版	2014/02/05	4.4 シリアル FlashROM シリアル FlashROM 型番を変更
4版	2020/12/21	梱包内容　変更 「取り扱い上の注意」修正 「保証」修正 「参考 URL」修正 1.7　I/O の割り当て　拡張コネクタの割り当てを修正 Table 1.3-1、Fig 1.5-1、2.2 章 　-Spansion 社名を Cypress に変更 Fig 3.1-4　MAC アドレスの割り当てと EEPROM への保存　追加 3.8.1　電源の供給例　注意書きの追加 関連製品のご案内を更新(5 章) 製品サポートのご案内を更新(6 章) エンジニアリングサービスのご案内を更新(7 章)

参考文献

「SH7734 ユーザーズマニュアル ハードウェア編」　ルネサス エレクトロニクス株式会社
その他　各社データシート

本文書について

・本文書の著作権は株式会社アルファプロジェクトが保有します。
・本文書の内容を無断で転載することは一切禁止します。
・本文書の内容は、将来予告なしに変更されることがあります。
・本文書の内容については、万全を期して作成いたしましたが、万一ご不審な点、誤りなどお気付きの点がありましたら弊社までご連絡ください。
・本文書の内容に基づき、アプリケーションを運用した結果、万一損害が発生しても、弊社では一切責任を負いませんのでご了承ください。

商標について

・ SH-4A および SH7734 は、ルネサス エレクトロニクス株式会社の登録商標、商標または商品名称です。

・その他の会社名、製品名は、各社の登録商標または商標です。

ALPHA PROJECT
株式会社アルファプロジェクト
〒431-3114
静岡県浜松市東区積志町８３４
https://www.apnet.co.jp
E-Mail：query@apnet.co.jp