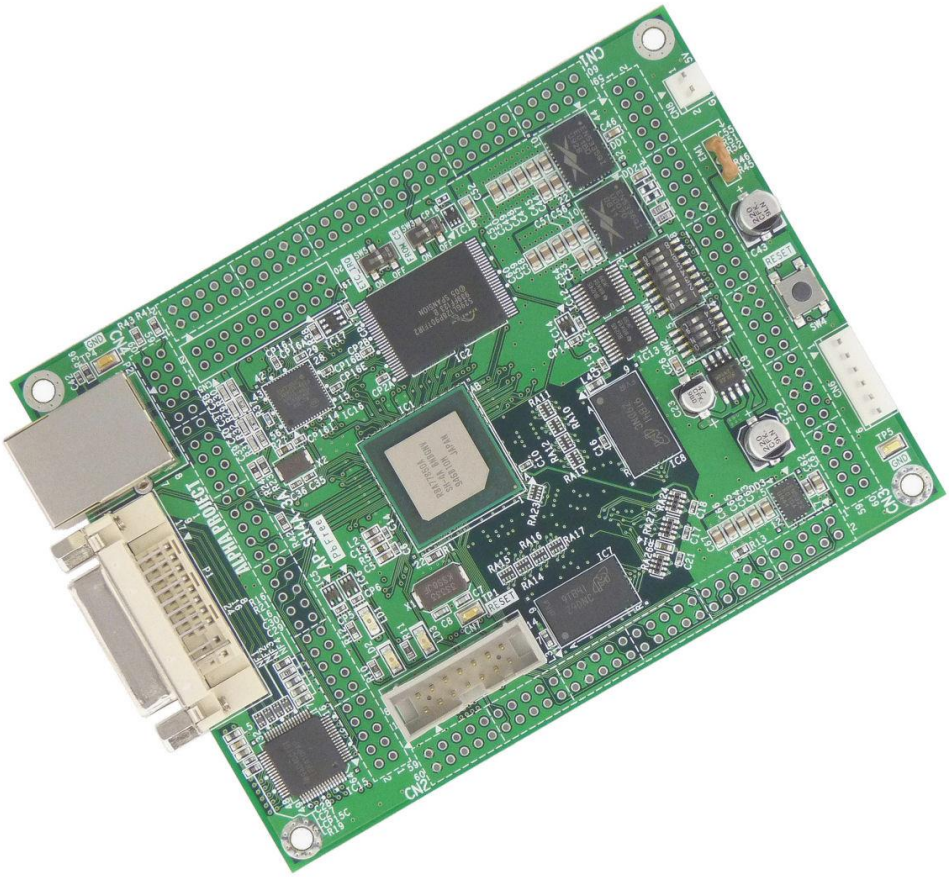
SH-4A SH7785 CPU ボード

AP-SH4A-3A

Hardware Manual

4　版



ALPHA PROJECT
株式会社アルファプロジェクト

RoHS Compliant

©2021 ALPHA PROJECT Co.,LTD

ご使用になる前に

このたびは AP-SH4A-3A をお買い上げいただき誠にありがとうございます。
本製品をお役立て頂くために、このマニュアルを十分お読みいただき、正しくお使いください。
今後共、弊社製品をご愛顧賜りますよう宜しくお願いいたします。

梱包内容

本製品は、下記の品より構成されております。梱包内容をご確認のうえ、万が一、不足しているものがあればお買い上げの販売店までご連絡ください。

AP-SH4A-3A 梱包内容

●AP-SH4A-3A	1 枚	●電源ハーネス（2Pin）	1 本
●マニュアル・サンプルプログラムのダウンロード・保証のご案内			1 枚

■本製品の内容及び仕様は予告なしに変更されることがありますのでご了承ください。

取り扱い上の注意

●本製品には、民生用の一般電子部品が使用されており、一般的な民生用途の電子機器への使用を意図して設計されています。宇宙、航空、医療、原子力、運輸、交通、各種安全装置などで人命、事故に関わる用途および多大な物的損害を発生させる恐れのある用途でのご使用はご遠慮ください。
●極端な高温下や低温下、または振動の激しい環境での使用はご遠慮ください。
●水中、高湿度、油の多い環境でのご使用はご遠慮ください。
●腐食性ガス、可燃性ガス等の環境中でのご使用はご遠慮ください。
●基板の表面が水に濡れていたり、金属に接触した状態で電源を投入しないでください。
●定格を越える電源を加えないでください。

■ノイズの多い環境での動作は保証しかねますのでご了承ください。
■連続的な振動(車載等)や衝撃が発生する環境下でのご使用は、製品寿命を縮め、故障が発生しやすくなりますのでご注意ください。
■発煙や発火、異常な発熱があった場合には、すぐに電源を切ってください。
■本製品を仕様範囲を越える条件において使用した場合、故障の原因となりますので、ご注意ください。
■本書に記載される製品および技術のうち、「外国為替および外国貿易法」に定める規制貨物等（技術）に該当するものを輸出または国外に持ち出す場合には同法に基づく輸出許可が必要です。
■本製品マニュアル、回路図の著作権は株式会社アルファプロジェクトが保有しております。これらを無断で転用、掲載、譲渡、配布することは禁止します。

保証

■保証期間内において、本マニュアル等に記載の注意事項に従い正常な使用状態で故障した場合、保証対象といたします。
■製品保証の内外を問わず、製品を運用した結果による、直接的および間接的損害については、弊社は一切補償いたしません。
■保証対象は、製品本体とします。ソフトウェア・マニュアル・消耗品・梱包箱は保証対象外とさせていただきます。
■本保証は日本国内においてのみ有効です。海外からのご依頼は受付しておりません。
■製品保証規定の詳細につきましては、ホームページをご覧ください。

©2021 ALPHA PROJECT Co.,LTD

参考資料

デバイスの資料は、各社ホームページで公開されております。本マニュアルと合わせて、ご覧ください。

■SH7785 グループ ハードウェアマニュアル　　ルネサス エレクトロニクス
■その他各社デバイスデータシート

参考ＵＲＬ

下記の URL に本製品に関連するデバイスおよび規格の情報が掲載されておりますので、参考にしてください。

■ルネサス エレクトロニクス株式会社　　https://www.renesas.com/jp/ja
■Cypress Semiconductor　　https://www.cypress.com/
■マイクロン ジャパン株式会社　　https://jp.micron.com/

©2021 ALPHA PROJECT Co.,LTD

目　次

1.　概要　1

1.1　製品概要 1
1.2　機能及び特長 1
1.3　仕様概要 3
1.4　外形仕様 4
1.5　回路構成 5
1.6　アドレスマップ 6
1.7　I/O の割り当て 7

2.　機能　10

2.1　モード端子の設定 10
2.2　FLASHROM 15
2.3　DDR2-SDRAM 16
2.4　LED 16
2.5　リセット 18

3.　外部インタフェース　19

3.1　Ethernet インタフェース 19
3.4　ディスプレイ インタフェース 22
3.5　シリアルインタフェース 23
3.6　デバッグインタフェース 24
3.7　電源 25
3.8　拡張コネクタ 29

4.　テクニカルデータ　34

4.1　外形寸法 34
4.2　回路図 34
4.3　外部回路との接続方法 35
4.4　放熱処理 35

5.　関連製品のご案内　36

5.1　通信アダプタ 36
5.2　デバッガ/ライタ 37

6.　製品サポートのご案内　39

7.　エンジニアリングサービスのご案内　40

©2021 ALPHA PROJECT Co.,LTD

1. 概要

1.1 製品概要

AP-SH4A-3A は、CPU コアに SH-4A を採用した高性能プロセッサ「SH7785(ルネサス エレクトロニクス製)」を搭載した汎用 CPU ボードです。本ボードは外部接続コネクタへ外部拡張に必要な信号を引き出してありますので、各種試作用途及び小ロットの製品への適用など、幅広い対応が可能です。

1.2 機能及び特長

■ SH-4A コア CPU「SH7785(R8A77850BANBGNV)」を搭載

<SH7785 概要>
内部 32 ビット構成
2 命令同時実行スーパースカラ
乗算器内蔵
浮動小数点コアプロセッサ内蔵
メモリマネジメントユニット　アドレス空間　4GByte、256 のアドレス空間識別子
キャッシュメモリ　命令キャッシュ　32KByte、オペランドキャッシュ　32KByte、ストアキュー　32Byte x 2 エントリ
LRAM　ILRAM　8KByte、OLRAM　16KByte
PCI コントローラ
ダイレクトメモリアクセスコントローラ　12 チャネル
ウォッチドッグタイマ　1 チャネル
タイマ　6 チャネル
グラフィックスデータトランスレーションアクセラレータ
ディスプレイユニット　RGB666
FIFO 内蔵シリアルコミュニケーションインタフェース　6 チャネル
FIFO 内蔵クロック同期シリアル I/O　1 チャネル
I^2C インタフェース　2 チャネル
マルチメディアカードインタフェース　1 チャネル
オーディオコーデックインタフェース　2 チャネル
シリアルサウンドインタフェース　2 チャネル
汎用 I/O ポート　111 本(兼用端子を含む)
最大動作周波数　600MHz

※機能詳細は SH7785 グループハードウェアマニュアルをご参照ください。

©2021 ALPHA PROJECT Co.,LTD

■ 大容量メモリを搭載

プログラムメモリとして、FLASHROM16MByte、データメモリとしてDDR2-SDRAM(600)128MByteを搭載しています。

■ Ethernetポートを搭載

10/100BASE対応のEthernetコネクタを1ポート搭載していますので、組み込み用ネットワーク機器に利用が可能です。

■ ディスプレイ出力を搭載

SH7785のDU(ディスプレイユニット)のデジタルRGB信号出力をDVI信号に変換し、DVIコネクタに出力しています。

■ 通信用コネクタを装備

シリアルI/Fコネクタを装備しておりますので、外付けにRS232アダプタ(PC-RS-04 別売)や、USBアダプタ(PC-USB-04 別売)、LANアダプタ(PC-LAN-02 別売)などを接続することで、簡単にPCとの通信が行えます。

■ H-UDIコネクタを装備

H-UDI 14Pinコネクタを装備しておりますので、JTAG環境でのデバッグをすることができます。

■ 外部拡張が容易

外部接続用コネクタ(60Pin×4 、20Pin×1 未実装)へ拡張に必要な信号線を引き出してありますので、I/O等の接続が容易です。

■ 回路図を全て公開

回路図は全て公開されていますので、回路動作の確認やデバッグにお役立ていただけます。
また、教育や研修用途にも最適です。

©2021 ALPHA PROJECT Co.,LTD

1.3 仕様概要

AP-SH4A-3A 仕様

機能	仕様
CPU	R8A77850BANBGNV(436Pin BGA)
クロック	システムクロック 33.333MHz 水晶振動子 CPU クロック 最大 600MHz バスクロック 最大 100MHz 周辺クロック 最大 50MHz
メモリ	FLASHROM 16MByte(S29GL128P90TFIR20 Cypress 相当品) DDR2-SDRAM 128MByte(MT47H32M16HR Micron 相当品)
シリアル I/F	クロック同期/調歩同期式 6 チャネル 1 チャネルは通信コネクタに接続
Ethernet I/F	イーサネットコントローラ LAN9221(SMSC) 10/100BASE 1 チャネル
ディスプレイ I/F	DVI トランスミッタ TFP410(TI) DVI ポート 1 チャネル
EEPROM	EEPROM 128Byte(93AA46) LAN9221 に接続
タイマ	タイマ 32bit 6 チャネル ウォッチドッグタイマ 1 チャネル
割り込み	割り込みコントローラ内蔵 外部 9 本*1(NMI、IRQ7～IRQ0) 15 レベルの符号化した外部割り込み(IRL3～IRL0 または IRL7～IRL4)
パラレル I/O	111 本(兼用端子を含む)
リセット	リセット IC、リセット SW 搭載 外部拡張コネクタ(未実装)からのリセットも可能
LED	モニタ LED 2 個(I/O ポートに接続) 電源 LED 1 個
電源	DC5.0V±5%または DC3.3V±5% CPU コア 1.1V、DDR2 1.8V、I/O 3.3V
消費電流	Typ 約 600 mA (弊社サンプルプログラム動作時) Max 約 2100 mA
使用環境条件	温度 0℃～50℃ (結露なし)
寸法	120×90 mm(突起物を除く)

Table 1.3-1 仕様概要

©2021 ALPHA PROJECT Co.,LTD

1.4　外形仕様

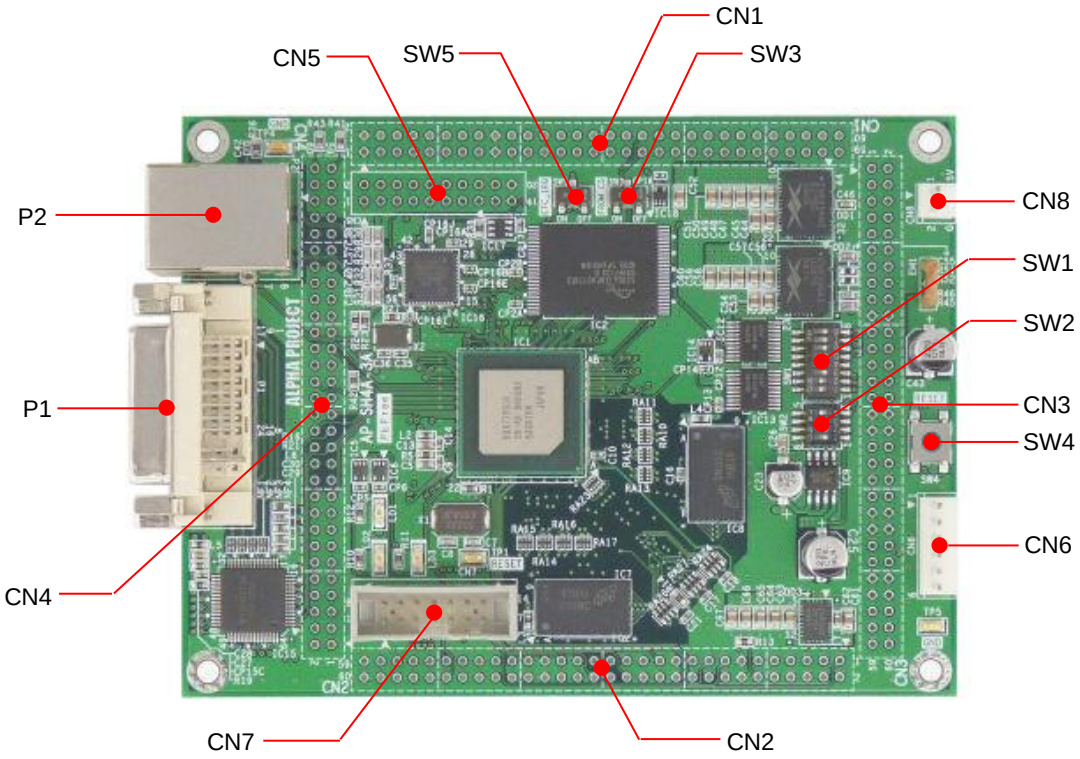


Fig 1.4-1　外形図

コネクタ番号	コネクタ型番/メーカー	用途	備考
CN1	HIF3H-60PB-2.54DSA/ヒロセ	バス拡張コネクタ	未実装
CN2	HIF3H-60PB-2.54DSA/ヒロセ	I/O 拡張コネクタ	未実装
CN3	HIF3H-60PB-2.54DSA/ヒロセ	I/O、電源拡張コネクタ	未実装
CN4	HIF3H-60PB-2.54DSA/ヒロセ	I/O(DU、PCI)拡張コネクタ	未実装
CN5	HIF3H-20PB-2.54DSA/ヒロセ	バス拡張コネクタ	未実装
CN6	B6P-SHF-1AA/日圧	シリアル通信コネクタ	
CN7	7614-6002PL/住友 3M	H-UDI コネクタ	
CN8	B2P-SHF-1AA/日圧	電源コネクタ	
P1	XM4M-2932-1312/OMRON	DVI コネクタ	
P2	PTL-TJ-N-D/JIROTEC	Ether コネクタ	

Table 1.4-1　コネクター覧

©2021 ALPHA PROJECT Co.,LTD

1.5 回路構成

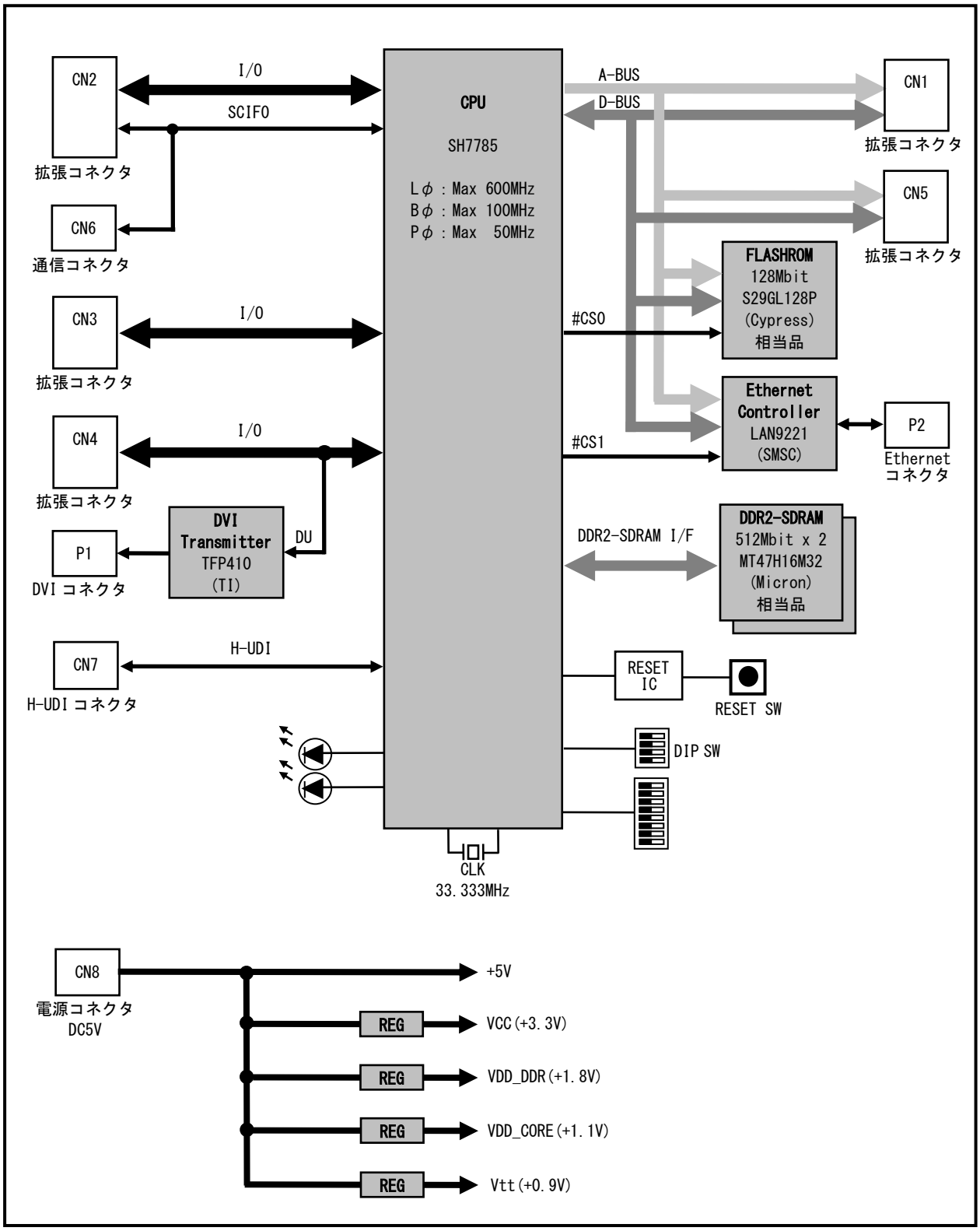


Fig 1.5-1 AP-SH4A-3A 構成ブロック図

©2021 ALPHA PROJECT Co.,LTD

1.6　アドレスマップ

領域	アドレス(P0)	アドレス(P2)	デバイス
エリア 0 (CS0 空間)	H' 00000000 H' 00FFFFFF	H' A0000000 H' A0FFFFFF	FLASHROM　16bit 16MByte
	H' 01000000 H' 03FFFFFF	H' A1000000 H' A3FFFFFF	イメージ
エリア 1 (CS1 空間)	H' 04000000 H' 04000FFF	H' A4000000 H' A4000FFF	LAN9221　16bit 512Byte
	H' 04001000 H' 07FFFFFF	H' A4001000 H' A7FFFFFF	イメージ
エリア 2 (CS2 空間)	H' 08000000 H' 0BFFFFFF	H' A8000000 H' ABFFFFFF	
エリア 3 (CS3 空間)	H' 0C000000 H' 0FFFFFFF	H' AC000000 H' AFFFFFFF	DDR2-SDRAM　32bit 64MByte
エリア 4 (CS4 空間)	H' 10000000 H' 13FFFFFF	H' B0000000 H' B3FFFFFF	
エリア 5 (CS5 空間)	H' 14000000 H' 17FFFFFF	H' B4000000 H' B7FFFFFF	
エリア 6 (CS6 空間)	H' 18000000 H' 1BFFFFFF	H' B8000000 H' BBFFFFFF	ユーザ開放
予約	H' 1C000000 H' 1FFFFFFF	H' BC000000 H' BFFFFFFF	予約

P0 = P0 領域(キャッシュ領域)　P2 = P2 領域(ノンキャッシュ領域)

メモリアドレスマップ選択レジスタ MMSELR レジスタ AREASEL ビット 000(DDR2-SDRAM 64MByte)の場合

Fig 1.6-1　アドレスマップ 1

領域	アドレス(P0)	アドレス(P2)	デバイス
エリア 0 (CS0 空間)	H' 00000000 H' 00FFFFFF	H' A0000000 H' A0FFFFFF	FLASHROM　16bit 16MByte
	H' 01000000 H' 03FFFFFF	H' A1000000 H' A3FFFFFF	イメージ
エリア 1 (CS1 空間)	H' 04000000 H' 04000FFF	H' A4000000 H' A4000FFF	LAN9221　16bit 512Byte
	H' 04001000 H' 07FFFFFF	H' A4001000 H' A7FFFFFF	イメージ
エリア 2 (CS2 空間)	H' 08000000 H' 0BFFFFFF	H' A8000000 H' ABFFFFFF	DDR2-SDRAM　32bit 128MByte
エリア 3 (CS3 空間)	H' 0C000000 H' 0FFFFFFF	H' AC000000 H' AFFFFFFF	
エリア 4 (CS4 空間)	H' 10000000 H' 13FFFFFF	H' B0000000 H' B3FFFFFF	
エリア 5 (CS5 空間)	H' 14000000 H' 17FFFFFF	H' B4000000 H' B7FFFFFF	
エリア 6 (CS6 空間)	H' 18000000 H' 1BFFFFFF	H' B8000000 H' BBFFFFFF	ユーザ開放
予約	H' 1C000000 H' 1FFFFFFF	H' BC000000 H' BFFFFFFF	予約

P0 = P0 領域(キャッシュ領域)　P2 = P2 領域(ノンキャッシュ領域)

メモリアドレスマップ選択レジスタ MMSELR レジスタ AREASEL ビット 010(DDR2-SDRAM 128MByte)の場合

Fig 1.6-2　アドレスマップ 2

＊　アドレスマップについて

AP-SH4A-3A は、仕様変更により DDR2-SDRAM の容量が変更されました。

128MByte 搭載版と 64MByte 搭載版ではアドレスマップが異なりますのでご注意ください。

詳細は「AP-SH4A-3A DDR2-SDRAM の変更のお知らせ」をご参照ください。

©2021 ALPHA PROJECT Co.,LTD

1.7 I/O の割り当て

AP-SH4A-3A の SH7785 の I/O ポートは基板上で以下のような機能が割り当てられています。機能が割り当てられているポートは、必ず以下の設定で使用してください。

I/O ポート	I/O ポート以外の機能						入出力	拡張コネクタ	機能
	機能 1	機能 2	機能 3	機能 4	機能 5	GPIO 割り込み			
PA7	D63	AD31					-	CN4.46	未使用
PA6	D62	AD30					-	CN4.45	未使用
PA5	D61	AD29					-	CN4.44	未使用
PA4	D60	AD28					-	CN4.43	未使用
PA3	D59	AD27					-	CN4.42	未使用
PA2	D58	AD26					-	CN4.41	未使用
PA1	D57	AD25					-	CN4.40	未使用
PA0	D56	AD24					-	CN4.39	未使用
PB7	D55	AD23					-	CN4.36	未使用
PB6	D54	AD22					-	CN4.35	未使用
PB5	D53	AD21					-	CN4.34	未使用
PB4	D52	AD20					-	CN4.33	未使用
PB3	D51	AD19					-	CN4.32	未使用
PB2	D50	AD18					-	CN4.31	未使用
PB1	D49	AD17	DB5				0	CN4.30	DU
PB0	D48	AD16	DB4				0	CN4.29	DU
PC7	D47	AD15	DB3				0	CN4.17	DU
PC6	D46	AD14	DB2				0	CN4.16	DU
PC5	D45	AD13	DB1				0	CN4.15	DU
PC4	D44	AD12	DB0				0	CN4.14	DU
PC3	D43	AD11	DG5				0	CN4.13	DU
PC2	D42	AD10	DG4				0	CN4.12	DU
PC1	D41	AD9	DG3				0	CN4.11	DU
PC0	D40	AD8	DG2				0	CN4.10	DU
PD7	D39	AD7	DG1				0	CN4.8	DU
PD6	D38	AD6	DG0				0	CN4.7	DU
PD5	D37	AD5	DR5				0	CN4.6	DU
PD4	D36	AD4	DR4				0	CN4.5	DU
PD3	D35	AD3	DR3				0	CN4.4	DU
PD2	D34	AD2	DR2				0	CN4.3	DU
PD1	D33	AD1	DR1				0	CN4.2	DU
PD0	D32	AD0	DR0				0	CN4.1	DU
PE5		nREQ1				○	-	CN4.50	未使用
PE4		nREQ2				○	-	CN4.47	未使用
PE3		nREQ3				○	-	CN4.48	未使用
PE2		nGNT1				○	-	CN4.54	未使用
PE1		nGNT2				○	-	CN4.51	未使用
PE0		nGNT3		MMCCLK		○	-	CN4.52	未使用
PF7	D31						-	CN5.16	未使用
PF6	D30						-	CN5.15	未使用
PF5	D29						-	CN5.14	未使用
PF4	D28						-	CN5.13	未使用
PF3	D27						-	CN5.12	未使用
PF2	D26						-	CN5.11	未使用
PF1	D25						-	CN5.10	未使用
PF0	D24						-	CN5.9	未使用

: AP-SH4A-3A 基板上で使用している端子(拡張コネクタに信号が引き出されている端子)

Table 1.7-1 I/O の割り当て 1

©2021 ALPHA PROJECT Co.,LTD

I/O ポート	I/O ポート以外の機能						入出力	拡張コネクタ	機能
	機能 1	機能 2	機能 3	機能 4	機能 5	GPIO 割り込み			
PG7	D23						-	CN5.8	未使用
PG6	D22						-	CN5.7	未使用
PG5	D21						-	CN5.6	未使用
PG4	D20						-	CN5.5	未使用
PG3	D19						-	CN5.4	未使用
PG2	D18						-	CN5.3	未使用
PG1	D17						-	CN5.2	未使用
PG0	D16						-	CN5.1	未使用
PH7			SCIF1_SCK				-	CN3.47	-
PH6			SCIF1_RXD				-	CN3.50	-
PH5			SCIF1_TXD				-	CN3.48	-
PH4		nINTD	nSCIF0_CTS		FCE	○	I/O	CN2.10 CN4.55	SCIF
PH3			nSCIF0_RTS	nHSPI_CS	FSE	○	I/O	CN2.9	SCIF
PH2			SCIF0_SCK	HSPI_CLK	FRE	○	-	CN2.5	-
PH1			SCIF0_RXD	HSPI_RX	FRB	○	I	CN2.8	SCIF
PH0			SCIF0_TXD	HSPI_TX	FWE		O	CN2.7	SCIF
PJ7			SCIF5_TXD	HAC1_SYNC	SSI1_WS		-	CN3.7	未使用
PJ6			SIOF_TXD	HAC0_SDOUT	SSIO_SDATA		-	CN3.12	未使用
PJ5			SIOF_RXD	HAC0_SDIN	SSIO_SCK		-	CN3.14	未使用
PJ4			SIOF_SYNC	HAC0_SYNC	SSIO_WS		-	CN3.10	未使用
PJ3			SIOF_MCLK	nHAC0_RES			-	CN3.11	未使用
PJ2			SIOF_SCK	HAC0_BITCLK	SSIO_CLK		-	CN3.15	未使用
PJ1				HAC1_BITCLK	SSI1_CLK		-	CN3.13	未使用
PJ0	nIOIS16	MODE13	TCLK				-	CN2.6	未使用
PK7	nDRAK0	STATUS0					-	CN2.36	未使用
PK6	nDRAK1	STATUS1					-	CN2.35	未使用
PK5	nDRAK2		SCIF2_TXD	MMCCMD	SIOF_TXD		-	CN2.44	未使用
PK4	nDRAK3		SCIF2_SCK	MMCDAT	SIOF_SCK		-	CN2.42	未使用
PK3	nDREQ0						-	CN2.33	未使用
PK2	nDREQ1						-	CN2.39	未使用
PK1	nDACK0						-	CN2.32	未使用
PK0	nDACK1						-	CN2.34	未使用
PL7	nDREQ2	nINTB				○	-	CN4.57	未使用
PL6	nDREQ3	nINTC				○	-	CN4.58	未使用
PL5	nDRAK2		nCE2A				-	CN2.40	未使用
PL4		MODE0	nIRL4	FD4			-	CN3.57	未使用
PL3		MODE1	nIRL5	FD5			-	CN3.58	未使用
PL2		MODE2	nIRL6	FD6			-	CN3.59	未使用
PL1		MDOE3	nIRL7	FD6			I	CN3.60	INTC
PL0	nDRAK3	MODE12	nCE2B				-	CN2.41	未使用
PM1	nBREQ	nBSACK					-	CN1.12	LD1
PM0	nBACK	nBSREQ					-	CN1.11	LD2
PN7			SCIF5_RXD	HAC1_SDIN	SSI1_SCK		-	CN3.8	未使用
PN6			SCIF5_SCK	HAC1_SDOUT	SSI1_SDATA		-	CN3.9	未使用
PN5		MODE4	SCIF3_TXD	FCLE			-	CN3.49	未使用
PN4		MODE7	SCIF3_RXD	FALE			-	CN3.56	未使用
PN3		MODE8	SCIF3_SCK	FD0			-	CN3.55	未使用
PN2		MODE9	SCIF4_TXD	FD1			-	CN3.21	未使用
PN1		MODE10	SCIF4_RXD	FD2			-	CN3.18	未使用
PN0		MODE11	SCIF4_SCK	FD3			-	CN3.22	未使用

: リセット状態のみモード端子となる端子

: AP-SH4A-3A 基板上で使用している端子(拡張コネクタに信号を引き出されている端子)

Table 1.7-2　I/O の割り当て 2

©2021 ALPHA PROJECT Co.,LTD

I/O ポート	I/O ポート以外の機能						入出力	拡張コネクタ	機能
	機能 1	機能 2	機能 3	機能 4	機能 5	GPIO 割り込み			
PP5		nDEVSEL	DCLKOUT				O	CN4.24	DU
PP4		nSTOP	CDE				-	CN4.23	
PP3		nLOCK	ODDF				-	CN4.22	
PP2		nTRDY	DISP				O	CN4.25	DU
PP1		nIRDY	nHSYNC				O	CN4.26	DU
PP0		nPCIFRAME	nVSYNC				O	CN4.27	DU
PQ4		nINTA					-	CN4.60	-
PQ3		nGNTO/nGNTIN					-	CN4.53	SCI
PQ2		nREQO/nREQOUT					-	CN4.49	-
PQ1		nPERR					-	CN4.21	SCI
PQ0		nSERR					-	CN4.20	SCI
PR3	nWE7	nCBE3					-	CN4.38	FLASHROM
PR2	nWE6	nCBE2					-	CN4.28	未使用
PR1	nWE5	nCBE1					-	CN4.18	未使用
PR0	nWE4	nCBE0					-	CN4.9	未使用
		PCICLK	DCLKIN				-	CN4.59	未使用
			SCIF2_RXD		SIOF_RXD		-	CN2.43	未使用
		MODE5			SIOF_MCLK		-	CN3.16	未使用
		MODE6			SIOF_SYNC		-	CN3.17	未使用
	nMRESETOUT	nIREQOUT					-	CN2.31	未使用

: リセット状態のみモード端子となる端子

: AP-SH4A-3A 基板上で使用している端子(拡張コネクタに信号を引き出されている端子)

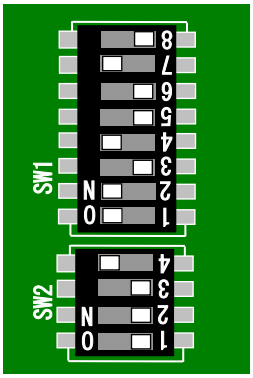
Table 1.7-3 I/O の割り当て 3

©2021 ALPHA PROJECT Co.,LTD

2. 機能

2.1 モード端子の設定

SH7785 には、モード設定端子があり、SH7785 の設定をします。AP-SH4A-3A では SW1、SW2 で設定します。動作モードの詳細は SH7785 グループハードウェアマニュアルを参照してください。



〈出荷時設定〉

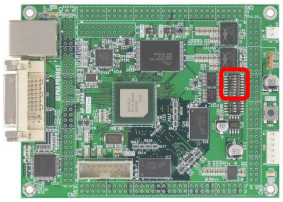
クロック動作モード	：モード 16
エリア 0 バス幅	：SRAM インタフェース 16 ビット
エンディアン	：ビッグエンディアン
マスタ/スレーブ	：マスタ
クロック入力	：水晶発振子
バスモード	：ディスプレイユニット
バスアドレスモード	：29 ビットアドレスモード

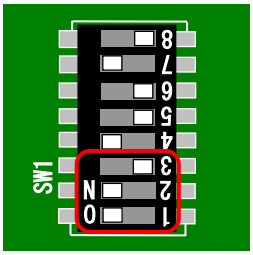
Fig 2.1-1　モード端子の設定

©2021 ALPHA PROJECT Co.,LTD

2.1.1　クロック動作モードの設定

AP-SH4A-3A では、SH7785 のクロック動作モードの設定を SW1-1～3 で設定します。





クロック動作モード	端子設定			OSC/外部クロック入力周波数	分周器 1	PLL1	周波数(対入力クロック)								備考
	MODE0	MODE1	MODE4				Ick	Uck	SHck	GAck	DUck	Pck	DDRck	Bck	
	SW1-1	SW1-2	SW1-3												
0	ON	ON	ON	Max 17MHz	X 1	x 72	x36	x18	x18	x9	x9	x3	x18	x6	*1
1	OFF	ON	ON	Min 12MHz			x36	x18	x18	x9	x9	x3/2	x18	x3/2	*1
2	ON	OFF	ON				x36	x12	x12	x6	x6	x3	x12	x6	*1
3	OFF	OFF	ON				x36	x12	x12	x6	x6	x3/2	x12	x3/2	*1
16	ON	ON	OFF	Max 34MHz	x 2	x 36	x18	x9	x9	x9/2	x9/2	x3/2	x9	x3	出荷時設定
17	OFF	ON	OFF	Min 23MHz			x18	x9	x9	x9/2	x9/2	x3/4	x9	x3/4	
18	ON	OFF	OFF				x18	x6	x6	x3	x3	x3/2	x6	x3	
19	OFF	OFF	OFF				x18	x6	x6	x3	x3	x3/4	x6	x3/4	

Fig 2.1-2　クロック動作モードの設定

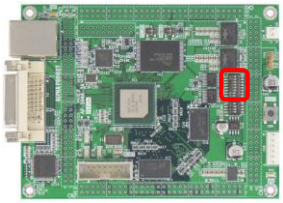
*1　クロック動作モード　設定禁止モードについて

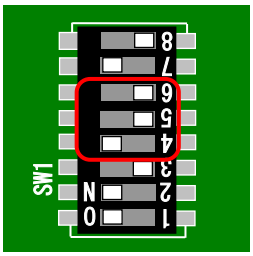
AP-SH4A-3A は、SH7785 のクロック入力に 33.333MHz の水晶振動子を使用しています。
そのため、出荷時状態の AP-SH4A-3A は、クロック動作モード 0～2 で動作させることはできません。
クロック動作モード 0～2 で動作させる場合には、AP-SH4A-3A 上の水晶振動子(X1)を 12～17MHz に変更する必要があります。
ただし、お客様が水晶振動子を交換したことが原因で製品が故障した場合には、保証範囲外となりますのでご注意ください。

©2021 ALPHA PROJECT Co.,LTD

2.1.2　エリア 0 のメモリタイプの設定

AP-SH4A-3A では、SH7785 のエリア 0 のメモリタイプの設定を SW1-4～6 で設定します。



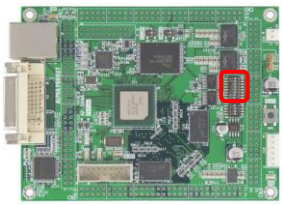


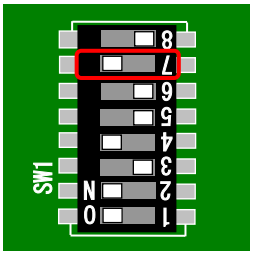
SW1-4 MODE5	SW1-5 MODE6	SW1-6 MODE7	エリア 0 メモリタイプ	バス幅	備考
ON	ON	ON	MPX インタフェース	64 ビット	
OFF	ON	ON	-	-	設定禁止
ON	OFF	ON	-	-	設定禁止
OFF	OFF	ON	MPX インタフェース	32 ビット	
ON	ON	OFF	SRAM インタフェース	64 ビット	
OFF	ON	OFF	SRAM インタフェース	8 ビット	
ON	OFF	OFF	SRAM インタフェース	16 ビット	出荷時設定
OFF	OFF	OFF	SRAM インタフェース	32 ビット	

Fig 2.1-3　エリア 0 のメモリタイプの設定

2.1.3　エンディアンの設定

AP-SH4A-3A では、SH7785 のエンディアンの設定を SW1-7 で設定します。





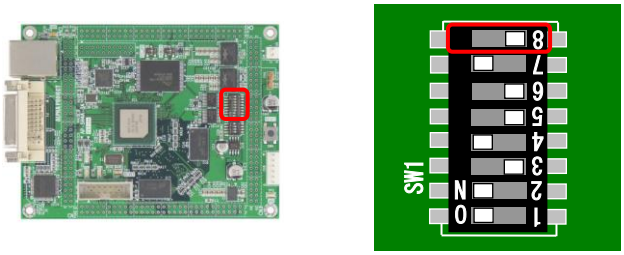
SW1-7 MODE8	エンディアン	備考
ON	ビッグエンディアン	出荷時設定
OFF	リトルエンディアン	

Fig 2.1-4　エンディアンの設定

©2021 ALPHA PROJECT Co.,LTD

2.1.4　マスタ/スレーブの設定

AP-SH4A-3A では、SH7785 のマスタ/スレーブの設定を SW1-8 で設定します。

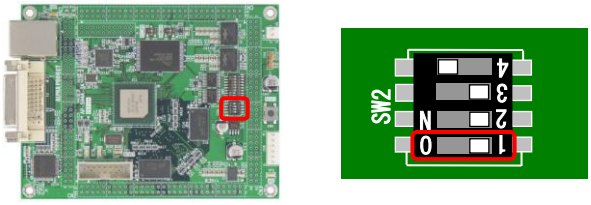


SW1-8 MODE9	マスタ/スレーブ	備考
ON	スレーブ	
OFF	マスタ	出荷時設定

Fig 2.1-5　マスタ/スレーブの設定

2.1.5　クロック入力の設定

AP-SH4A-3A では、SH7785 のクロック入力の設定を SW2-1 で設定します。



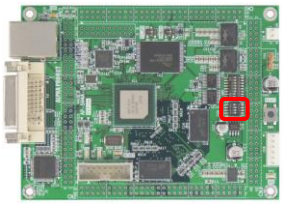
SW2-1 MODE10	クロック入力	備考
ON	外部入力クロック	
OFF	水晶発振子	出荷時設定

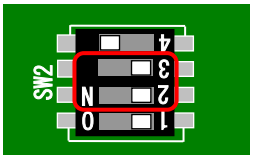
Fig 2.1-6　クロック入力の設定

©2021 ALPHA PROJECT Co.,LTD

2.1.6　バスモードの設定

AP-SH4A-3A では、SH7785 のバスモードの設定を SW2-2、3 で設定します。



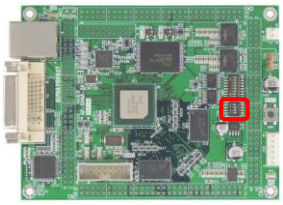


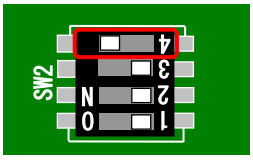
SW2-2 MODE11	SW2-3 MODE12	バスモード	備考
ON	ON	PCI ホストバスブリッジ	
OFF	ON	PCI ノーマルモード(非ホスト)	
ON	OFF	ローカルバス	
OFF	OFF	ディスプレイユニット	出荷時設定

Fig 2.1-7　バスモードの設定

2.1.7　バスアドレスモードの設定

AP-SH4A-3A では、SH7785 のバスアドレスモードの設定を SW2-4 で設定します。





SW2-4 MODE13	バスアドレスモード	備考
ON	29 ビットアドレスモード	出荷時設定
OFF	32 ビットアドレス拡張モード	

Fig 2.1-8　バスアドレスモードの設定

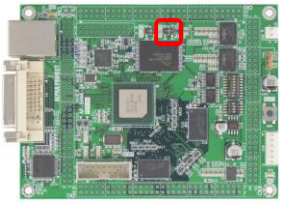
©2021 ALPHA PROJECT Co.,LTD

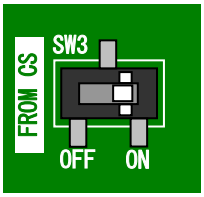
2.2 FLASHROM

AP-SH4A-3A には標準で 16MByte の NOR FLASH(S29GL128P(Cypress))が搭載されています。
SH7785 の CS0 空間に 16bit バスで接続されています。

2.2.1 FLASHROM の設定

AP-SH4A-3A は CS0 空間に搭載されている FLASHROM が接続されていますが、使用しない場合はボード上の FLASHROM を切り離すことができます。





SW3	説明	備考
ON	ボード上の FLASHROM を使用する	出荷時設定
OFF	ボード上の FLASHROM を使用しない	

Fig 2.2-1 FLASHROM の設定

2.2.3 FLASHROM の書き込み

AP-SH4A-3A の FLASHROM は、FLASH 書き込みツール*1 や H-UDI デバッガ*1 を利用して、H-UDI インタフェース経由で書き込みます。弊社製品 FLASH 書き込みソフト「FlashWriterEX」が対応しておりますので、是非ご利用ください。「FlashWriterEX」につきましては「5. 関連製品のご紹介」を参照してください。

*1 FLASHROM の対応状況は事前に各メーカーにお問い合わせください。

©2021 ALPHA PROJECT Co.,LTD

2.3 DDR2-SDRAM

AP-SH4A-3A には標準で 64MByte の DDR2-SDRAM(MT47H16M16BG-3(Micron))が 2 つ搭載されています。

2.4 LED

AP-SH4A-3A には、簡易テスト用にモニタ LED(緑)が 2 つ、電源 LED(赤)が 1 つ実装されています。

2.4.1 モニタ LED

AP-SH4A-3A に搭載されているモニタ LED は、I/O ポートに接続されています。以下にモニタ LED の回路構成を示します。

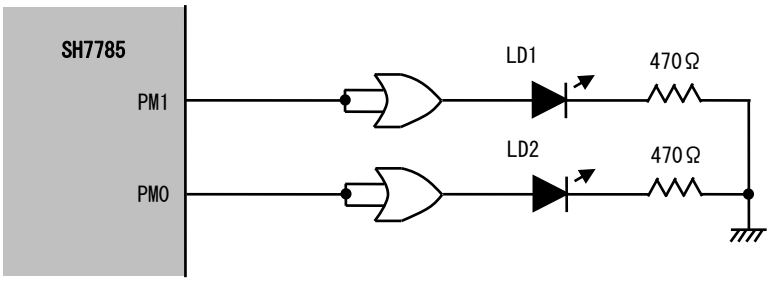


Fig 2.4-1 モニタ LED 回路構成

PM1、PM0 の出力	LD1、LD2
LOW	消灯
HIGH	点灯

Table 2.4-1 モニタ LED の制御

©2021 ALPHA PROJECT Co.,LTD

2.4.2　電源 LED

AP-SH4A-3A に搭載されている電源 LED は、電源を投入すると自動的に点灯します。電源 LED は CPU から制御することはできません。

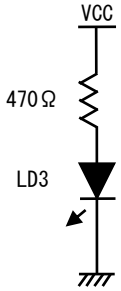


Fig 2.4-2　電源 LED 回路構成

電源の状態	LD3
OFF	消灯
ON	点灯

Table 2.4-2　電源 LED の状態

©2021 ALPHA PROJECT Co.,LTD

2.5　リセット

AP-SH4A-3A のリセット動作には以下の 3 つがあります。

１）電源投入時及び電圧降下時のリセット動作

電源投入時に VCC 電圧約 3.0V でシステムリセットされます。
#RESET 端子は専用 IC(BD45301G(Rohm 製))により、約 100ms 間の LOW パルスが出力されます。
CPU はパワーオンリセット例外処理を開始します。

２）リセットスイッチによるリセット動作

リセットスイッチ SW4 を押すか、または RESETSW 信号(CN2 2 ピン)を HIGH にすることにより強制的にリセットされます。
こちらも専用 IC により約 100ms 間の LOW パルスが出力されますので、CPU は、パワーオンリセット例外処理を開始します。

３）外部からのリセット

#RESET 端子(TP1)へ外部回路を接続することにより、外部からのリセット動作が可能となります。
#RESET 信号はオープンドレイン出力なのでワイアード OR 接続が可能です。
この場合は、外部のリセット回路により、安定時間分のリセット信号を LOW レベルに保持する必要があります。

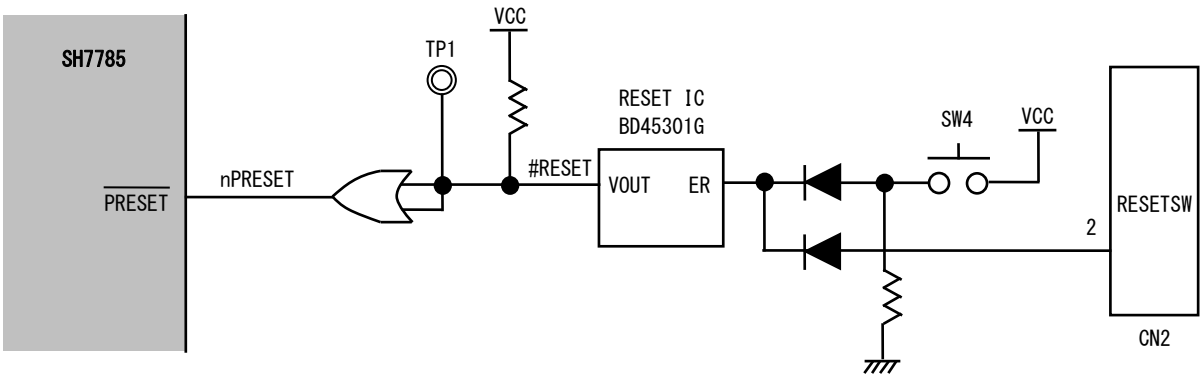


Fig 2.5-1　リセット回路構成

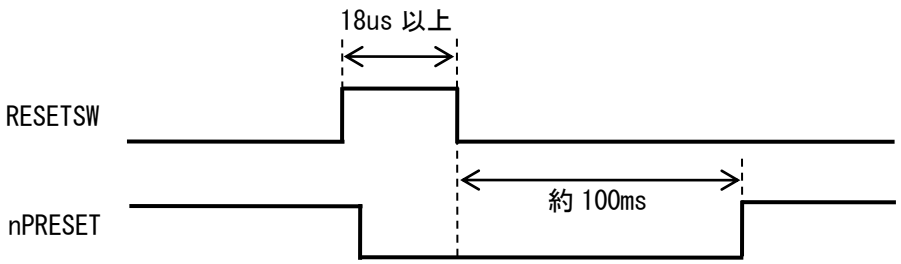


Fig 2.5-2　RESETSW 信号と RESETOUT 信号出力の関係

©2021 ALPHA PROJECT Co.,LTD

3. 外部インタフェース

3.1 Ethernet インタフェース

AP-SH4A-3A は、10BASE-T/100BASE-TX 対応の Ethernet インタフェースを 1 ポート備えています。
Ethernet コントローラは LAN9221(SMSC)を使用しています。

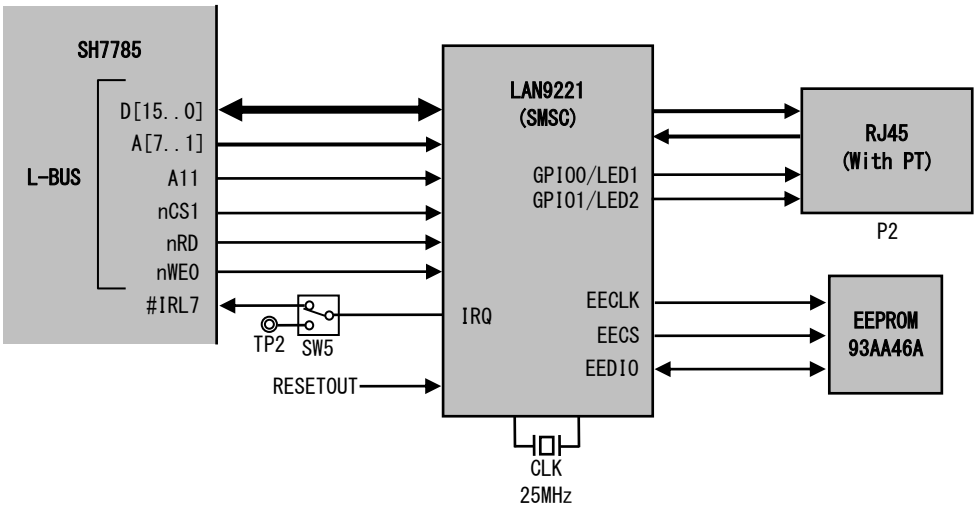
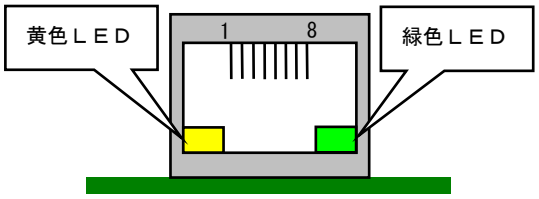


Fig 3.1-1 Ethernet インタフェース回路構成

3.1.1 コネクタピンアサイン

以下に Ethernet コネクタ(P2)のピンアサインを示します。



No.	信号名	No.	信号名
1	TD+	2	TD-
3	CT	4	NC
5	NC	6	CT
7	RD+	8	RD-
9	YLED+	10	YLED-
11	GLED+	12	GLED-

Fig 3.1-2 Ethernet インタフェースコネクタ P2 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD

3.1.2 Ethernet インタフェースの接続

LAN ケーブルは、10BASE-T/100BASE-TX 対応(UTP カテゴリ 5 以上)ケーブルをご利用ください。
LAN9221 は AUTO-MDIX に対応しているため、ストレートケーブル、クロスケーブルどちらでも使用することができます。

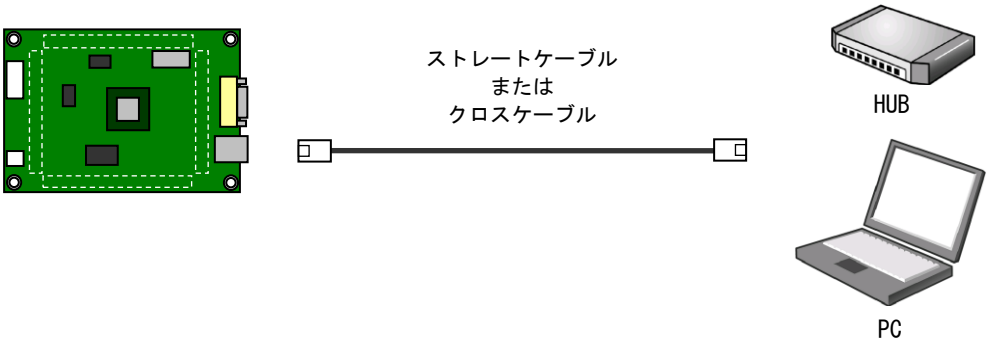
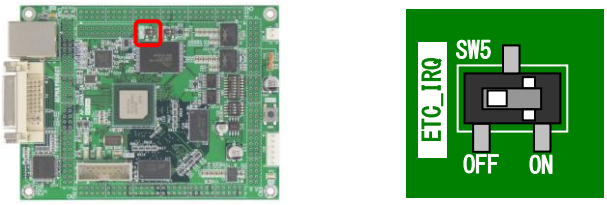


Fig 3.1-3 Ethernet 接続図

3.1.3 割り込み信号の設定

LAN9221 の割り込み信号 IRQ は、SH7785 の#IRL7 端子に接続されていますが、#IRL7 を他の用途で使用したい場合には#IRL7 を切り離すことができます。



SW5	LAN9221 割り込み信号 IRQ	備考
ON	IRL7 を接続	
OFF	IRL7 を切り離す	出荷時設定

Fig 3.1-4 割り込み信号の設定

©2021 ALPHA PROJECT Co.,LTD

3.1.4 MAC アドレス

AP-SH4A-3A に搭載されている LAN9221 には、パラメータ保存用の EEPROM が接続されています。
EEPROM には弊社で割り当てた MAC アドレスが書き込まれています。MAC アドレスは基板上のシールに記載されています。

機能	仕様
EEPROM	93AA46A(8bit x 128Byte) 書き換えサイクル　1,000,000 回 データ保持期間　200 年以上

Table 3.1-1　EEPROM 仕様

MAC アドレス　：　00-0C-7B-2C-XX-XX

ベンダ ID(固定)　個別に割り当てられた番号

＊ MAC アドレスの変更について

AP-SH4A-3A に搭載されている EEPROM には、出荷時に弊社で割り当てた Ethernet の MAC アドレスが書き込まれています。
EEPROM のデータの割り当てにつきましては、LAN9221 のデータシートを参照してください。
MAC アドレスは、弊社が米国電気電子学会(IEEE)より取得したアドレスになります。
MAC アドレスを変更される場合は、お客様にて IEEE より MAC アドレスを取得し、IEEE より割り当てられた MAC アドレスを使用してください。

©2021 ALPHA PROJECT Co.,LTD

3.4 ディスプレイ インタフェース

AP-SH4A-3A はディスプレイ インタフェースに DVI ポートを備えています。

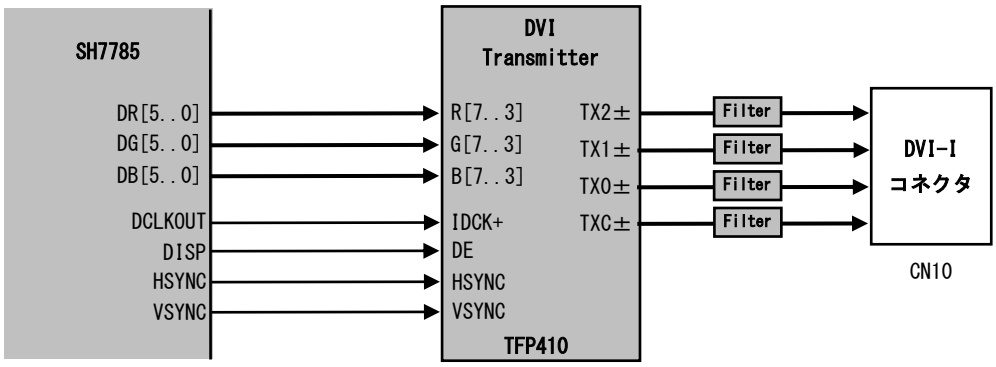


Fig 3.4-1 ディスプレイインタフェース回路構成

No.	信号名	No.	信号名
1	Data2-	2	Data2+
3	GND	4	NC
5	NC	6	NC
7	NC	8	NC
9	Data1-	10	Data1+
11	GND	12	NC
13	NC	14	+5V
15	GND	16	NC
17	Data0-	18	Data0+
19	GND	20	NC
21	NC	22	GND
23	Clock+	24	Clock-
C1	NC	C2	NC
C3	NC	C4	NC
C5	NC		

Table 3.4-1 DVI コネクタ(CN10)ピンアサイン

3.4.1 ディスプレイの接続

AP-SH4A-3A では DVI-I コネクタを採用していますので、DVI-I ケーブル、DVI-D ケーブルのどちらでも接続することができます。DVI プラグアンドプレイには対応していませんので、電源が入っている状態でケーブルの抜き差しを行わないでください。

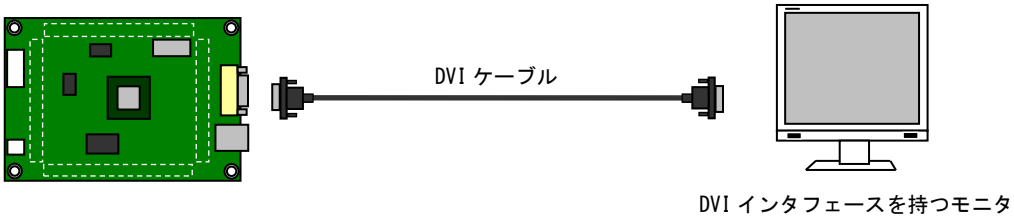


Fig 3.4-2 ディスプレイ接続図

©2021 ALPHA PROJECT Co.,LTD

3.5　シリアルインタフェース

AP-SH4A-3A はシリアルインタフェースコネクタを備えています。SH7785 内蔵の SCIF を使用しています。
弊社製インタフェースコンバータシリーズを使用し機能を拡張するなど様々な用途でお使いいただけます。シリアルインタフェースコンバータシリーズにつきましては「5 関連製品のご紹介」を参照してください。

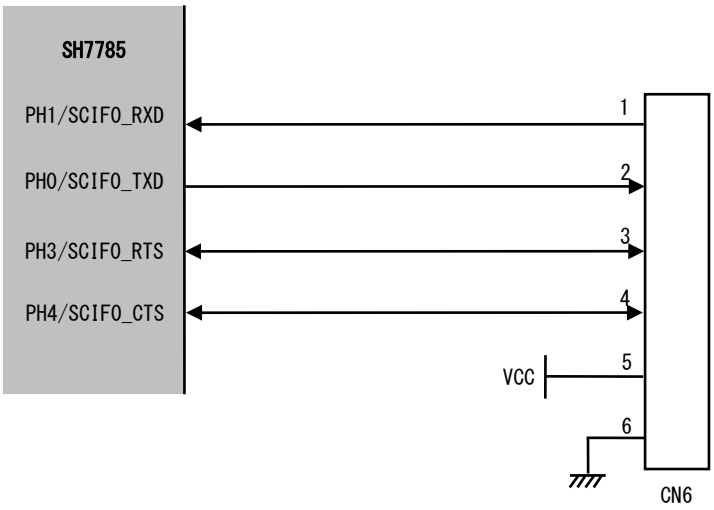


Fig 3.5-1　シリアルインタフェース回路構成

No.	信号名
1	PH1/SCIFO_RXD
2	PH0/SCIFO_TXD
3	PH3/SCIFO_RTS
4	PH4/SCIFO_CTS
5	VCC
6	GND

Table 3.5-1　シリアルインタフェースコネクタ CN6 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD

3.6 デバッグインタフェース

AP-SH4A-3A はプログラムデバッグ用に H-UDI インタフェースを備えています。各社の標準的な 14 ピン H-UDI デバッガを接続することができます。
CN7 の 9 ピン、MPMD 端子を LOW レベルにすると SH7785 はデバッグモードになります。各社標準的な 14 ピンの H-UDI デバッガの 9 ピンは GND となっていますので、デバッガを接続すると自動的にデバッグモードになります。

No.	信号名	備考	No.	信号名	備考
1	TCK	4.7KΩ PU	8	NC	
2	nTRST	1KΩ PD	9	MPMD	4.7KΩ PU
3	TDO		10	GND	
4	nASEBRK	4.7KΩ PU	11	UVCC	
5	TMS	4.7KΩ PU	12	GND	
6	TDI	4.7KΩ PU	13	GND	
7	nPRESET		14	GND	

Table 3.6-1 H-UDI インタフェースコネクタ CN7 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD

3.7　電源

AP-SH4A-3A の電源の構成を以下に示します。

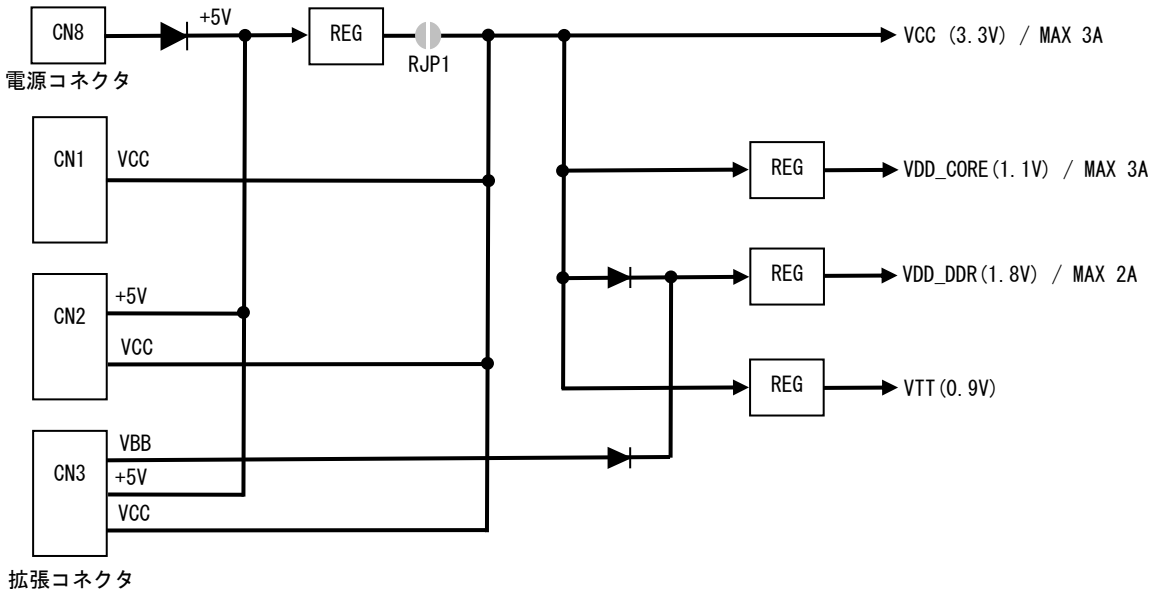
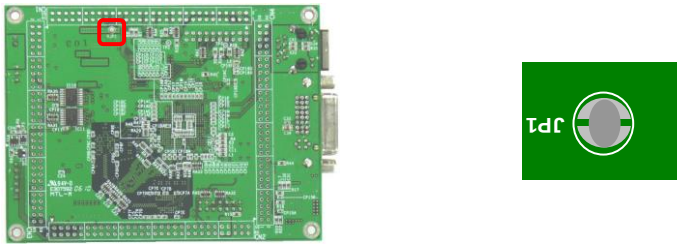


Fig 3.7-1　電源の構成

©2021 ALPHA PROJECT Co.,LTD

3.7.1　電源の供給例

AP-SH4A-3A は、単一 5V または 3.3V で動作し、電源を供給する方法として、以下の 3 通りの方法があります。供給方法に応じて RJP1 の設定をする必要がありますので、ご注意ください。



番号	供給源	コネクタ番号	電源	RJP1
①	電源コネクタ	CN8	5V	短絡
②	拡張コネクタ	CN2、CN3	5V	短絡
③	拡張コネクタ	CN1、CN2、CN3	3.3V	未短絡

Fig 3.7-2　電源供給例

＊　半田ジャンパ設定時の注意

RJP1 を短絡した状態で、外部から 3.3V を印加しないでください。
RJP1 は半田ジャンパとなっていますので、未短絡に設定する際には半田を半田吸い取り線などで吸い取り、短絡しないように注意してください。短絡する際は十分な量の半田で半田付けしてください。

① 電源コネクタ CN8 から電源を供給する場合

電源コネクタ CN8 から電源を供給する場合は、付属の電源ハーネスを接続して、安定化電源等から DC5V 電源を供給してください。

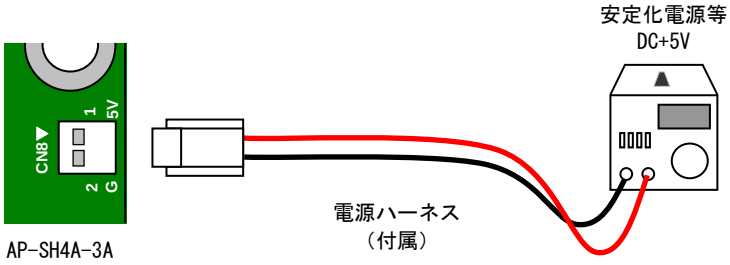


Fig 3.7-3　電源コネクタ CN8 からの電源供給例

No.	信号名
1	+5V
2	GND

Table 3.7-1　電源コネクタ CN8 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD

② 拡張コネクタから DC5V を供給する場合

拡張コネクタから DC5V を供給する場合は拡張コネクタ CN2 の 55～58 ピン、CN3 の 23～30 ピンの+5V ピンから DC5V 電源を供給してください。

③ 拡張コネクタから DC3.3V を供給する場合

拡張コネクタから DC3.3V を供給する場合は拡張コネクタ CN1 の 8 ピン、CN2 の 51～54 ピン、CN3 の 35～40 ピンの VCC ピンから DC3.3V 電源を供給してください。

3.7.2 外部への電源供給

AP-SH4A-3A から VCC 電源を外部へ供給する場合は以下の外部供給可能電流*を超えないようにしてください。

電源	外部供給可能電流
VCC(+3.3V)	最大 1000 mA(目安)

Table 3.7-2 外部への電源供給

＊ 外部供給可能電流について

動作させるプログラムによって AP-SH4A-3A ボード上での消費電流が変化するため、外部供給可能電流は目安となります。

©2021 ALPHA PROJECT Co.,LTD

3.7.3 電源の制御とバックアップ

AP-SH4A-3A の各電源回路にはシャットダウン機能を備えており、個々に電源の ON/OFF を制御することができます。シャットダウン機能を利用することにより、DDR2-SDRAM のバックアップをサポートすることができます。DDR2-SDRAM のバックアップを行うためには、SH7785 で規定された電源投入と電源遮断のシーケンスに基づいて外部回路で制御する必要があります。
詳細につきましては、SH7785 ハードウェアマニュアルを参照してください。

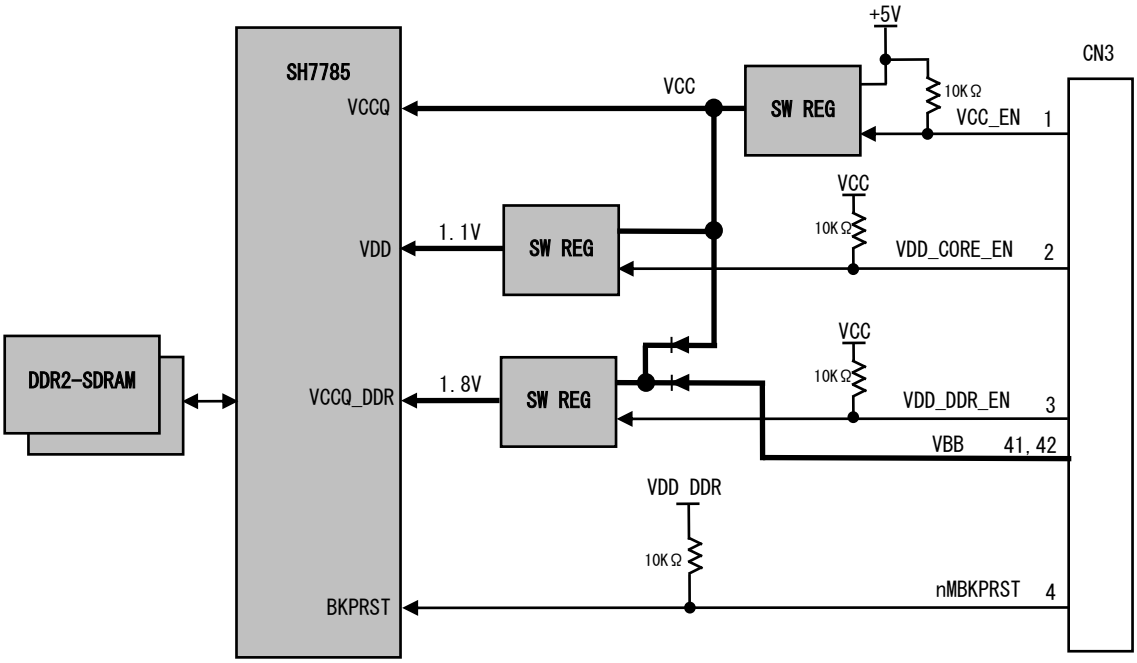


Fig 3.7-4　電源制御回路構成

信号名	機能
VCC_EN	LOW アクティブ信号。LOW レベルで VCC(+3.3V)がシャットダウンします。
VDD_CORE_EN	LOW アクティブ信号。LOW レベルで VDD_CORE(+1.1V)がシャットダウンします。
VDD_DDR_EN	LOW アクティブ信号。LOW レベルで VDD_DDR(+1.8V)がシャットダウンします。
VBB	DDR2-SDRAM 電源+1.8V のバックアップ電源。電池等を接続します。(2.9V≦VBB≦5.5V)
BKPRST	電源バックアップ時に使用します。HIGH の時、CKE 端子を LOW に固定します。

Table 3.7-3　電源制御端子

©2021 ALPHA PROJECT Co.,LTD

3.8 拡張コネクタ

AP-SH4A-3A は外部拡張に必要な信号を CN1～CN5 に引き出してあります。
以下に拡張コネクタのピンアサインを示します。

No.	信号名	備考	No.	信号名	備考
1	GND		2	GND	
3	nCS0		4	nCS1	
5	nCS2		6	nCS3	
7	nCS4		8	VCC	
9	nBS		10	nRDY	4.7kΩ PD
11	PM0/nBACK/nBSREQ		12	PM1/nBERQ/nBSACK	10KΩ PU
13	RW		14	nRD/nFRAME	
15	nWE0/REG		16	nWE1	
17	GND		18	GND	
19	D15	10KΩ PU	20	D14	10KΩ PU
21	D13	10KΩ PU	22	D12	10KΩ PU
23	D11	10KΩ PU	24	D10	10KΩ PU
25	D9	10KΩ PU	26	D8	10KΩ PU
27	D7	10KΩ PU	28	D6	10KΩ PU
29	D5	10KΩ PU	30	D4	10KΩ PU
31	D3	10KΩ PU	32	D2	10KΩ PU
33	D1	10KΩ PU	34	D0	10KΩ PU
35	A0		36	A1	
37	A2		38	A3	
39	A4		40	A5	
41	A6		42	A7	
43	A8		44	A9	
45	A10		46	A11	
47	A12		48	A13	
49	A14		50	A15	
51	A16		52	A17	
53	A18		54	A19	
55	A20		56	A21	
57	A22		58	A23	
59	A24		60	A25	

＊ PU : Pull-Up PD : Pull-Down

Table 3.8-1 拡張コネクタ CN1 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD

No.	信号名	備考	No.	信号名	備考
1	nPRESET		2	RESET_SW	
3	MPMD	4.7KΩ PU	4	NC	
5	PH2/SCIF0_SCK/HSPI_CLK/FRE		6	PJ0/TCLK/nIOIS16	
7	PH0/SCIF0_TXD/HSP_TX/FWE		8	PH1/SCIF0_RXD/HSPI_RX/FRB	
9	PH3/nSCIF0_RTS/nHSPI_CS/FSE		10	PH4/nSCIF0_CTS/INTD/FCE	
11	VDD_DDR		12	NC	
13	GND		14	GND	
15	AUDCK		16	AUDATA3	
17	AUDATA2		18	AUDATA1	
19	AUDATA0		20	AUDSYNC	
21	GND		22	GND	
23	TCK	4.7KΩ PU	24	nTRST	1KΩ PD
25	TDO		26	nASEBRK	4.7KΩ PU
27	TMS	4.7KΩ PU	28	TDI	4.7KΩ PU
29	NC		30	NMI	
31	nMRESETOUT/IRQOUT		32	PK1/DACK0	
33	PK3/nDREQ0		34	PK0/DACK1	
35	PK6/STATUS1/DRAK1		36	PK7/STATUS0/DRAK0	
37	GND		38	GND	
39	PK2/nDREQ1		40	PL5/DRAK2/nCE2A	
41	PL0/DRAK3/nCE2B/(MODE12)		42	PK4/DACK3/SCIF2_SCK/MMCDAT/SIOF_SCK	
43	SCIF2_RXD/SIOF_RXD		44	PK5/DACK2/SCIF2_TXD/MMCCMD/SIOF_TXD	
45	IRL0	10KΩ PU	46	IRL1	10KΩ PU
47	IRL3	10KΩ PU	48	IRL2	10KΩ PU
49	CLKOUT		50	CLKOUTENB	
51	VCC		52	VCC	
53	VCC		54	VCC	
55	+5V		56	+5V	
57	+5V		58	+5V	
59	GND		60	GND	

＊ PU : Pull-Up PD : Pull-Down

Table 3.8-2 拡張コネクタ CN2 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD

No.	信号名	備考	No.	信号名	備考
1	VCC_EN		2	VDD_CORE_EN	
3	VDD_DDR_EN		4	nMBKPRST	
5	nCS5		6	nCS6	
7	PJ7/SCIF5_TXD/HAC1_SYNC/SSI1_WS		8	PN7/SCIF5_RXD/HAC1_SDIN	
9	PN6/SCIF5_SCK/HAC1_SDOUT		10	PJ4/SIOF_SYNC/HAC0_SYNC	10KΩ PU
11	PJ3/SIOF_MCLK/nHAC_RES	10KΩ PU	12	PJ6/SIOF_TXD/HAC0_SDOUT/SSI0_SDATA	10KΩ PU
13	PJ1/HAC1_BITCLK/SSI1_CLK	10KΩ PU	14	PJ5/SIOF_RXD/HAC0_SDIN/SSI0_SCK	10KΩ PU
15	PJ2/SIOF_SCK/HAC0_BITCLK/SSI0_CLK	10KΩ PU	16	SIOF_MCLK/(MODE5)	10KΩ PU
17	SIOF_SYNC/(MODE6)	10KΩ PU	18	PN1/SCIF4_RXD/FD2/(MODE10)	10KΩ PU
19	GND	10KΩ PU	20	GND	10KΩ PU
21	PN2/SCIF4_TXD/FD1/(MODE9)	10KΩ PU	22	PN0/SCIF4_SCK/FD3/(MODE11)	10KΩ PU
23	+5V		24	+5V	10KΩ PU
25	+5V		26	+5V	
27	+5V		28	+5V	
29	+5V		30	+5V	
31	GND		32	GND	
33	GND		34	GND	
35	VCC		36	VCC	
37	VCC		38	VCC	
39	VCC		40	VCC	
41	VBB_DDR		42	VBB_DDR	
43	GND		44	GND	
45	GND		46	GND	
47	PH7/SCIF1_SCK		48	PH5/SCIF1_TXD	
49	PN5/SCIF3_TXD/FCLE/(MODE4)		50	PH6/SCIF1_RXD	
51	GND		52	GND	
53	GND		54	GND	
55	PN3/SCIF3_SCK/FD0/(MODE8)		56	PN4/SCIF3_RXD/FALE/(MODE7)	
57	PL4/IRL4/FD4/(MODE0)	10KΩ PU	58	PL3/IRL5/FD5/(MODE1)	10KΩ PU
59	PL2/IRL6/FD6/(MODE2)	10KΩ PU	60	PL1/IRL7/FD7/(MODE3)	10KΩ PU

＊ PU ： Pull-Up

Table 3.8-3　拡張コネクタ CN3 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD

No.	信号名	備考	No.	信号名	備考
1	PD0/D32/AD0/DR0		2	PD1/D33/AD1/DR1	
3	PD2/D34/AD2/DR2		4	PD3/D35/AD3/DR3	
5	PD4/D36/AD4/DR4		6	PD5/D37/AD5/DR5	
7	PD6/D38/AD6/DG0		8	PD7/D39/AD7/DG1	
9	PR0/nWE4/CBE0		10	PC0/D40/AD8/DG2	
11	PC1/D41/AD9/DG3		12	PC2/D42/AD10/DG4	
13	PC3/D43/AD11/DG5		14	PC4/D44/AD12/DB0	
15	PC5/D45/AD13/DB1		16	PC6/D46/AD14/DB2	
17	PC7/D47/AD15/DB3		18	PR1/nWE5/CBE1	
19	PAR		20	PQ0/nSERR	10KΩ PU
21	PQ1/nPERR		22	PP3/ODDF/nLOCK	
23	PP4/CDE/nSTOP		24	PP5/DCLKOUT/nDEVSEL	
25	PP2/DISP/nTRDY		26	PP1/nHSYNC/nIRDY	
27	PP0/nVSYNC/nPCIFRAME		28	PR2/nWE6/CBE2	
29	PB0/D48/AD16/DB4		30	PB1/D49/AD17/DB5	
31	PB2/D50/AD18		32	PB3/D51/AD19	
33	PB4/D52/AD20		34	PB5/D53/AD21	
35	PB6/D54/AD22		36	PB7/D55/AD23	
37	IDSEL	10KΩ PD	38	PR3/nWE7/CBE3	
39	PA0/D56/AD24		40	PA1/D57/AD25	
41	PA2/D58/AD26		42	PA3/D59/AD27	
43	PA4/D60/AD28		44	PA5/D61/AD29	
45	PA6/D62/AD30		46	PA7/D63/AD31	
47	PE4/nREQ2		48	PE3/nREQ3	
49	PQ2/nREQ0/nREQOUT		50	PE5/nREQ1	
51	PE1/nGNT2		52	PE0/nGINT3/MMCCLK	
53	PQ3/nGNT0/nGNTIN		54	PE2/nGNT1	
55	PH4/nSCIF0_CTS/INTD/FCE		56	nPCIRESET	
57	PL7/nDREQ2/nINTB		58	PL6/nDREQ3/nINTC	
59	DCLKIN/PCICLK	47KΩ PD	60	PQ4/nINTA	10KΩ PU

＊ PU : Pull-Up PD : Pull-Down

Table 3.8-4 拡張コネクタ CN4 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD

No.	信号名	備考	No.	信号名	備考
1	PG0/D16	10KΩ PU	2	PG1/D17	10KΩ PU
3	PG2/D18	10KΩ PU	4	PG3/D19	10KΩ PU
5	PG4/D20	10KΩ PU	6	PG5/D21	10KΩ PU
7	PG6/D22	10KΩ PU	8	PG7/D23	10KΩ PU
9	PF0/D24	10KΩ PU	10	PF1/D25	10KΩ PU
11	PF2/D26	10KΩ PU	12	PF3/D27	10KΩ PU
13	PF4/D28	10KΩ PU	14	PF5/D29	10KΩ PU
15	PF6/D30	10KΩ PU	16	PF7/D31	10KΩ PU
17	nWE2/nIORD		18	nWE3/nIOWR	
19	GND		20	GND	

＊ PU : Pull-Up

Table 3.8-5　拡張コネクタ CN5 ピンアサイン

©2021 ALPHA PROJECT Co.,LTD

4. テクニカルデータ

4.1 外形寸法

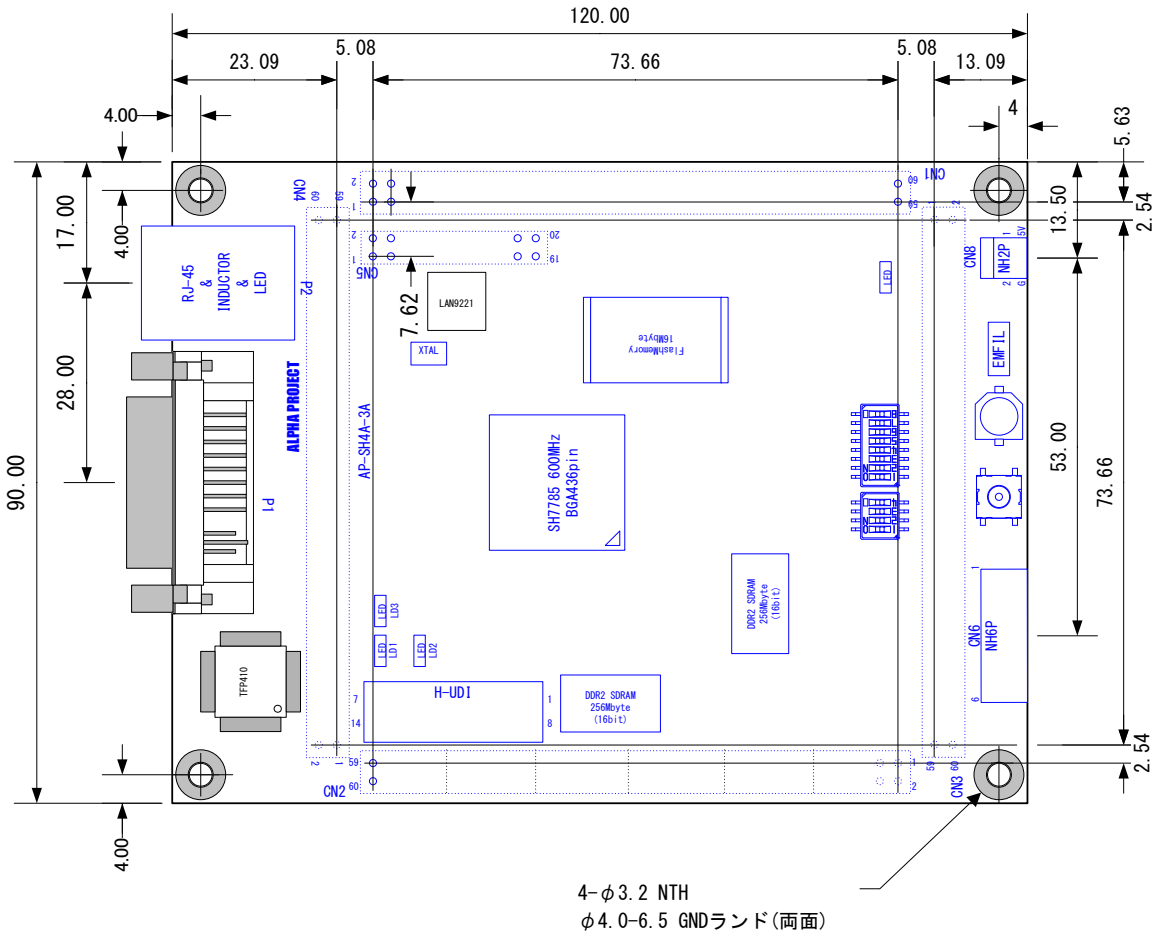


Fig 4.1-1　AP-SH4A-3A 外形寸法図

4.2 回路図

回路図は、弊社ホームページよりダウンロードできます。

詳しくは、製品添付の 「マニュアル・サンプルプログラムのダウンロード・保証のご案内」をご覧ください。

©2021 ALPHA PROJECT Co.,LTD

4.3　外部回路との接続方法

外部に回路を拡張する場合には、スタッキング接続が最も一般的な方法です。
リボンケーブル等で接続する方法もありますが、長さに比例して信号が劣化しますので注意してください。
本ボードの拡張コネクタは全て 2.54mm ピッチで配置されているので、拡張の基板には市販のユニバーサル基板が使用できます。

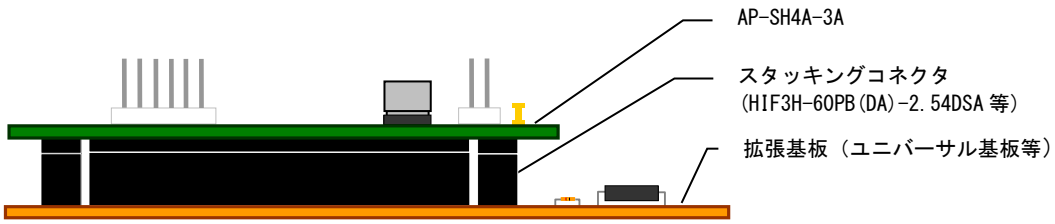


Fig 4.3-1　外部回路との接続例

※　CN1～CN5 用のコネクタは CPU ボードオプション品(拡張コネクタセット)として取り扱いしておりますので、お問い合わせください。

4.4　放熱処理

AP-SH4A-3A は、使用する筐体、他熱源等の影響等の使用条件により、CPU のジャンクション温度や他デバイスが動作保証温度範囲を超える場合があり、システムに影響を及ぼす可能性があります。
特に筐体に収めて使用する場合には、筐体に風穴やファンを設けるなど、放熱を考慮して使用されることをお勧めします。

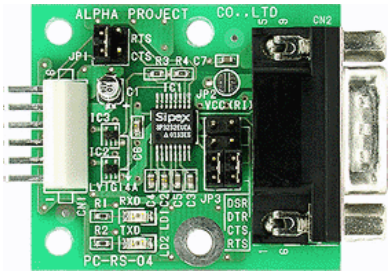
©2021 ALPHA PROJECT Co.,LTD

5. 関連製品のご案内

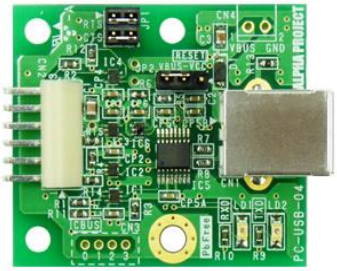
5.1 通信アダプタ

通信コネクタ(CN6)に通信アダプタを接続することで、さまざまな通信に対応することができます。

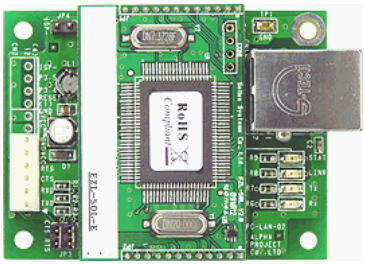
PC-RS-04



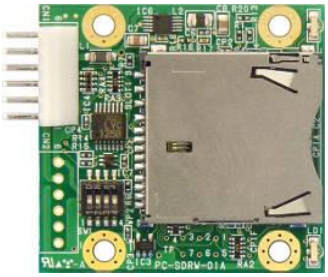
PC-USB-04



PC-LAN-02



PC-SDRW-01A



製品名	製品機能
PC-RS-04	TTL シリアル⇔RS232C コンバータ
PC-USB-04	TTL シリアル⇔USB コンバータ
PC-LAN-02	TTL シリアル⇔LAN コンバータ
PC-SDRW-01A	TTL シリアル⇔SD カード

※2021 年 2 月現在の状況となっており、予告なしに変更される場合があります。

©2021 ALPHA PROJECT Co.,LTD

5.2　デバッガ/ライタ

「XrossFinderEvo」、「XrossFinder」は、ルネサス SuperH マイコンに対応したデバッガ/ライタです。ソフトウェアと組み合わせて使用することで H-UDI インタフェースでユーザプログラムのデバッグや、FLASHROM の書き込みを行うことができます。ソフトウェアは、デバッグコントロールソフトウェア「XsSight」と Flash 書き込みソフトウェア「FlashWriterEX」があります。

・XrossFinderEvo

高速ダウンロード、高速 FLASHROM 書き込み、組み込み Linux のデバッグなど大規模、ソフトウェアのデバッグ/FLASHROM 書き込みが可能です。PC 不要で FLASHROM や、RAM へプログラムの書き込みを行うスタンドアロン機能を搭載し、使用場所を選ばず、製造現場やメンテナンス環境でも使用することができます。

マルチファンクションデバッガ/ライタ
XrossFinderEvo

・XrossFinder

低価格でありながら、必要十分なデバッグ/FLASHROM 書き込み機能を備えています。

デバッガ/ライタ
XrossFinder

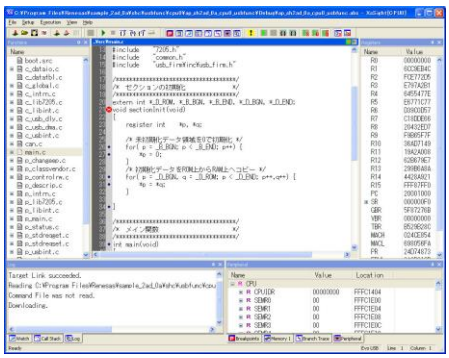
©2021 ALPHA PROJECT Co.,LTD

・デバッグ

ユーザプログラムのデバッグを行う場合は、XrossFinderEvo または XrossFinder とデバッグコントロールソフトウェア XsSight を組み合わせて使用します。

XrossFinderEvo または XrossFinder

＋



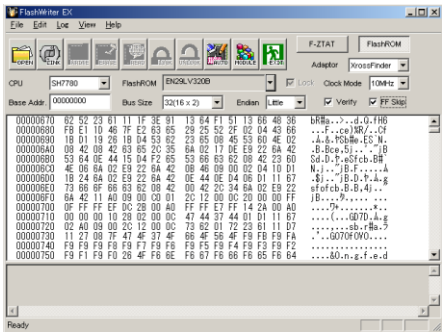
デバッグコントロールソフトウェア
XsSight

・FLASHROM 書き込み

オンボード FLASHROM 書き込みを行う場合は、XrossFinderEvo または XrossFinder と FLASH 書き込みソフトウェア FlashWriterEX を組み合わせて使用します。FlashWriterEX は、1000 種類以上の FLASHROM と FLASHROM 内蔵型のマイコンに対応しています。

XrossFinderEvo または XrossFinder

＋



FLASH 書き込みソフトウェア
FlashWriterEX

©2021 ALPHA PROJECT Co.,LTD

6. 製品サポートのご案内

●ユーザ登録

ユーザ登録は弊社ホームページにて受け付けております。ユーザ登録をしていただきますと、バージョンアップや最新の情報等をE-Mailでご案内させていただきますので、是非ご利用ください。

弊社ホームページアドレス	https://www.apnet.co.jp

●修理の依頼

修理をご依頼いただく場合は、下記サイトにある製品保証規定と修理規定をご確認の上、「お問い合わせフォーム」より製品サポートへご連絡ください。

修理・故障に関するお問い合わせ

https://www.apnet.co.jp/support/index.html

●製品サポートの方法

製品サポートについては、FAXもしくはE-Mailでのみ受け付けております。お電話でのお問い合わせは受け付けておりませんのでご了承ください。なお、お問い合わせの際には、製品名、使用環境、使用方法等、問題点などを詳細に記載してください。

技術的なお問い合わせ

Ｅ－Mail	query@apnet.co.jp

以下の内容に該当するお問い合わせにつきましては受け付けておりませんのであらかじめご了承ください。

■本製品の回路動作及びＣＰＵおよび周辺デバイスの使用方法に関するご質問
■ユーザ回路の設計方法やその動作についてのご質問
■関連ツールの操作指導
■その他、製品の仕様範囲外の質問やお客様の技術によって解決されるべき問題

●ソフトウェアのサポート

ソフトウェアに関する技術的な質問は、受け付けておりませんのでご了承ください。
サポートをご希望されるお客様には、個別に有償にて承りますので弊社営業までご相談ください。

©2021 ALPHA PROJECT Co.,LTD

7.　エンジニアリングサービスのご案内

弊社製品をベースとしたカスタム品やシステム開発を承っております。
お客様の仕様に合わせて、設計から OEM 供給まで一貫したサービスを提供いたします。
詳しくは、弊社営業窓口までお問い合わせください。

営業案内窓口

ＴＥＬ	053-401-0033（代表）
ＦＡＸ	053-401-0035
Ｅ－Ｍａｉｌ	sales@apnet.co.jp

©2021 ALPHA PROJECT Co.,LTD

改定履歴

版数	日付	改定内容
1版	2010/07/09	新規作成
2版	2012/12/25	Fig 4.1-1　AP-SH4A-3A 外形寸法図を修正(4.1 章)
3版	2013/09/27	SDRAM の変更に伴い、SDRAM 容量を 64MByte(32MByte 2 個)から 128MByte(64MByte 2 個)に変更 Fig 1.6-2　アドレスマップ 2 追加(1.6 章)
4版	2021/02/05	梱包内容　変更 「取り扱い上の注意」修正 「保証」修正 Table 1.3-1、Fig 1.5-1、2.2 章 　-Spansion 社名を Cypress に変更 関連製品のご案内を更新(5 章) 製品サポートのご案内を更新(6 章) エンジニアリングサービスのご案内の更新(7 章)

参考文献

「SH7785 グループハードウェアマニュアル」　ルネサス エレクトロニクス株式会社
その他　各社データシート

本文書について

・本文書の著作権は株式会社アルファプロジェクトが保有します。
・本文書の内容を無断で転載することは一切禁止します。
・本文書の内容は、将来予告なしに変更されることがあります。
・本文書の内容については、万全を期して作成いたしましたが、万一ご不審な点、誤りなどお気付きの点がありましたら弊社までご連絡ください。
・本文書の内容に基づき、アプリケーションを運用した結果、万一損害が発生しても、弊社では一切責任を負いませんのでご了承ください。

商標について

・ SH-4A および SH7785 は、ルネサス エレクトロニクス株式会社の登録商標、商標または商品名称です。

・その他の会社名、製品名は、各社の登録商標または商標です。

ALPHA PROJECT
株式会社アルファプロジェクト
〒431-3114
静岡県浜松市東区積志町 834
https://www.apnet.co.jp
E-Mail：query@apnet.co.jp