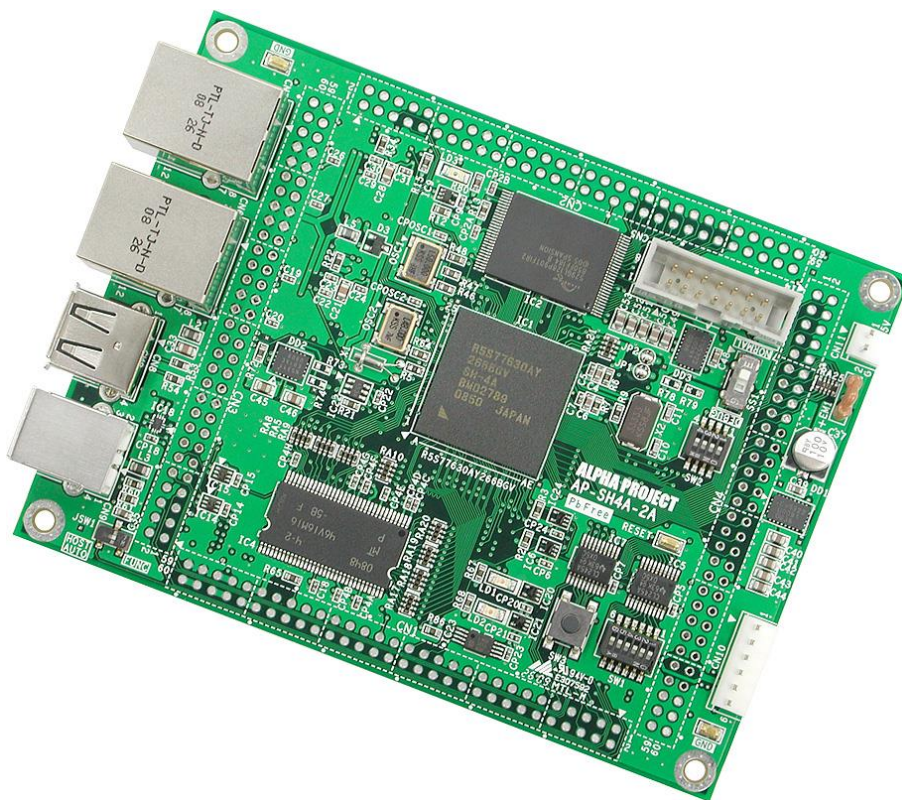


SH-4A SH7763 CPU ボード

AP-SH4A-2A

Hardware Manual

3 版



ご使用になる前に

このたびは AP-SH4A-2A をお買い上げいただき誠にありがとうございます。
本製品をお役立て頂くために、このマニュアルを十分お読みいただき、正しくお使いください。
今後共、弊社製品をご愛顧賜りますよう宜しくお願いいたします。

梱包内容

本製品は、下記の品より構成されております。梱包内容をご確認のうえ、万が一、不足しているものがあればお買い上げの販売店までご連絡ください。

AP-SH4A-2A 梱包内容			
●AP-SH4A-2A	1 枚	●電源ハーネス（2Pin）	1 本
●ヒートシンク	1 個		
●マニュアル・サンプルプログラムのダウンロード・保証のご案内			1 枚

■本製品の内容及び仕様は予告なしに変更されることがありますのでご了承ください。

取り扱い上の注意



- 本製品には、民生用の一般電子部品が使用されており、一般的な民生用途の電子機器への使用を意図して設計されています。宇宙、航空、医療、原子力、運輸、交通、各種安全装置などで人命、事故に関わる用途および多大な物的損害を発生させる恐れのある用途での使用はご遠慮ください。
- 極端な高温下や低温下、または振動の激しい環境での使用はご遠慮ください。
- 水中、高湿度、油の多い環境での使用はご遠慮ください。
- 腐食性ガス、可燃性ガス等の環境中での使用はご遠慮ください。
- 基板の表面が水に濡れていたり、金属に接触した状態で電源を投入しないでください。
- 定格を越える電源を加えないでください。

- ノイズの多い環境での動作は保証しかねますのでご了承ください。
- 連続的な振動(車載等)や衝撃が発生する環境下での使用は、製品寿命を縮め、故障が発生しやすくなりますのでご注意ください。
- 発煙や発火、異常な発熱があった場合には、すぐに電源を切ってください。
- 本製品を仕様範囲を越える条件において使用した場合、故障の原因となりますので、ご注意ください。
- 本書に記載される製品および技術のうち、「外国為替および外国貿易法」に定める規制貨物等（技術）に該当するものを輸出または国外に持ち出す場合には同法に基づく輸出許可が必要です。
- 本製品マニュアル、回路図の著作権は株式会社アルファプロジェクトが保有しております。これらを無断で転用、掲載、譲渡、配布することは禁止します。

保証

- 保証期間内において、本マニュアル等に記載の注意事項に従い正常な使用状態で故障した場合、保証対象といたします。
- 製品保証の内外を問わず、製品を運用した結果による、直接的および間接的損害については、弊社は一切補償いたしません。
- 保証対象は、製品本体とします。ソフトウェア・マニュアル・消耗品・梱包箱は保証対象外とさせていただきます。
- 本保証は日本国内においてのみ有効です。海外からのご依頼は受付しておりません。
- 製品保証規定の詳細につきましては、ホームページをご覧ください。

参考資料

デバイスの資料は、各社ホームページで公開されております。本マニュアルと合わせて、ご覧ください。

- | | |
|--------------------------|---------------|
| ■SH7763 グループ ハードウェアマニュアル | ルネサス エレクトロニクス |
| ■その他各社デバイスデータシート | |

参考URL

下記の URL に本製品に関連するデバイスおよび規格の情報が掲載されておりますので、参考にしてください。

- | | |
|------------------------|---|
| ■ルネサス エレクトロニクス株式会社 | https://www.renesas.com/jp/ja |
| ■Cypress Semiconductor | https://www.cypress.com/ |
| ■マイクロン ジャパン株式会社 | https://jp.micron.com/ |

目 次

1. 概要	1
1.1 製品概要	1
1.2 機能及び特長	1
1.3 仕様概要	3
1.4 外形仕様	4
1.5 回路構成	5
1.6 アドレスマップ	6
1.7 I/O の割り当て	7
2. 機能	10
2.1 モード端子の設定	10
2.2 FLASHROM	12
2.3 DDR-SDRAM	13
2.4 EEPROM	14
2.5 LED	15
2.6 リセット	16
3. 外部インタフェース	17
3.1 Ethernet インタフェース	17
3.2 USB インタフェース	19
3.3 シリアルインタフェース	21
3.4 デバッグインタフェース (H-UDI)	22
3.5 電源	23
3.6 拡張コネクタ	26
4. テクニカルデータ	30
4.1 外形寸法	30
4.2 回路図	30
4.3 外部回路との接続方法	30
4.4 放熱処理	31
4.5 CPU 内蔵機能の LCD コントローラの使用について	32

5. 関連製品のご案内	33
5.1 通信アダプタ	33
5.2 FLASH 書き込みツール	34
5.3 デバッグツール	35
6. 製品サポートのご案内	36
7. エンジニアリングサービスのご案内	37

1. 概要

1.1 製品概要

AP-SH4A-2A は、CPU コアに SH-4A を採用したシングルチップマイコン「SH7763 (ルネサス エレクトロニクス製)」を搭載した汎用 CPU ボードです。本ボードは外部接続コネクタへ外部拡張に必要な信号を引き出してありますので、各種試作用途及び小ロットの製品への適用など、幅広い対応が可能です。

1.2 機能及び特長

■ SH-4A コア CPU「SH7763 (R5S7763AY266BGV)」を搭載

<SH7763 概要>

内部 32 ビット構成

2 命令同時実行スーパースカラ

乗算器内蔵

パイプライン 7 段パイプライン

キャッシュメモリ 命令キャッシュ 32KByte、オペランドキャッシュ 32KByte、ストアキュー 32 バイト x2 エントリ
メモリ管理ユニット 4GByte のアドレス空間、256 のアドレス空間

LRAM 16KByte

ダイレクトメモリアクセスコントローラ 6 チャンネル

浮動小数点プロセッサ内蔵

オートリロード型タイマ 32bit 6 チャンネル

コンペアマッチタイマ 32bit 5 チャンネル

内蔵 RTC

PCI コントローラ

シリアルコミュニケーションインタフェース 3 チャンネル

FIFO 内蔵シリアルインタフェース 3 チャンネル

マルチメディアカードインタフェース

シリアルサウンドインタフェース 4 チャンネル

USB ホスト/ファンクションインタフェース

オーディオコーデックインタフェース 1 チャンネル

I²C バスインタフェース 2 チャンネル

A/D 変換器 10 ビット 4 チャンネル

D/A 変換器 8 ビット 2 チャンネル

LCD コントローラ

割り込み 外部 33 本 (NMI、IRQ7~IRQ0、#IRL7~#IRL0、PINT15~PINT0)

パラレルポート 最大 111 本 (兼用端子を含む) 入出力 106 本、入力 4 本、出力 1 本

最高動作周波数 266MHz

※機能詳細は SH7763 グループハードウェアマニュアルをご参照ください。

■ 大容量メモリを搭載

プログラムメモリとして、FLASHROM16MByte、データメモリとしてDDR-SDRAM64MByteを搭載しています。

■ Ethernetポートを搭載

10/100BASE-TX対応のEthernetコネクタを2ポート搭載していますので、組み込み用ネットワーク機器に利用が可能です。

■ USBポートを搭載

USB Host (FULL/LOW-SPEED対応)、USB Function (FULL-SPEED対応)を各1チャンネル搭載しています。

■ 通信用コネクタを装備

シリアルI/Fコネクタを装備しておりますので、外付けにRS232アダプタ (PC-RS-04 別売) や、USBアダプタ (PC-USB-04 別売)、LANアダプタ (PC-LAN-02 別売)などを接続することで、簡単にPCとの通信が行えます。

■ H-UDI用コネクタを装備

H-UDI用の14Pinコネクタを装備しておりますので、JTAG環境でのデバッグが容易に行えます。

■ 外部拡張が容易

外部接続用コネクタ (60Pin×4 未実装)へ拡張に必要な信号線を引き出してありますので、I/O等の接続が容易です。

■ 回路図を全て公開

回路図は全て公開されていますので、回路動作の確認やデバッグにお役立ていただけます。
また、教育や研修用途にも最適です。

1.3 仕様概要

AP-SH4A-2A 仕様

機能	仕様
CPU	R5S7763AY266BGV (449Pin BGA)
クロック	システムクロック 33.333MHz 水晶振動子 CPU クロック 最大 266.664MHz バスクロック 最大 66.666MHz 周辺クロック 最大 66.666MHz USB クロック 48.000MHz 水晶振動子
メモリ	FLASHROM 16MByte (S29GL128P90TFIR20 Cypress 相当品) DDR-SDRAM 64MByte (MT46V16M16P Micron 相当品)
シリアル I/F	クロック同期/調歩同期式 3 チャンネル
USB I/F	USB Host (FULL/LOW-SPEED 対応) 1 チャンネル USB Function (FULL-SPEED 対応) 1 チャンネル Host、Function は排他使用
Ethernet I/F	CPU 内蔵イーサネットコントローラ 10/100BASE-TX 2 チャンネル Ethernet トランシーバ DP83848J (NS 製)
EEOROM	EEPROM 128Byte (93LC46)
タイマ	オートリロード型タイマ 32bit 6 チャンネル コンペアマッチタイマ 32bit 5 チャンネル
割り込み	割り込みコントローラ内蔵 外部 33 本*1 (NMI、IRQ7～IRQ0、#IRL7～#IRL0、PINT15～PINT0)
パラレル I/O	111 本*1 (兼用端子を含む 入出力 106 本 入力 4 本 出力 1 本)
A/D コンバータ	4 チャンネル 分解能 10 ビット
D/A コンバータ	2 チャンネル 分解能 8 ビット
リセット	リセット IC、リセット SW 搭載 外部拡張コネクタ (未実装) からのリセットも可能
LED	モニタ LED 2 個 (I/O ポートに接続) 電源 LED 1 個
電源	DC5.0V±5% CPU コア 1.25V、I/O 3.3V
消費電流	Typ 約 420 mA (USB 未使用、弊社サンプルプログラム動作時) Max 約 1200 mA (USB 未使用時)
使用環境条件	温度 0℃～60℃ (結露なし)
寸法	120×90 mm (突起物を除く)

Table 1.3-1 仕様概要

*1 I/O 端子について

AP-SH4A-2A の I/O 端子の中には、拡張コネクタに引き出されておらず、外部で使うことができない端子があります。外部に回路を拡張して、I/O 端子を使用される場合には、必ず「1.7 I/O の割り当て」を参照し、外部回路にて使用可能な端子であるかをご確認ください。

1.4 外形仕様

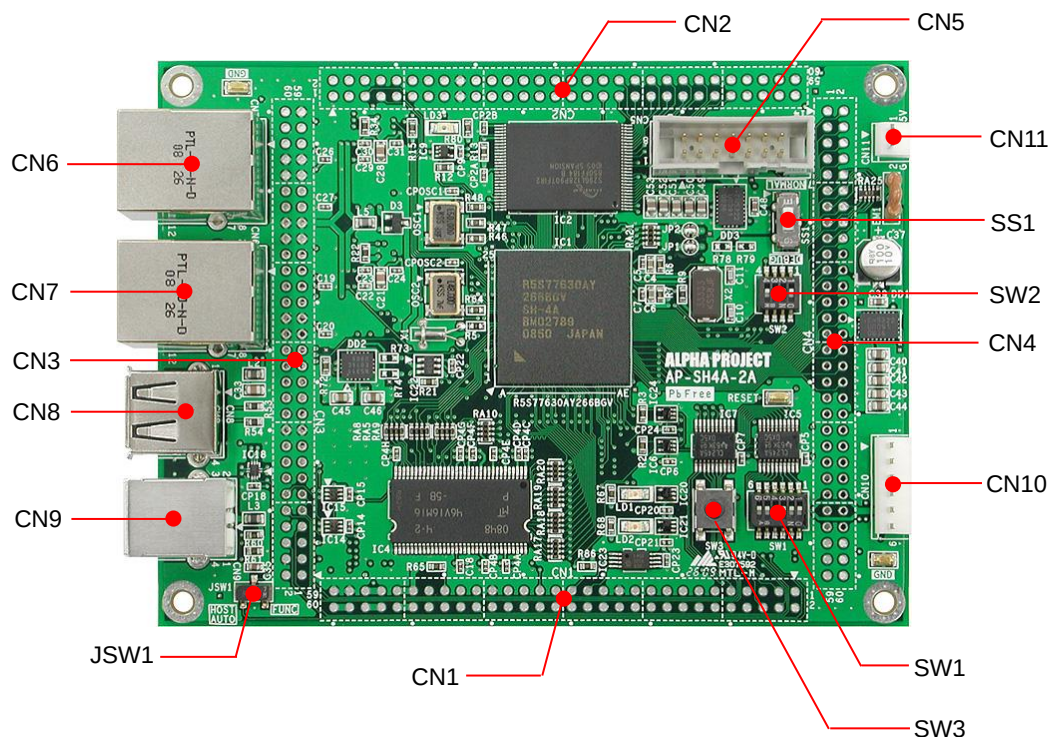


Fig 1.4-1 外形図

コネクタ番号	コネクタ型番/メーカー	用途	備考
CN1	HIF3H-60PB-2. 54DSA/ヒロセ	I/O 拡張コネクタ	未実装
CN2	HIF3H-60PB-2. 54DSA/ヒロセ	バス拡張コネクタ	未実装
CN3	HIF3H-60PB-2. 54DSA/ヒロセ	バス、I/O、電源拡張コネクタ	未実装
CN4	HIF3H-60PB-2. 54DSA/ヒロセ	PCI バス (I/O) 拡張コネクタ	未実装
CN5	7614-6002PL/住友 3M	JTAG コネクタ	
CN6、CN7	PTL-TJ-N-D/JIROTECH	Ethernet コネクタ	
CN8	CU01SAH1S00/cvilux	USB A コネクタ	
CN9	XM7B-0442/OMRON	USB B コネクタ	
CN10	B6P-SHF-1AA/日圧	シリアル通信コネクタ	
CN11	B2P-SHF-1AA/日圧	電源コネクタ	

Table 1.4-1 コネクター一覧

1.5 回路構成

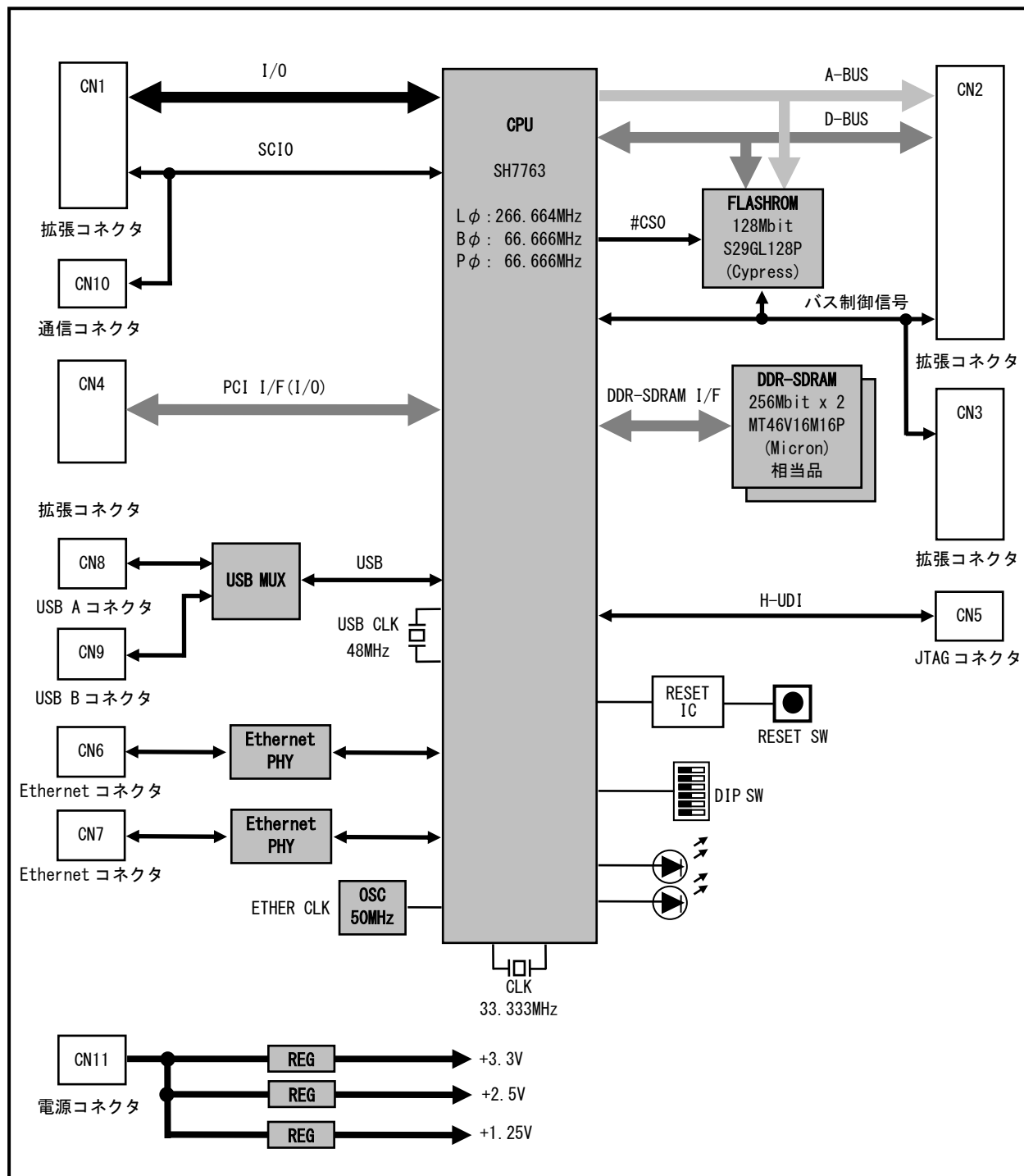


Fig 1.5-1 AP-SH4A-2A 構成ブロック図

1.6 アドレスマップ

領域	アドレス (P0)	アドレス (P2)	デバイス
エリア 0 (CS0 空間)	H' 00000000 H' 0FFFFFFF	H' A0000000 H' A0FFFFFF	FLASHROM 16bit 16MByte
	H' 01000000 H' 03FFFFFF	H' A1000000 H' A3FFFFFF	イメージ
エリア 1 (CS1 空間)	H' 04000000 H' 07FFFFFF	H' A4000000 H' A7FFFFFF	ユーザ開放
エリア 2 (CS2 空間)	H' 08000000 H' 0BFFFFFF	H' A8000000 H' ABFFFFFF	ユーザ開放
エリア 3	H' 0C000000 H' 0FFFFFFF	H' AC000000 H' AFFFFFFF	DDR-SDRAM 32bit 64MByte
エリア 4 (CS4 空間)	H' 10000000 H' 13FFFFFF	H' B0000000 H' B3FFFFFF	ユーザ開放
エリア 5 (CS5 空間)	H' 14000000 H' 17FFFFFF	H' B4000000 H' B7FFFFFF	ユーザ開放
エリア 6 (CS6 空間)	H' 18000000 H' 1BFFFFFF	H' B8000000 H' BBFFFFFF	ユーザ開放
予約	H' 1C000000 H' 1FFFFFFF	H' BC000000 H' BFFFFFFF	予約

P0 = P0 領域(キャッシュ領域) P2 = P2 領域(ノンキャッシュ領域)

Fig 1.6-1 アドレスマップ

1.7 I/O の割り当て

AP-SH4A-2A の SH7763 の I/O ポートは基板上で以下のような機能が割り当てられています。機能が割り当てられているポートは、必ず以下の設定で使用してください。

I/O ポート	I/O ポート以外の機能						入出力	拡張 コネクタ	機能
	機能 1	機能 2	機能 3	機能 4	機能 5	GPIO 割り込み			
PTA6	AD1	MMC_VDDON					–	CN4. 2	未使用
PTA5	AD12						–	CN4. 14	未使用
PTA4	AD13		#SCIF1_RTS				–	CN4. 15	未使用
PTA3	AD15		#SCIF1_CTS				–	CN4. 17	未使用
PTA2	#LOCK		SCIF1_TXD				–	CN4. 22	未使用
PTA1	#DEVSEL		SCIF1_RXD				–	CN4. 24	未使用
PTA0	PAR		SCIF1_SCK				–	CN4. 19	未使用
PTB7	AD6				LCDM_D2	PINT15	–	CN4. 7	未使用
PTB6	CBE0				LCDM_D3	PINT14	–	CN4. 9	未使用
PTB5	AD14				LCDM_M_DISP	PINT13	–	CN4. 16	未使用
PTB4	CBE1				LCDM_D8	PINT12	–	CN4. 18	未使用
PTB3	AD9				LCDM_D6	PINT11	–	CN4. 11	未使用
PTB2	AD11				LCDM_D7	PINT10	–	CN4. 13	未使用
PTB1	#SERR				LCDM_D9	PINT9	–	CN4. 20	未使用
PTB0	#PERR				LCDM_D10	PINT8	–	CN4. 21	未使用
PTC7	AD3	MMC_CLK					–	CN4. 4	未使用
PTC6	AD5				LCDM_CL1		–	CN4. 6	未使用
PTC5	AD0	MMC_CD			LCDM_FLM		–	CN4. 1	未使用
PTC4	AD7	MMC_CMD			LCDM_CL2		–	CN4. 8	未使用
PTC3	AD8	#MMC_ODMOD			LCDM_D4		–	CN4. 10	未使用
PTC2	AD2				LCDM_D0		–	CN4. 3	未使用
PTC1	AD4				LCDM_D1		–	CN4. 5	未使用
PTC0	AD10	MMC_DAT			LCDM_D5		–	CN4. 12	未使用
PTD7	#PCIRESET	PCC_RESET	GET1_ETXD7		LCDM_VEPWC		–	CN4. 56	未使用
PTD6	#REQ2	PCC_BVD1	GET1_ETXD5	SSI1_SCK	LCDM_VCPWC		–	CN4. 47	未使用
PTD5	AD18	#PCC_CD2	GET1_ERXD6	SSI1_SDATA	LCDM_D14		–	CN4. 31	未使用
PTD4	#STOP	#PCC_CD1	SIOF0_MCLK	SSI1_WS	LCDM_DON		–	CN4. 23	未使用
PTD3	#PCIFRAME	PCC_BVD2	SIOF0_SCK	#HAC_RES	LCDM_D12		–	CN4. 27	未使用
PTD2	#TRDY	#PCC_RDY	SIOF0_RXD	HAC_SYNC	LCDM_D11		–	CN4. 25	未使用
PTD1	CBE2	#PCC_VS2	SIOF0_TXD	HAC_SD_OUT	LCDM_D15		–	CN4. 28	未使用
PTD0	#IRDY	#PCC_VS1	SIOF0_SYNC	HAC_SD_IN	LCDM_D13		–	CN4. 26	未使用
PTE5	AD29	SCIF2_TXD	GET1_GTX-CLK	SSIO_SCK			–	CN4. 44	未使用
PTE4	AD22	SCIF2_RXD	GET1_ERXD4	SSIO_SDATA			–	CN4. 35	未使用
PTE3	AD20	SCIF2_SCK	GET1_ERXD5	SSIO_WS			–	CN4. 33	未使用
PTE2	AD16	#PCC_IOIS16	GET1_ERXD7	#TEND2			–	CN4. 29	未使用
PTE1	PCICLK		GET1_ETXD4	#DACK2			–	CN4. 59	未使用
PTE0	#INTA	#PCC_DRV	GET1_ETXD6	#DREQ2			–	CN4. 60	未使用
PTF3	CBE3		ET1_TX-CLK				–	CN4. 38	未使用
PTF2	AD31	SIM_RST	ET1_MDIO	#TEND3			–	CN4. 46	未使用
PTF1	#REQ0/#REQOUT	SIM_CLK	ET1_MDC	#DACK3			–	CN4. 49	未使用
PTF0	GNT0/#GNTIN	SIM_D	ET1_ETXD3	#DREQ3			–	CN4. 53	未使用

Table 1.7-1 I/O の割り当て 1

I/O ポート	I/O ポート以外の機能						入出力	拡張 コネクタ	機能
	機能 1	機能 2	機能 3	機能 4	機能 5	GPIO 割り込み			
PTG7	AD28		ET1_TX-EN				-	CN4. 43	未使用
PTG6	AD26		ET1_TX-ER				-	CN4. 41	未使用
PTG5	#GNT3		ET1_RX-CLK				-	CN4. 52	未使用
PTG4	AD30		ET1_LINKSTA				-	CN4. 45	未使用
PTG3	#REQ3		ET1_ETXD2				-	CN4. 48	未使用
PTG2	#REQ1		ET1_ETXD1				-	CN4. 50	未使用
PTG1	#GNT2		ET1_ETXD0				-	CN4. 51	未使用
PTG0	#GNT1		ET1_WOL				-	CN4. 54	未使用
PTH7	AD17	TPU_T03	ET1_RX-DV				-	CN4. 30	未使用
PTH6	AD27	TPU_T02	ET1_CRS	RMII1M_TXD_EN			-	CN4. 42	未使用
PTH5	AD23	TPU_T01	ET1_ERXD1	RMII1M_TXD0			-	CN4. 36	未使用
PTH4	AD19	TPU_T00	ET1_ERXD3	RMII1M_RXD0			-	CN4. 32	未使用
PTH3	AD21	TPU_T12B	ET1_ERXD2	RMII1M_RXD1			-	CN4. 34	未使用
PTH2	AD24	TPU_T12A	ET1_ERXD0	RMII1M_TXD1			-	CN4. 39	未使用
PTH1	IDSEL	TPU_T13B	ET1_RX-ER	RMII1M_CRS_DV			-	CN4. 37	未使用
PTH0	AD25	TPU_T13A	ET1_COL	RMII1M_RX_ER			-	CN4. 40	未使用
PTI7	IRQ3/#IRL3	STOM_D7I	IIC1_SDA				-	CN1. 46	未使用
PTI6	IRQ2/#IRL2	STOM_D6I	IIC1_SCL				-	CN1. 47	未使用
PTI5	MD10	ST1_VALID			LCD_D1		-	CN3. 11	MD10/未使用
PTI4	MD8	ST1_START	ET1_PHY-INT	RMII0M0_MDC	USB_PWREN/ USB_UPLUP		0	CN3. 12	MD8/USB
PTI3		STOM_VALIDI	IIC0_SDA	SI0F1_MCLK	USB_CLK		I	NC	USB
PTI2		STOM_STARTI	IIC0_SCL	SI0F1_RXD	#USB_OVERCRT/ USBF_VBUS		I/O I	NC	USB
PTI1	STATUS1	ST1_REQ	RMII0_MDIO				I/O	NC	RMII0
PTI0	STATUS0	ST1_CLK ST1_STRB	RMII0_MDC				0	NC	RMII0
PTJ7	#INTB	STOM_D5I	#IRQOUT	RMII1_TXD0	LCD_D0		0	NC	RMII1
PTJ6		STOM_D4I	ETO_CRS	RMII1_TXD_EN	LCD_FLM		0	NC	RMII1
PTJ5		STOM_D3I	ETO_ERXD3	RMII1_RXD0	LCD_DON		I	NC	RMII1
PTJ4		STOM_D2I	ETO_ERXD2	RMII1_RXD1	LCD_CL2		I	NC	RMII1
PTJ3		STOM_D1I	ETO_ERXD1	RMII1_CRS_DV	LCD_CL1		I	NC	RMII1
PTJ2		STOM_D0I	ETO_ERXD0	RMII1_TXD1	LCD_M_DISP		0	NC	RMII1
PTJ1		STOM_CLKI0 STOM_STRBI		RMII1_RX_ER	LCD_CLK		I	NC	RMII1
PTJ0		STOM_REQ0	GET0_GTX_CLK	REF50CK			I	NC	RMII CLK
PTK7		ST1_D7	GET0_ERXD7	SI0F2_MCLK	LCD_VCPWC		-	CN1. 31	未使用
PTK6		ST1_D6	GET0_ERXD6	SI0F2_SCK	LCD_VEPWC		-	CN1. 32	未使用
PTK5		ST1_D5	GET0_ERXD5	SI0F2_RXD	LCD_D7		-	CN1. 33	未使用
PTK4		ST1_D4	GET0_ERXD4	SI0F2_TXD	LCD_D6		-	CN1. 34	未使用
PTK3		ST1_D3	GET0_ETXD7	SI0F2_SYNC	LCD_D5		-	CN1. 35	未使用
PTK2		ST1_D2	GET0_ETXD6	SI0F1_SCK	LCD_D4		-	CN1. 36	未使用
PTK1		ST1_D1	GET0_ETXD5	SI0F1_TXD	LCD_D3		-	CN1. 37	未使用
PTK0		ST1_D0	GET0_ETXD4	SI0F1_SYNC	LCD_D2		-	CN1. 38	未使用

- : AP-SH4A-2A 基板上で使用している端子
 : リセット状態のみモード端子となる端子

Table 1.7-2 I/O の割り当て 2

I/O ポート	I/O ポート以外の機能						入出力	拡張 コネクタ	機能
	機能 1	機能 2	機能 3	機能 4	機能 5	GPIO 割り込み			
PTL7	D23/EX_AD23	STO_VALID	ETO_TX_EN	#TEND1	LCD_D15		0	CN1. 25	USB_SEL
PTL6	D22/EX_AD22	STO_START	ETO_ETXD2	#DACK1	LCD_D14		–	CN1. 26	未使用
PTL5	D21/EX_AD21	STO_CLK/ STO_STRB	ETO_ETXD1	#DREQ1	LCD_D13		I	CN1. 27	EEPROM D0
PTL4	D20/EX_AD20	STO_REQ	ETO_ETXD0	#INTD	LCD_D12		–	CN4. 55	未使用
PTL3	D19/EX_AD19	IRQ7/#IRL7	ETO_MDIO	#INTC	LCD_D11		–	CN4. 58	未使用
PTL2	D18/EX_AD18	IRQ6/#IRL6	ETO_ETXD3	#TEND0	LCD_D10		0	CN1. 28	EEPROM DI
PTL1	D17/EX_AD17	IRQ5/#IRL5	ETO_MDC	#DACK0	LCD_D9		0	CN1. 29	EEPROM CLK
PTL0	D16/EX_AD16	IRQ4/#IRL4	ETO_COL	#DREQ0	LCD_D8		0	CN1. 30	EEPROM CS
PTM7	D31/EX_AD31	STO_D7	ETO_RX-DV	RMII0_TXD0		PINT7	0	NC	RMII0
PTM6	D30/EX_AD30	STO_D6	ETO_RX-CLK	RMII0_TXD1		PINT6	0	NC	RMII0
PTM5	D29/EX_AD29	STO_D5	ETO_RX-ER	RMII0_TXD_EN		PINT5	0	NC	RMII0
PTM4	D28/EX_AD28	STO_D4	ETO_PHY-INT	RMII0_RXD0		PINT4	I	NC	RMII0
PTM3	D27/EX_AD27	STO_D3	ETO_LINKSTA	RMII0_RXD1		PINT3	I	NC	RMII0
PTM2	D26/EX_AD26	STO_D2	ETO_WOL	RMII0_CRS_DV		PINT2	I	NC	RMII0
PTM1	D25/EX_AD25	STO_D1	ETO_TX-CLK	RMII0_RX_ER		PINT1	I	NC	RMII0
PTM0	D24/EX_AD24	STO_D0	ETO_TX-ER	RMII0_MDIO		PINT0	I	CN1. 43	FLASHROM WP
PTN5	NMI						–	CN1. 44	未使用
PTN4	#SCIF0_RTS	MD2					I/O	CN1. 4	MD2/SCIF0
PTN3	#SCIF0_CTS	MD4					I/O	CN1. 6	MD4/SCIF0
PTN2	SCIF0_TXD	MD1					0	CN1. 5	MD1SCIF0
PTN1	SCIF0_RXD	MD3					I	CN1. 3	MD3/SCIF0
PTN0	SCIF0_SCK	MD0					–	CN3. 7	MD0/未使用
PTO7	IRQ1/IRL1	#TEND1M	SSI3_SCK	MD6			–	CN3. 9	MD6/未使用
PTO6	IRQ0/IRL0	#DACK1M		MD5			–	CN3. 10	MD5/未使用
PTO5	AUDCK	#DREQ1M	SSI3_SDAT				–	CN1. 7	未使用
PTO4	AUDATA3	#EX_INT	SSI3_WS				–	CN1. 8	未使用
PTO3	AUDATA2	RMII0M1_MDIO	SSI2_SCK				0	CN1. 9	LD1
PTO2	AUDATA1	RMII0M1_MDC					0	CN1. 10	LD2
PTO1	AUDATA0	RMII1_MDIO	SSI2_SDAT				I/O	NC	RMII1
PTO0	AUDSYNC	RMII1_MDC	SSI2_WS				0	NC	RMII1

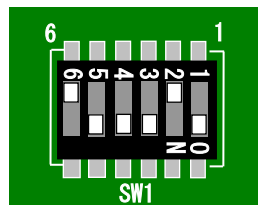
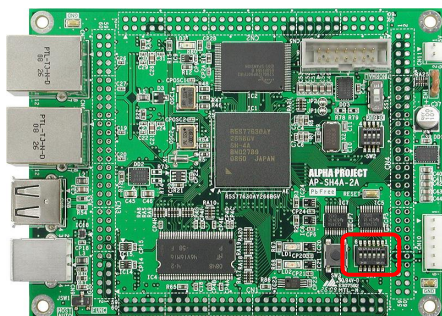
- : AP-SH4A-2A 基板上で使用している端子
 : リセット状態のみモード端子となる端子
 : AP-SH4A-2A 基板上で使用している端子(切り離して外部で使用することも可能な端子)

Table 1.7-3 I/O の割り当て 3

2. 機能

2.1 モード端子の設定

SH7763 には、モード設定端子があり、クロック動作モード、エリア 0 のバス幅、エンディアン、PCI 動作モード、外部 CPU 接続選択の設定をします。AP-SH4A-2A では SW1 で設定します。動作モードの詳細は SH7763 グループハードウェアマニュアルを参照してください。



〈出荷時設定〉
 エリア 0 バス幅 : 16 ビット
 エンディアン : ビッグエンディアン
 PCI 動作モード : ノーマルモード
 外部 CPU 接続 : 外部 CPU 接続なし

Fig 2.1-1 モード端子の設定

2.1.1 エリア 0 のバス幅の設定

AP-SH4A-2A では、SH7763 のエリア 0 のバス幅の設定を SW1-1、2 で設定します。

SW1		エリア 0 バス幅	備考
1 (MD3)	2 (MD4)		
ON	ON	MPX インタフェース (32 ビット)	
OFF	ON	8 ビット	
ON	OFF	16 ビット	出荷時設定
OFF	OFF	32 ビット	

Table 2.1-1 エリア 0 のバス幅の設定

2.1.2 エンディアンの設定

AP-SH4A-2A では、SH7763 のエンディアンの設定を SW1-3 で設定します。

SW1-3 (MD5)	エンディアン	備考
ON	ビッグエンディアン	出荷時設定
OFF	リトルエンディアン	

Table 2.1-2 エンディアンの設定

2.1.3 PCI モードの設定

AP-SH4A-2A では、SH7763 の PCI 動作モードの設定を SW1-4 で設定します。

SW1-4 (MD6)	PCI 動作モード	備考
ON	ノーマルモード	出荷時設定
OFF	ホストモード	

Table 2.1-3 PCI 動作モードの設定

2.1.4 外部 CPU インタフェースの設定

AP-SH4A-2A では、SH7763 の外部 CPU インタフェースの設定を SW1-5 で設定します。

SW1-5 (MD10)	外部 CPU	備考
ON	外部 CPU 接続なし	出荷時設定
OFF	外部 CPU 接続あり	

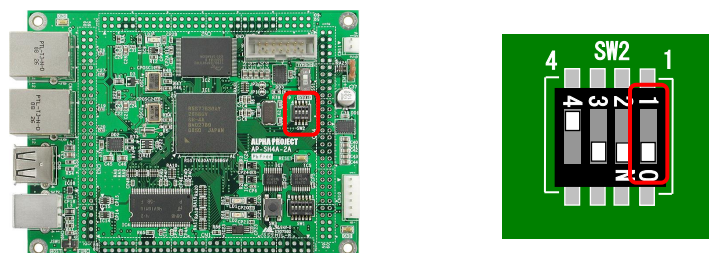
Table 2.1-4 外部 CPU インタフェースの設定

2.2 FLASHROM

AP-SH4A-2A には標準で 16MByte の NOR FLASH(S29GL128P(Cypress)) が搭載されています。
SH7763 の CS0 空間に 16bit バスで接続されています。

2.2.1 FLASHROM の設定

AP-SH4A-2A は CS0 空間に搭載されている FLASHROM が接続されていますが、使用しない場合はボード上の FLASHROM を切り離すことができます。



SW2-1	説明	備考
ON	ボード上の FLASHROM を使用する	出荷時設定
OFF	ボード上の FLASHROM を使用しない	

Fig 2.2-1 FLASHROM の設定

2.2.2 FLASHROM ライトプロテクトの設定

AP-SH4A-2A では、FLASHROM のライトプロテクトの設定をすることができます。ライトプロテクト信号は SH7763 の I/O ポート、PTM0 で検出することができます。また、PTM0 を別の用途で使用したい場合は、PTM0 を切り離すこともできます。



SW2-2	SW2-3	説明	PTM0	備考
ON	ON	ライトプロテクト解除	HIGH (リセット時 LOW)	出荷時設定
OFF	ON	ライトプロテクト	LOW	
ON	OFF	ライトプロテクト解除	未使用	
OFF	OFF	ライトプロテクト	未使用	

Fig 2.2-2 FLASHROM ライトプロテクトの設定

2.2.3 FLASHROM の書き込み

AP-SH4A-2A の FLASHROM は、FLASH 書き込みツール^{*1}や H-UDI デバッガ^{*1}を利用して、H-UDI インタフェース経由で書き込みます。弊社製品 FLASH 書き込みソフト「FlashWriterEX」が対応しておりますので、是非ご利用ください。「FlashWriterEX」につきましては「5. 関連製品のご紹介」を参照してください。

^{*1} FLASHROM の対応状況は事前に各メーカーにお問い合わせください。

2.3 DDR-SDRAM

AP-SH4A-2A には標準で 32MByte の DDR-SDRAM (MT46V16M16P (Micron)) が 2 つ搭載されています。SH7763 の CS3 空間に 32bit バスで接続されています。

2.4 EEPROM

AP-SH4A-2A にはパラメータ保存用として 1Kbit(16bit x 64word)の EEPROM を搭載しています。ネットワークの設定の保存や、各種パラメータの保存に利用できます。

機能	仕様
EEPROM	93LC46B (16bit x 64Word) 書き換えサイクル 1,000,000 回 データ保持期間 200 年以上

Table 2.4-1 EEPROM 仕様

アドレス	格納データ
H' 3F H' 06	未使用
H' 05 H' 04	MAC アドレス (CN7)
H' 03 H' 00	MAC アドレス (CN6)

Table 2.4-2 EEPROM 格納データ (出荷時)

* 出荷時の EEPROM について

AP-SH4A-2A に搭載されている EEPROM の先頭 6 ワード(12Byte)には、出荷時に弊社で割り当てた Ethernet の MAC アドレスが書き込まれています。MAC アドレスにつきましては「3.1.3 MAC アドレス」を参照してください。

EEPROM の未使用の領域は、ユーザーデータの保存用途などで利用できます。

MAC アドレスのデータを消去しないように注意してください。

2.4.1 EEPROM インタフェース

EEPROM は、4 線のシリアルインタフェースとなっており、SH7763 の I/O ポートに接続させています。

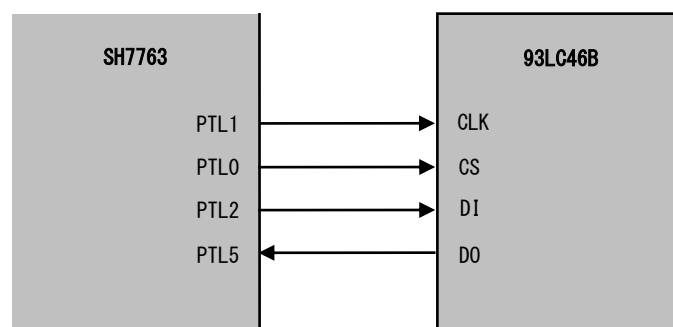


Fig 2.4-1 EEPROM インタフェース回路構成

2.5 LED

AP-SH4A-2A には、簡易テスト用にモニタ LED(緑)が 2 つ、電源 LED(赤)が 1 つ実装されています。

2.5.1 モニタ LED

AP-SH4A-2A に搭載されているモニタ LED は、I/O ポートに接続されています。以下にモニタ LED の回路構成を示します。

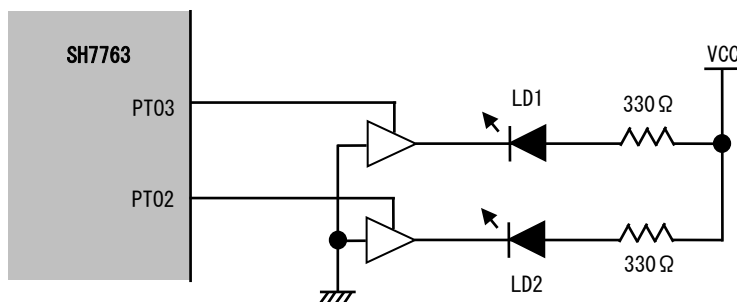


Fig 2.5-1 モニタ LED 回路構成

PT03、PT02 の出力	LD1、LD2
LOW	消灯
HIGH	点灯

Table 2.5-1 モニタ LED の制御

2.5.2 電源 LED

AP-SH4A-2A に搭載されている電源 LED は、電源を投入すると自動的に点灯します。電源 LED は CPU から制御することはできません。

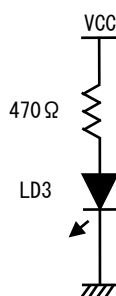


Fig 2.5-2 電源 LED 回路構成

電源の状態	LD3
OFF	消灯
ON	点灯

Table 2.5-2 電源 LED の状態

2.6 リセット

AP-SH4A-2A のリセット動作には以下の 3 つがあります。

1) 電源投入時及び電圧降下時のリセット動作

電源投入時に VCC 電圧約 3.0V でシステムリセットされます。

#RESET 端子は専用 IC (BD45301G (Rohm 製)) により、約 100ms 間の LOW パルスが出力されます。

CPU はパワーオンリセット例外処理を開始します。

2) リセットスイッチによるリセット動作

リセットスイッチ SW3 を押すか、または RESETSW 信号 (CN1 41 ピン) を HIGH にすることにより強制的にリセットされます。

こちらも専用 IC により約 100ms 間の LOW パルスが出力されますので、CPU は、パワーオンリセット例外処理を開始します。

3) 外部からのリセット

#RESET 端子 (CN1、42 ピン) へ外部回路を接続することにより、外部からのリセット動作が可能となります。

#RESET 信号はオープンドレイン出力なのでワイアード OR 接続が可能です。

この場合は、外部のリセット回路により、安定時間分のリセット信号を LOW レベルに保持する必要があります。

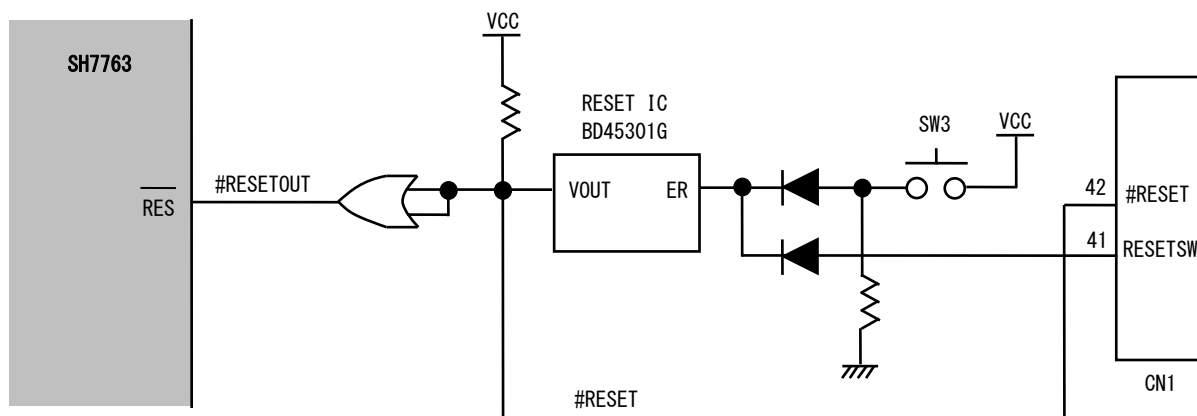


Fig 2.6-1 リセット回路構成

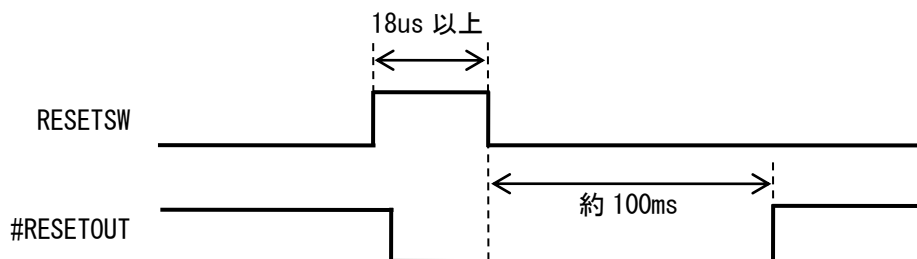


Fig 2.6-2 RESETSW 信号と RESETOUT 信号出力の関係

3. 外部インタフェース

3.1 Ethernet インタフェース

AP-SH4A-2A は、10/100BASE-TX 対応の Ethernet インタフェースを 2 ポート備えています。

SH7763 内蔵の Ethernet コントローラを使用し、PHY コントローラは RMIi で接続されます。以下に Ethernet インタフェースの構成を示します。

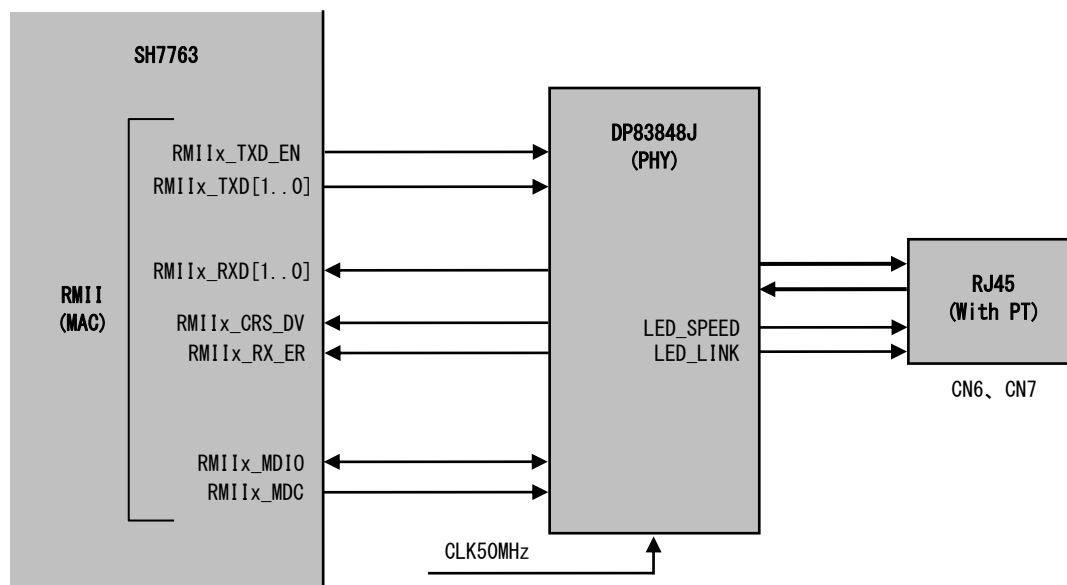
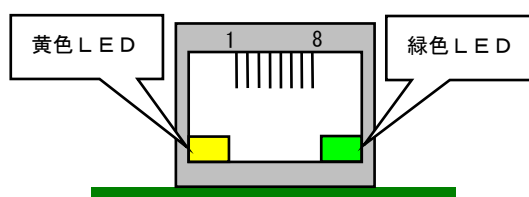


Fig 3.1-1 Ethernet インタフェース回路構成

3.1.1 コネクタピンアサイン

以下に Ethernet コネクタ (CN6、CN7) のピンアサインを示します。



No.	信号名	No.	信号名
1	TD+	2	TD-
3	CT	4	NC
5	NC	6	CT
7	RD+	8	RD-
9	YLED+	10	YLED-
11	GLED+	12	GLED-

Fig 3.1-2 Ethernet インタフェースコネクタ CN6、CN7 ピンアサイン

3.1.2 Ethernet インタフェースの接続

LAN ケーブルは、10/100BASE-TX 対応 (UTP カテゴリ 5 以上) ケーブルをご利用ください。

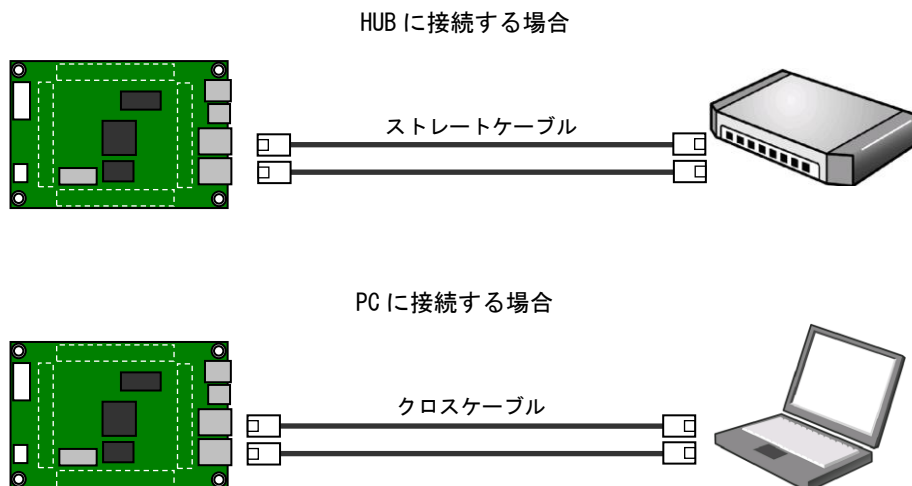
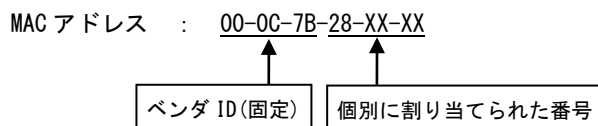


Fig 3.1-3 Ethernet 接続図

3.1.3 MAC アドレス

AP-SH4A-2A には、弊社で割り当てた MAC アドレスが出荷時に EEPROM に書き込まれています。MAC アドレスは基板上のシールに記載されています。



EEPROM アドレス (CN6)	EEPROM アドレス (CN7)	格納値
0x00	0x03	0x000C
0x01	0x04	0x7B28
0x02	0x05	0XXXXX

Fig 3.1-4 MAC アドレスの割り当てと EEPROM への保存

* MAC アドレスの変更について

AP-SH4A-2A に搭載されている EEPROM の先頭 6 ワード (12Byte) には、出荷時に弊社で割り当てた Ethernet の MAC アドレスが書き込まれています。

MAC アドレスは、弊社が米国電気電子学会 (IEEE) より取得したアドレスになります。

MAC アドレスを変更される場合は、お客様にて IEEE より MAC アドレスを取得し、IEEE より割り当てられた MAC アドレスを使用してください。

3.2 USB インタフェース

AP-SH4A-2A は、USB Host インタフェースと USB Function インタフェースをそれぞれ 1 チャンネル備え、どちらか 1 つを選択して使用することができます。

USB Host は FULL SPEED (12Mbps)、LOW SPEED (1.5Mbps)、USB Function は FULL SPEED (12Mbps) にそれぞれ対応しています。

以下に USB インタフェースの構成を示します。

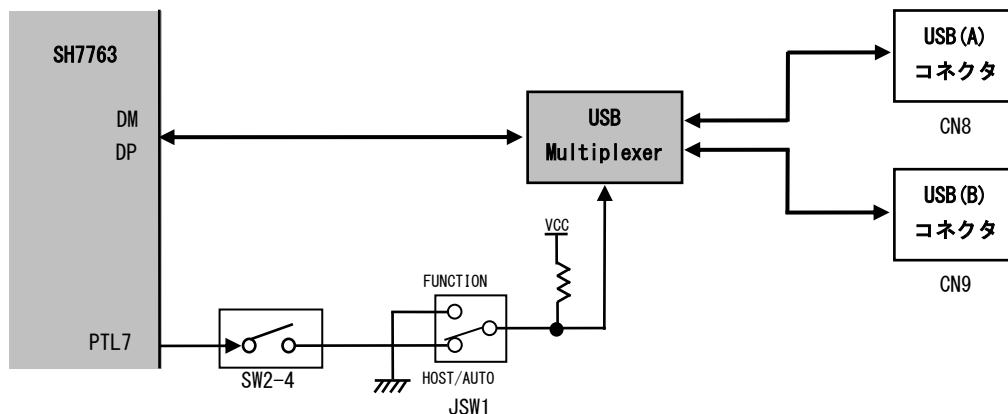
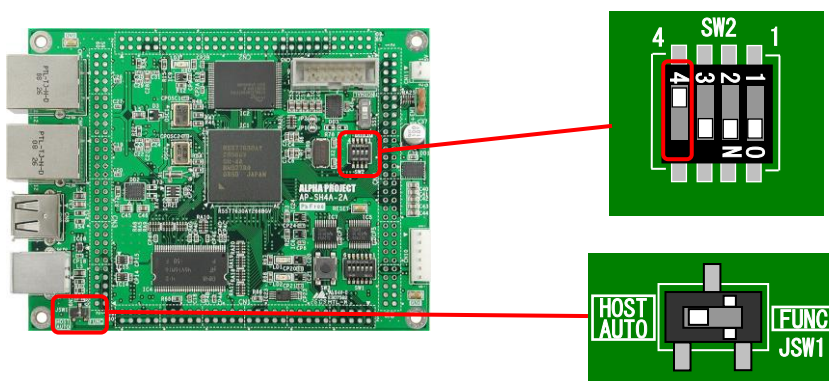


Fig 3.2-1 USB インタフェース回路構成

3.2.1 USB チャンネルの設定

SH7763 では USB Host 機能と USB Function 機能は排他となっています。AP-SH4A-2A では、JSW1 で Host/Auto と Function の切り替えをします。Host/Auto に設定した場合、SW2-4 の設定で、SH7763 の I/O ポート PTL7 から Host/Function の切り替えを制御することが可能になります。



JSW1	SW2-4	USB チャンネル	備考
HOST/AUTO	ON	PTL7 で設定 (LOW:Function HIGH:Host)	
HOST/AUTO	OFF	Host 固定	出荷時設定
FUNC	ON	Function 固定	
FUNC	OFF	Function 固定	

Fig 3.2-2 USB チャンネルの設定

3.2.2 USB Host インタフェース

USB Host インタフェースは以下のように構成されています。

USB BUS POWER (HOST_VBUS)は、過電流保護スイッチ付き USB パワースイッチから供給されます。

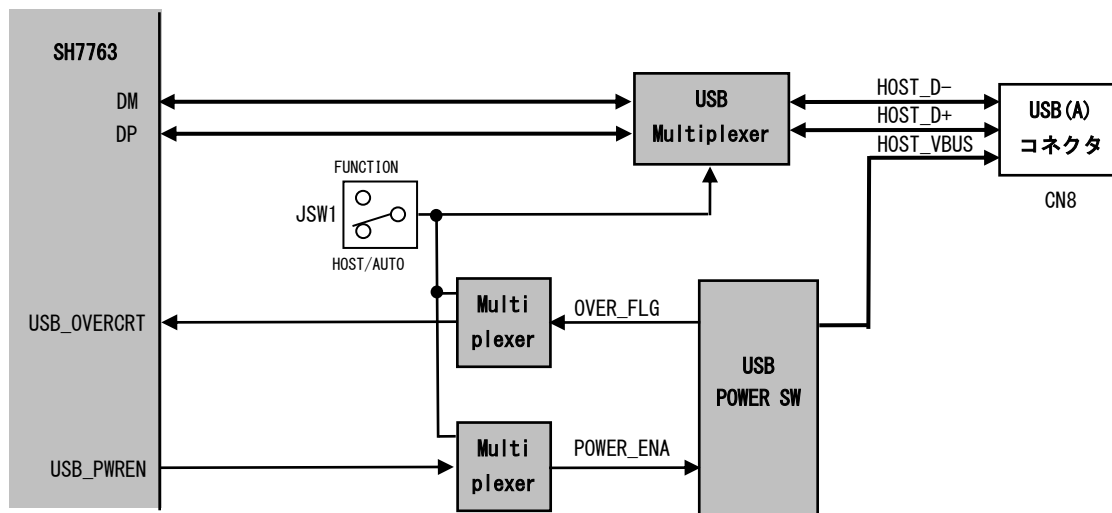


Fig 3.2-3 USB Host インタフェース回路構成

3.2.3 USB Function インタフェース

USB Function インタフェースは以下のように構成されています。

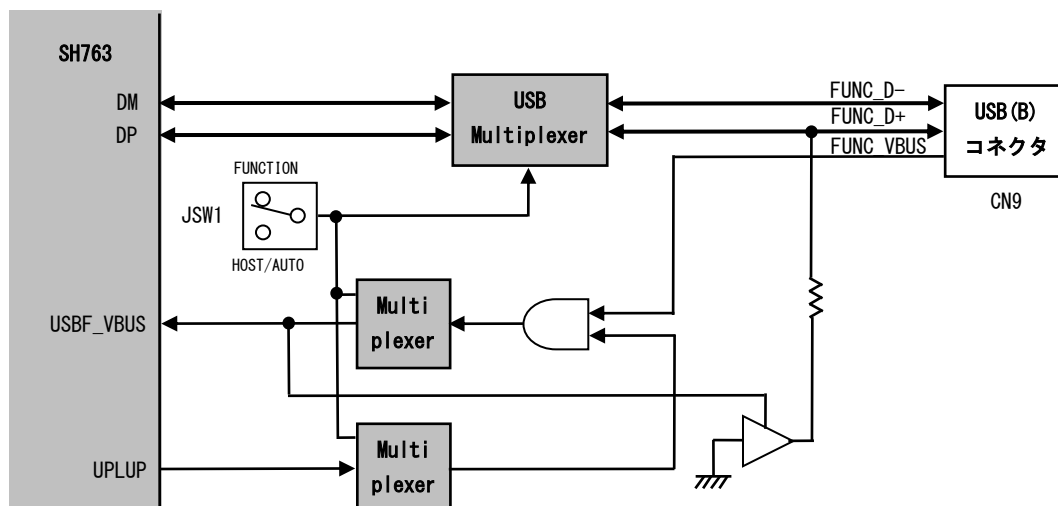


Fig 3.2-6 USB Function インタフェース回路構成

3.3 シリアルインタフェース

AP-SH4A-2A はシリアルインタフェースコネクタを備えています。SH7763 内蔵の SCI を使用しています。

弊社製インタフェースコンバータシリーズを使用し機能を拡張するなど様々な用途でお使いいただけます。シリアルインタフェースコンバータシリーズにつきましては「5 関連製品のご紹介」を参照してください。

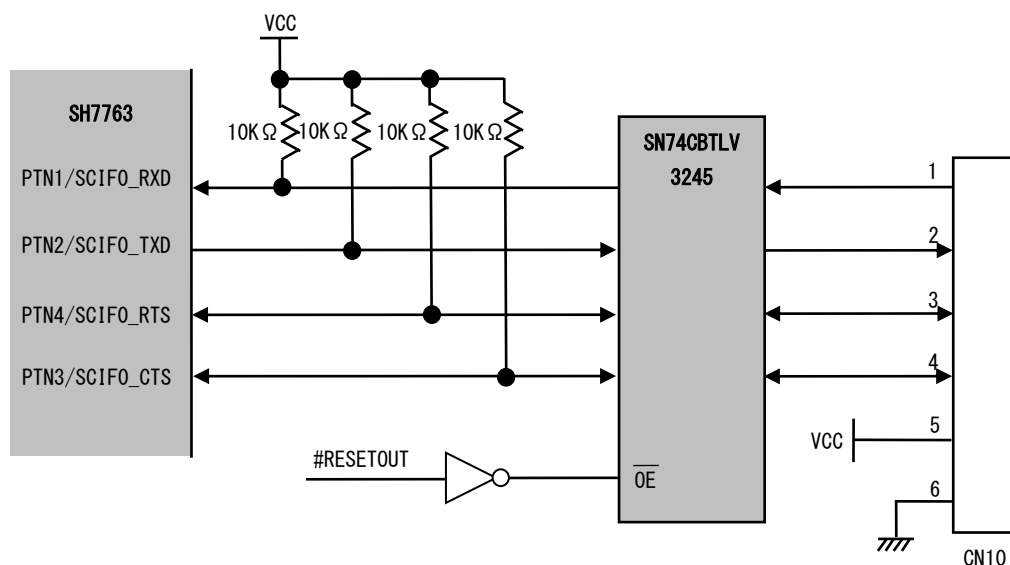


Fig 3.3-1 シリアルインタフェース回路構成

No.	信号名
1	PTN1/SCIF0_RXD
2	PTN2/SCIF0_TXD
3	PTN4/SCIF0_RTS
4	PTN3/SCIF0_CTS
5	VCC
6	GND

Table 3.3-1 シリアルインタフェースコネクタ CN10 ピンアサイン

3.4 デバッグインタフェース (H-UDI)

AP-SH4A-2A はプログラムデバッグ用に H-UDI インタフェースを備えています。弊社製 JTAG デバッガ「XrossFinder」等、各社の標準的な 14 ピン H-UDI デバッガを接続することができます。XrossFinder につきましては「5 関連製品のご紹介」を参照してください。

No.	信号名	備考	No.	信号名	備考
1	TCK	4.7K Ω PU	8	NC	
2	#TRST	1K Ω PD	9	#ASEMD (NC)	4.7K Ω PU (NC)
3	TDO		10	GND	
4	#ASEBRK	4.7K Ω PU	11	UVCC	
5	TMS	4.7K Ω PU	12	GND	
6	TDI	4.7K Ω PU	13	GND	
7	#RESETOUT		14	GND	

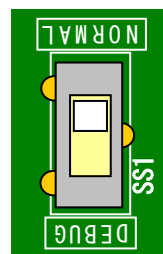
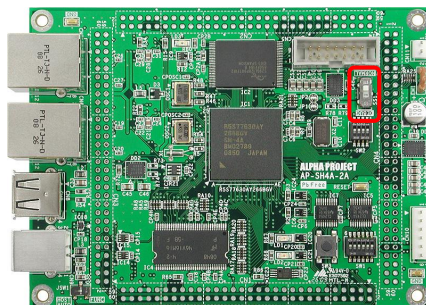
Table 3.4-1 JTAG インタフェースコネクタ CN5 ピンアサイン

3.4.1 動作モードの設定

AP-SH4A-2A は、NORMAL モードと DEBUG モードの切り替えができます。

H-UDI デバッガを接続する場合には、必ず DEBUG モードに設定してください。それ以外は NORMAL モードで使します。

また、DEBUG モードに設定した場合でも、H-UDI デバッガを接続していない場合には NORMAL モードになります。



SS1	動作モード	備考
NORMAL	NORMAL モード	出荷時設定
DEBUG	DEBUG モード	

Fig 3.4-2 動作モードの設定

3.5 電源

AP-SH4A-2A の電源の構成を以下に示します。

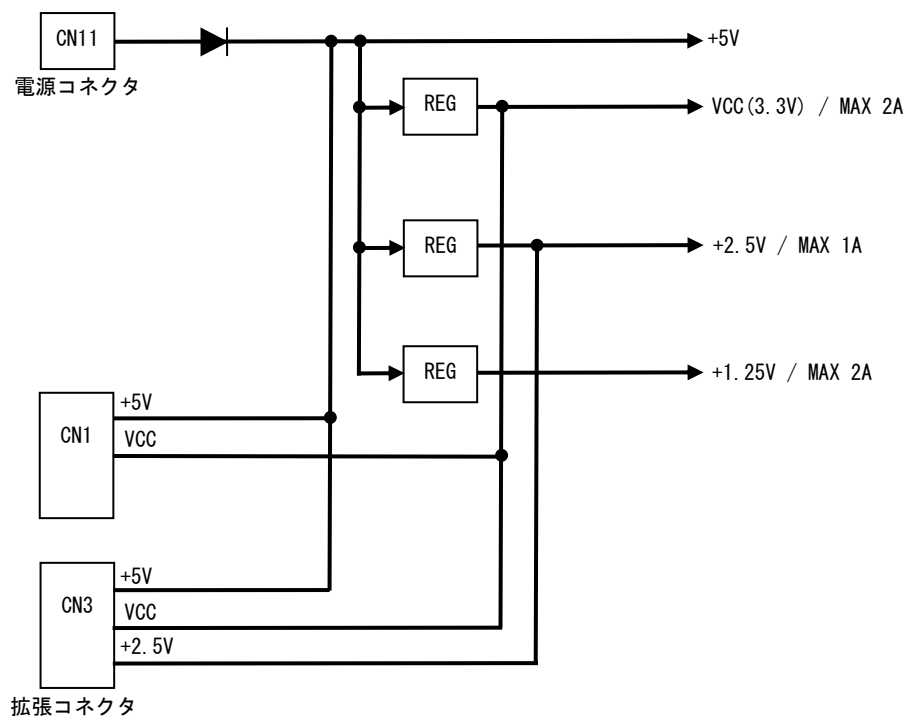


Fig 3.5-1 電源の構成

3.5.1 電源の供給例

① 電源コネクタ CN11 から電源を供給する場合

電源コネクタ CN11 から電源を供給する場合は、付属の電源ハーネスを接続して、安定化電源等から DC5V 電源を供給してください。

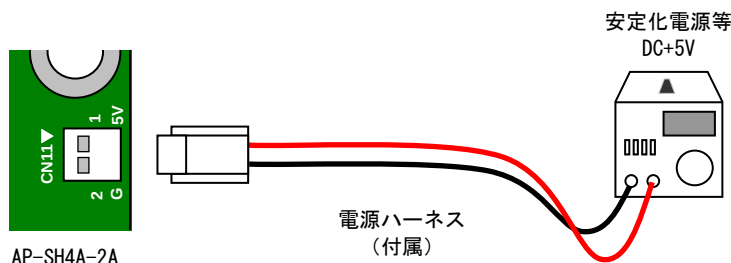


Fig 3.5-2 電源コネクタ CN11 からの電源供給例

No.	信号名
1	+5V
2	GND

Table 3.5-1 電源コネクタ CN10 ピンアサイン

② 拡張コネクタから電源を供給する場合

拡張コネクタから DC5V を供給する場合は拡張コネクタ CN1 の 53～56 ピン、CN3 の 23～30 ピンから DC5V 電源を供給してください。

* 供給する電源電圧について

AP-SH4A-2A の電源電圧は必ず①または②の方法で、DC5V を供給してください。

3.3V 電源で動作させることはできませんので、ご注意ください。

3.5.2 外部への電源供給

AP-SH4A-2A から VCC や+2.5V 電源を外部へ供給する場合は以下の外部供給可能電流*を超えないようにしてください。

電源	外部供給可能電流
VCC (+3.3V)	最大 1500mA (目安)
+2.5V	最大 200mA (目安)

Table 3.5-2 外部への電源供給

* 外部供給可能電流について

動作させるプログラムによって AP-SH4A-2A ボード上での消費電流が変化するため、外部供給可能電流は目安値となります。

3.5.3 アナログ電源の設定

AP-SH4A-2A では、SH7763 の AVCC、AVSS は以下のように接続されています。

外部からアナログ電圧を供給したい場合は、JP1、JP2 を未短絡にする必要があります。

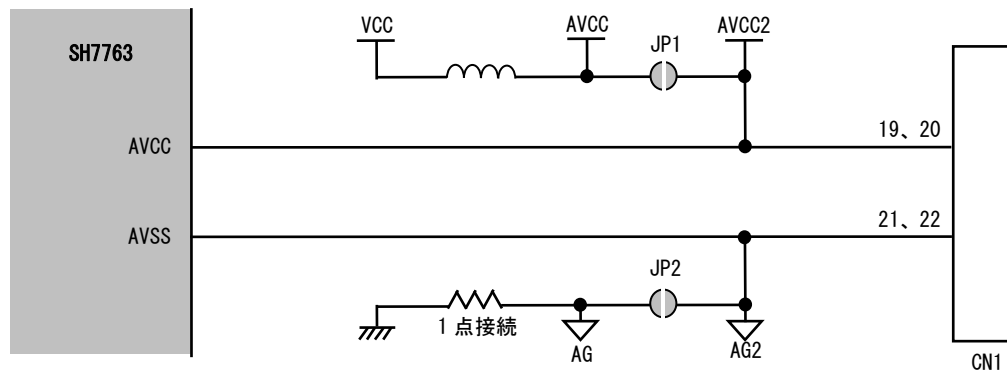
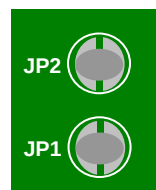
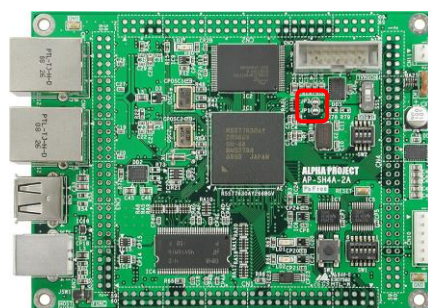


Fig 3.5-3 アナログ電源回路



JP1	説明	備考
短絡	AVCC を外部から供給しない	出荷時設定
未短絡	AVCC を外部から供給する	

JP2	説明	備考
短絡	AVSS を外部から供給しない	出荷時設定
未短絡	AVSS を外部から供給する	

Fig 3.5-4 アナログ電源の設定

3.6 拡張コネクタ

AP-SH4A-2A は外部拡張に必要な信号を CN1～CN4 に引き出してあります。

以下に拡張コネクタのピンアサインを示します。

No.	信号名	備考	No.	信号名	備考
1	VCC		2	VCC	
3	PTN1/SCIF0_RXD		4	PTN4/#SCIF0_RTS	
5	PTN2/SCIF0_TXD		6	PTN3/#SCIF0_CTS	
7	PT05/AUDCK/#DREQ1M/SSI3_SDATA		8	PT04/AUDATA3/#EX_INT/SSI3_WS	
9	PT03/AUDATA2/RMIIOM1_MDIO/SSI2_SCK		10	PT02/AUDATA1/RMIIOM1_MDC	
11	GND		12	GND	
13	AN3	1M Ω PD	14	AN2	1M Ω PD
15	AN1	1M Ω PD	16	ANO	1M Ω PD
17	DA1		18	DA0	
19	AVCC2		20	AVCC2	
21	AG2		22	AG2	
23	GND		24	GND	
25	PTL7/D23/ST0_VALID/ET0_TX-EN/#TEND1/ LCD_D15		26	PTL6/D22/ST0_START/ET0_ETXD2/#DACK1/ LCD_D14	
27	PTL5/D21/ST0_CLK/ST0_STRB/ET0_ETXD1/ #DREQ1/LCD_D13		28	PTL2/D18/IRQ6/#IRL6/ET0_ETXD3/#TEND0/ LCD_D10	
29	PTL1/D17/IRQ5/#IRL5/ET0_MDC/#DACK0/ LCD_D9		30	PTL0/D16/IRQ4/#IRL4/ET0_COL/#DREQ0/ LCD_D8	
31	PTK7/ST1_D7/GET0_ERXD7/SIOF2_MCLK/ LCD_VCPWC		32	PTK6/ST1_D6/GET0_ERXD6/SIOF2_SCK/ LCD_VEPWC	
33	PTK5/ST1_D5/GET0_ERXD5/SIOF2_RXD/ LCD_D7		34	PTK4/ST1_D4/GET0_ERXD4/SIOF2_TXD/ LCD_D6	
35	PTK3/ST1_D3/GET0_ETXD7/SIOF2_SYNC/ LCD_D5		36	PTK2/ST1_D2/GET0_ETXE6/SIOF1_SCK/ LCD_D4	
37	PTK1/ST1_D1/GET0_ETXD5/SIOF1_TXD/ LCD_D3		38	PTK0/ST1_D0/GET0_ETXD4/SIOF1_SYNC/ LCD_D2	
39	GND		40	GND	
41	RESETSW		42	#RESET	1K Ω PU
43	PTM0/D24/ST0_D0/ET0_TX-ER/ RMIIOMO_MDIO/PINTO		44	PTN5/NMI	
45	REF125CK/SSI_CLK/HAC_BITCLK	10K Ω PU	46	PT17/IRQ3/#IRL3/STOM_D71/IIC1_SDA	47K Ω PU
47	PTI6/IRQ2/#IRL2/STOM_D6I/IIC1_SCL	47K Ω PU	48	NC	
49	VCC		50	VCC	
51	VCC		52	VCC	
53	+5V		54	+5V	
55	+5V		56	+5V	
57	GND		58	GND	
59	GND		60	GND	

* PU : Pull-Up PD : Pull-Down

Table 3.6-1 拡張コネクタ CN1 ピンアサイン

No.	信号名	備考	No.	信号名	備考
1	CLKOUT		2	#RESETOUT	
3	#CS0		4	#CS1/#EX_CS0	
5	#CS2/#EX_CS1		6	#CS4	
7	#CS5/#CE1A		8	#CS6/#CE1B	
9	#BS/#EX_BS		10	#RDY	4. 7K Ω PD
11	#BACK		12	#BREQ	
13	#RDWR/#EX_RDWR		14	#RD/#FRAME/#EX_FRAME	
15	#WE0/#PCC_REG		16	#WE1/#WE	
17	GND		18	GND	
19	D0	10K Ω PU	20	D1	10K Ω PU
21	D2	10K Ω PU	22	D3	10K Ω PU
23	D4	10K Ω PU	24	D5	10K Ω PU
25	D6	10K Ω PU	26	D7	10K Ω PU
27	D8	10K Ω PU	28	D9	10K Ω PU
29	D10	10K Ω PU	30	D11	10K Ω PU
31	D12	10K Ω PU	32	D13	10K Ω PU
33	D14	10K Ω PU	34	D15	10K Ω PU
35	A0		36	A1	
37	A2		38	A3	
39	A4		40	A5	
41	A6		42	A7	
43	A8		44	A9	
45	A10		46	A11	
47	A12		48	A13	
49	A14		50	A15	
51	A16		52	A17	
53	A18		54	A19	
55	A20		56	A21	
57	A22		58	A23	
59	A24		60	A25	

* PU : Pull-Up PD : Pull-Down

Table 3.6-2 拡張コネクタ CN2 ピンアサイン

No.	信号名	備考	No.	信号名	備考
1	#WE2/#IORD		2	#WE3/#IOWR	
3	#CE2A		4	#CE2B	
5	#IOIS16/TMU_TCLK	10KΩ PU	6	MRESET	10KΩ PU
7	PTN0/SCIF0_SCK		8	#RESETOUT	
9	PT07IRQ1/IRL1/#TEND1M/SSI3_SCK		10	PT06/IRQ0/IRL0/#DACK1M	
11	PT15/ST1_VALID/LCD_D1		12	PT14/ST1_START/ET1_PHY-INT/ RMIIOM0_MDC/USB_PWREN/USBF_UPLUP	47K PD
13	NC		14	NC	
15	NC		16	NC	
17	NC		18	NC	
19	GND		20	GND	
21	NC		22	NC	
23	+5V		24	+5V	
25	+5V		26	+5V	
27	+5V		28	+5V	
29	+5V		30	+5V	
31	GND		32	GND	
33	GND		34	GND	
35	VCC		36	VCC	
37	VCC		38	VCC	
39	VCC		40	VCC	
41	VCC		42	VCC	
43	GND		44	GND	
45	GND		46	GND	
47	+2.5V		48	+2.5V	
49	+2.5V		50	+2.5V	
51	GND		52	GND	
53	GND		54	GND	
55	SYS_SHUTDOWN	10KΩ PU	56	SD_SHUTDOWN	10KΩ PU
57	#BKPRST	10KΩ PU	58	#XRTCSTBI	10KΩ PU
59	GND		60	VBB	

* PU : Pull-Up PD : Pull-Down

Table 3.6-3 拡張コネクタ CN3 ピンアサイン

No.	信号名	備考	No.	信号名	備考
1	PTC5/AD0/MMC_CD/LCDM_FLM	47KΩ PU	2	PTA6/AD1/MMC_VDDON	47KΩ PU
3	PTC2/AD2/LCDM_D0	47KΩ PU	4	PTC7/AD3/MMC_CLK	47KΩ PU
5	PTC1/AD4/LCDM_D1	47KΩ PU	6	PTC6/AD5/LCDM_CL1	47KΩ PU
7	PTB7/AD6/LCDM_D2/PINT15	47KΩ PU	8	PTC4/AD7/MMC_CMD/LCDM_CL2	47KΩ PU
9	PTB6/CBE0/LCDM_D3/PINT14	47KΩ PU	10	PTC3/AD8/#MMC_ODMOD/LCDM_D4	47KΩ PU
11	PTB3/AD9/LCDM_D6/PINT11	47KΩ PU	12	PTC0/AD10/MMC_DAT/LCDM_D5	47KΩ PU
13	PTB2/AD11/LCDM_D7/PINT10	47KΩ PU	14	PTA5/AD12	47KΩ PU
15	PTA4/AD13/#SCIF1_RTS	47KΩ PU	16	PTB5/AD14/LCDM_M_DISP/PINT13	47KΩ PU
17	PTA3/AD15/#SCIF1_CTS	47KΩ PU	18	PTB4/CBE1/LCDM_D8/PINT12	47KΩ PU
19	PTA0/PAR/SCIF1_SCK	47KΩ PU	20	PTB1/#SERR/LCDM_D9/PINT9	47KΩ PU
21	PTB0/#PERR/LCDM_D10/PINT8	47KΩ PU	22	PTA2/#LOCK/SCIF1_TXD	47KΩ PU
23	PTD4/#STOP/#PCC_CD1/SIOF0_MCLK/SSI_WS/ LCDM_DON	47KΩ PU	24	PTA1/#DEVSEL/SCIF1_RXD	47KΩ PU
25	PTD2/#TRDY/PCC_RDY/SIOF0_RXD/HAC_SYNC/ LCDM_D11	47KΩ PU	26	PTD0/#IRDY/#PCC_VS1/SIOF0_SYNC/ HAC_SD_IN/LCDM_D13	47KΩ PU
27	PTD3/#PCIFRAME/PCC_BVD2/SIOF0_SCK/ #HAC_RES/LCDM_D12	47KΩ PU	28	PTD1/CBE2/#PCC_VS2/SIOF0_TXD/ HAC_SD_OUT/LCDM_D15	47KΩ PU
29	PTE2/AD16/#PCC_I0IS16/GET1_ERXD7/#TEND2	47KΩ PU	30	PTH7/AD17/TPU_T03/ET1_RX-DV	47KΩ PU
31	PTD5/AD18/#PCC_CD2/GET1_ERXD6/SSI1_SDATA /LCDM_D14	47KΩ PU	32	PTH4/AD19/TPU_T00/ET1_ERXD3/RMII1M_RXD0	47KΩ PU
33	PTE3/AD20/SCIF2_SCK/GET1_ERXD5/SSI0_WS	47KΩ PU	34	PTH3/AD21/TPU_T12B/ET1_ERXD2/EMII1M_RXD1	47KΩ PU
35	PTE4/AD22/SCIF2_RXD/GET1_ERXD4/SSI0_SDATA	47KΩ PU	36	PTH5/AD23/TPU_T01/ET1_ERXD1/RMII1M_TXD0	47KΩ PU
37	PTH1/IDSEL/TPU_T13B/ET1_RX-ER/ RMII1M_CRS_DV	10KΩ PD	38	PTF3/CBE3/ET1_TX-CLK	47KΩ PU
39	PTH2/AD24/TPU_T12A/ET1_ERXD0/RMII1M_TXD1	47KΩ PU	40	PTH0/AD25/TPU_T13A/ET1_COL/RMII1M_RX-ER	47KΩ PU
41	TPG6/AD26/ET1_TX-ER	47KΩ PU	42	PTH6/AD27/TPU_T02/ET1_CRS/RMII1M_TXD-EN	47KΩ PU
43	PTG7/AD28/ET1_TX_EN	47KΩ PU	44	PTE5/AD29/SCIF2_TXD/GET1_GTX-CLK/ SSI0_SCK	47KΩ PU
45	PTG4/AD30/ET1_LINKSTA	47KΩ PU	46	PTF2/AD31/SIM_RST/ET1_MDIO/#TEND3	47KΩ PU
47	PTD6/#REQ2/PCC_BVD1/GET1_ETXD5/SSI1_SCK/ LCDM_VCPWC	10KΩ PU	48	PTG3/#REQ3/ET1_ETXD2	10KΩ PU
49	PTF1/#REQ0/#REQOUT/SIM_CLK/ET1_MDC/#DACK3	10KΩ PU	50	PTG2/#REQ1/ET1_ETXD1	10KΩ PU
51	PTG1/#GINT2/ET1_ETXD0		52	PTG5/#GINT3/ET1_RX-CLK	47KΩ PU
53	PTF0/#GINT0/#GINTIN/SIM_D/ET1_ETXD3/#DREQ3	47KΩ PU	54	PTG0/#GINT1/ET1_WOL	
55	PTL4/D20/STO_REQ/ETO_ETXD0/#INTD/LCD_D12		56	PTD7/#PCIRESET/PCC_RESET/GET1_ETXD7/ LCDM_VEPWC	
57	NC		58	PTL3/D19/IRQ7/#IRL7/ETO_MDIO/#INTC/ LCD_D11	
59	PTE1/PCICLK/GET1_ETXD4/#DACK2		60	PTE0/#INTA/#PCC_DRV/GET1_ETXD6/#DREQ2	10KΩ PU

* PU : Pull-Up PD : Pull-Down

Table 3.6-4 拡張コネクタ CN4 ピンアサイン

4. テクニカルデータ

4.1 外形寸法

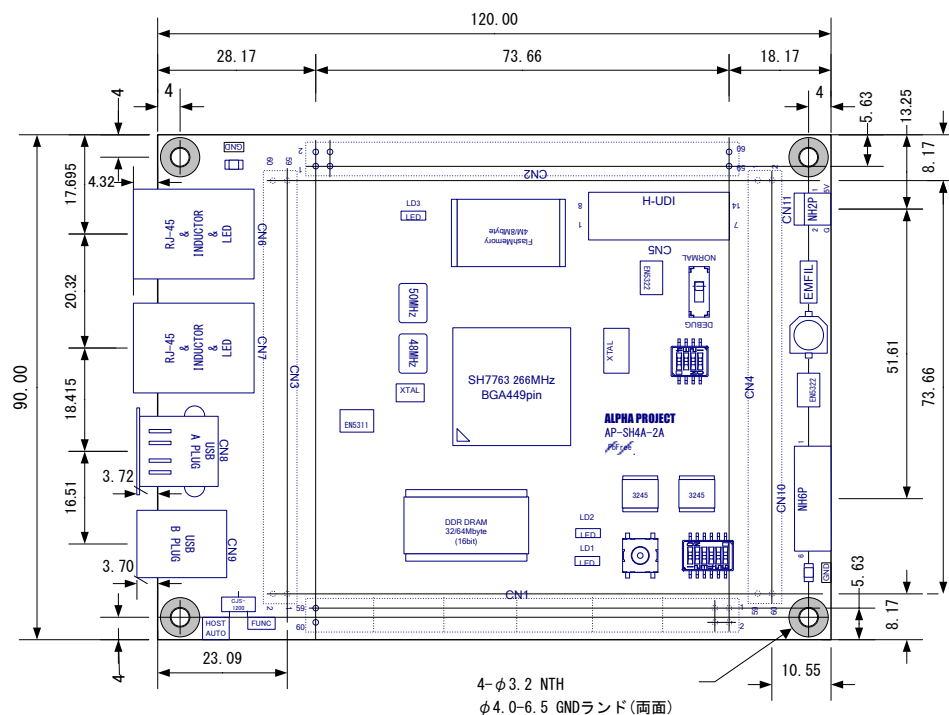


Fig 4.1-1 AP-SH4A-2A 外形寸法図

4.2 回路図

回路図は、弊社ホームページよりダウンロードできます。

詳しくは、製品添付の「マニュアル・サンプルプログラムのダウンロード・保証のご案内」をご覧ください。

4.3 外部回路との接続方法

外部に回路を拡張する場合には、スタッキング接続が最も一般的な方法です。

リボンケーブル等で接続する方法もありますが、長さに比例して信号が劣化しますので注意してください。

本ボードの拡張コネクタは全て 2.54mm ピッチで配置されているので、拡張の基板には市販のユニバーサル基板が使用できます。

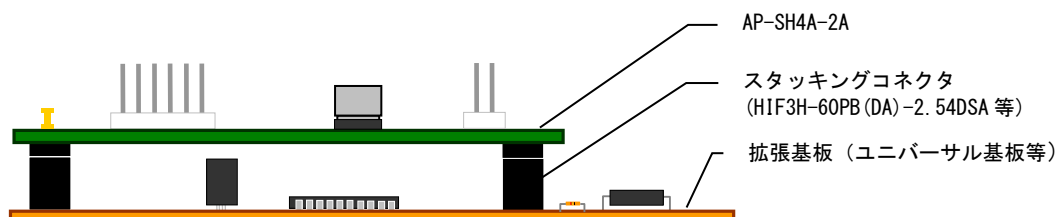


Fig 4.3-1 外部回路との接続例

※ CN1～CN4 用のコネクタは CPU ボードオプション品 (拡張コネクタセット) として取り扱いしておりますので、お問い合わせください。

4.4 放熱処理

AP-SH4A-2A は、使用条件によっては CPU が非常に高熱になる場合があります、システムに影響を及ぼす可能性があります。

その場合には、付属のヒートシンクを CPU に取り付け、放熱処理を行ってください。

ただし、本処理は CPU のジャンクション温度や、他デバイスを動作保証温度範囲内に保つことを保証するものではなく、放熱対策の一例になります。

使用する筐体、他熱源等の影響により、本処理を行った場合でも CPU のジャンクション温度や他デバイスが動作保証温度範囲を超える場合がありますので、ご注意ください。

放熱処理についての詳細は SH7763 グループハードウェアマニュアルを参照してください。

4.4.1 ヒートシンクの取り付け方法

AP-SH4A-2A に付属するヒートシンクの取り付け方法を以下に示します。

- ① ヒートシンク裏面の両面テープを剥がします。

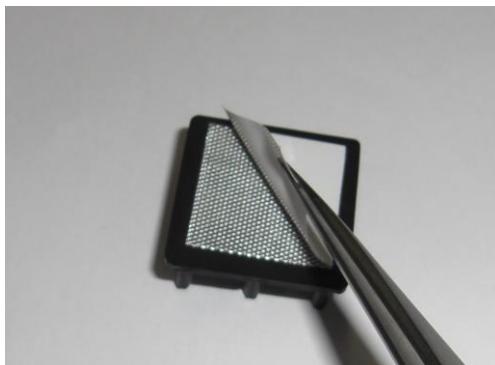


Fig 4.4-1 ヒートシンクの取り付け 1

- ② ヒートシンクが CPU の中心にくるように、CPU の上方にヒートシンクを貼り付けます。

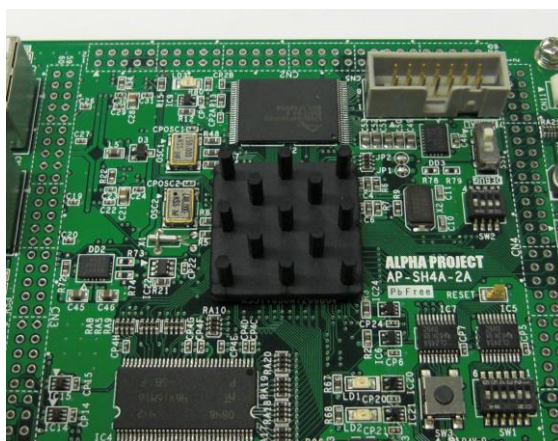


Fig 4.4-2 ヒートシンクの取り付け 2

4.5 CPU 内蔵機能の LCD コントローラの使用について

SH7763 内蔵の LCD コントローラは PTI5、PTJ[7..1]、PTK[7..0]、PTL[7..0] 端子に機能が割り振られています。

AP-SH4A-2A では、PTJ[7..0] 端子を RMII1 機能で占有しており、拡張コネクタに信号が引き出されていません。

そのため、SH7763 内蔵の LCD コントローラを使用するためには、PTB[7..0]、PTC[6..0]、PTD[7..0] に割り当てられている LCD コントローラのミラー端子 (LCDM) を使用する必要があります。

ただし、LCD コントローラのミラー端子は、PCI コントローラ等の機能と一部兼用になっているため、LCD コントローラのミラー端子を使用する場合は PCI コントローラ等、他機能を使用することができなくなりますのでご注意ください。

また、LCD クロックソース入力端子 LCD_CLK にはミラー端子はありませんので、外部から LCD クロックを入力することはできません。LCD コントローラを使用する場合には必ず LCDC インプットクロックレジスタ (LDICKR) の入力クロック選択ビット (ICKSEL[1:0]) を「周辺クロック 0 を選択」に設定し、クロック分周比レジスタ (DCDR[5..0]) の値で LCD クロックを設定してください。

LCDC ミラー端子	I/O ポート	I/O ポート以外の機能			
		機能 1	機能 2	機能 3	機能 4
LCDM_D2	PTB7	AD6			
LCDM_D3	PTB6	CBE0			
LCDM_M_DISP	PTB5	AD14			
LCDM_D8	PTB4	CBE1			
LCDM_D6	PTB3	AD9			
LCDM_D7	PTB2	AD11			
LCDM_D9	PTB1	#SERR			
LCDM_D10	PTB0	#PERR			
LCDM_CL1	PTC6	AD5			
LCDM_FLM	PTC5	AD0	MMC_CD		
LCDM_CL2	PTC4	AD7	MMC_CMD		
LCDM_D4	PTC3	AD8	#MMC_ODMOD		
LCDM_D0	PTC2	AD2			
LCDM_D1	PTC1	AD4			
LCDM_D5	PTC0	AD10	MMC_DAT		
LCDM_VEPWC	PTD7	#PCIRESET	PCC_RESET	GET1_ETXD7	
LCDM_VCPWC	PTD6	#REQ2	PCC_BVD1	GET1_ETXD5	SS11_SCK
LCDM_D14	PTD5	AD18	#PCC_CD2	GET1_ETXD6	SS11_SDATA
LCDM_D0N	PTD4	#STOP	#PCC_CD1	SIOF0_MCLK	SS11_WS
LCDM_D12	PTD3	#PCIFRAME	PCC_BVD2	SIOF0_SCK	#HAC_RES
LCDM_D11	PTD2	#TRDY	#PCC_RDY	SIOF0_RXD	HAC_SYNC
LCDM_D15	PTD1	CBE2	#PCC_VS2	SIOF0_TXD	HAC_SD_OUT
LCDM_D13	PTD0	#IRDY	#PCC_VS1	SIOF0_SYNC	HAC_SD_IN

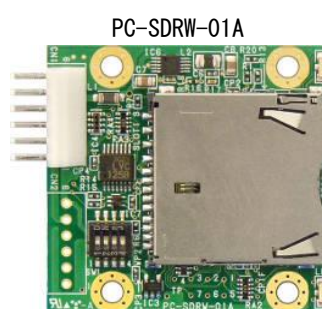
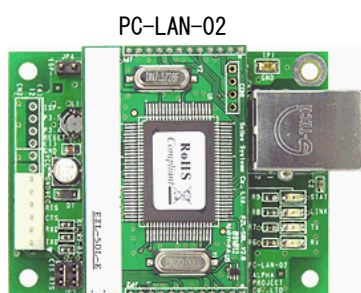
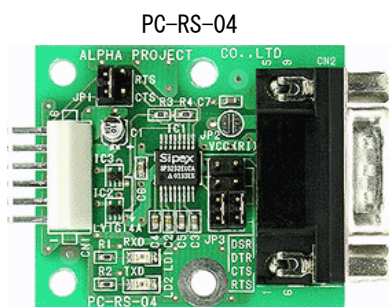
LCD コントローラのミラー端子を使用する場合は、それ以外の機能を使用することはできません。

Fig 4.5-2 LCD コントローラミラー端子の使用について

5. 関連製品のご案内

5.1 通信アダプタ

通信コネクタ (CN10) に通信アダプタを接続することで、さまざまな通信に対応することができます。

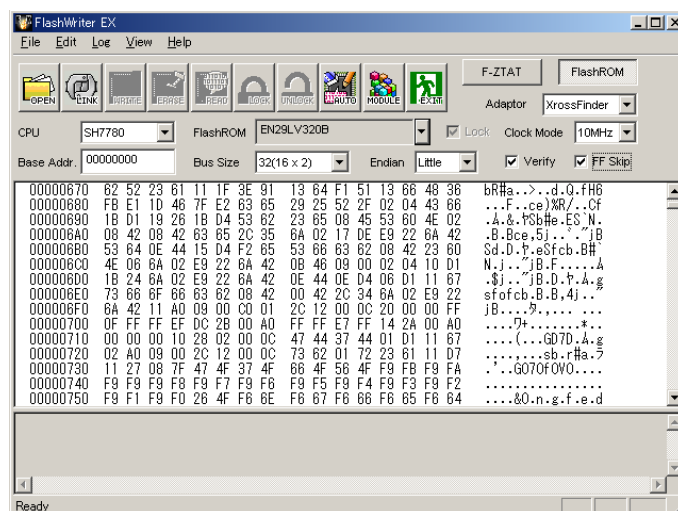


製品名	製品機能
PC-RS-04	TTL シリアル⇄RS232C コンバータ
PC-USB-04	TTL シリアル⇄USB コンバータ
PC-LAN-02	TTL シリアル⇄LAN コンバータ
PC-SDRW-01A	TTL シリアル⇄SD カード

※2021 年 2 月現在の状況となっており、予告なしに変更される場合があります。

5.2 FLASH 書き込みツール

FlashWriterEX は、ルネサス SuperH マイコン用の FLASH 書き込みソフトで 800 種類以上の FLASHROM と FLASHROM 内蔵型のマイコンに対応しています。また、バージョンアップソフトとして、配布に便利なライティングモジュールの作成機能も搭載しています。

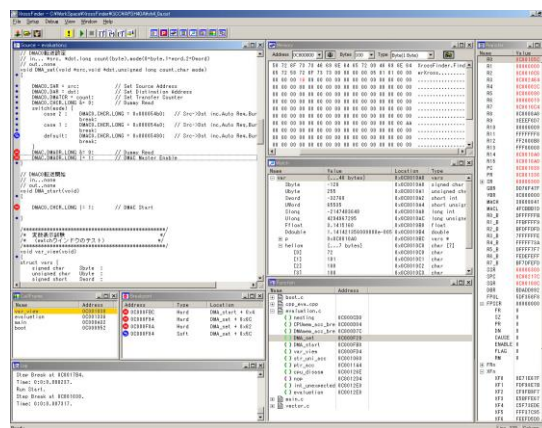


5.3 デバッグツール

JTAG デバッガ「XrossFinder」は、ルネサス SuperH マイコンに対応した JTAG (H-UDI) デバッガです。小型で USB バスパワーに対応しているので、省スペースで快適なデバッグ環境を実現しています。

GNU C/C++、ルネサス製 C/C++ クロスコンパイラに対応しています。

低価格なので、初めて導入される方や大量に導入を検討されているお客様にも最適です。



6. 製品サポートのご案内

●ユーザ登録

ユーザ登録は弊社ホームページにて受け付けております。ユーザ登録をしていただきますと、バージョンアップや最新の情報等を E-Mail でご案内させていただきますので、是非ご利用ください。

弊社ホームページアドレス <https://www.apnet.co.jp>

●修理の依頼

修理をご依頼いただく場合は、下記サイトにある製品保証規定と修理規定をご確認の上、「お問い合わせフォーム」より製品サポートへご連絡ください。

修理・故障に関するお問い合わせ

<https://www.apnet.co.jp/support/index.html>

●製品サポートの方法

製品サポートについては、FAX もしくは E-Mail でのみ受け付けております。お電話でのお問い合わせは受け付けておりませんのでご了承ください。なお、お問い合わせの際には、製品名、使用環境、使用方法等、問題点などを詳細に記載してください。

技術的なお問い合わせ

E-Mail query@apnet.co.jp

以下の内容に該当するお問い合わせにつきましては受け付けておりませんのであらかじめご了承ください。

- 本製品の回路動作及びCPUおよび周辺デバイスの使用方法に関するご質問
- ユーザ回路の設計方法やその動作についてのご質問
- 関連ツールの操作指導
- その他、製品の仕様範囲外の質問やお客様の技術によって解決されるべき問題

●ソフトウェアのサポート

ソフトウェアに関する技術的な質問は、受け付けておりませんのでご了承ください。
サポートをご希望されるお客様には、個別に有償にて承りますので弊社営業までご相談ください。

7. エンジニアリングサービスのご案内

弊社製品をベースとしたカスタム品やシステム開発を承っております。

お客様の仕様に合わせて、設計から OEM 供給まで一貫したサービスを提供いたします。

詳しくは、弊社営業窓口までお問い合わせください。

営業案内窓口

T E L	053-401-0033（代表）
F A X	053-401-0035
E - M a i l	sales@apnet.co.jp

改定履歴

版数	日付	改定内容
1 版	2009/09/14	新規作成
2 版	2013/06/27	Table 1.3-1 仕様概要 誤記を修正 ルネサステクノロジの社名をルネサスエレクトロニクスに変更
3 版	2021/02/05	梱包内容 変更 「取り扱い上の注意」修正 「保証」修正 「参考 URL」修正 Table 1.3-1、Fig 1.5-1、2.2 章 -Spansion 社名を Cypress に変更 Table 2.4-2 EEPROM 格納データ(出荷時) 追加 Fig 3.1-4 MAC アドレスの割り当てと EEPROM への保存 追加 関連製品のご案内を更新(5 章) 製品サポートのご案内を更新(6 章) エンジニアリングサービスのご案内を更新(7 章)

参考文献

「SH7763 グループハードウェアマニュアル」 ルネサス エレクトロニクス株式会社
その他 各社データシート

本文書について

- ・本文書の著作権は株式会社アルファプロジェクトが保有します。
- ・本文書の内容を無断で転載することは一切禁止します。
- ・本文書の内容は、将来予告なしに変更されることがあります。
- ・本文書の内容については、万全を期して作成いたしましたが、万一ご不審な点、誤りなどお気付きの点がありましたら弊社までご連絡ください。
- ・本文書の内容に基づき、アプリケーションを運用した結果、万一損害が発生しても、弊社では一切責任を負いませんのでご了承ください。

商標について

- ・ SH-4A および SH7763 は、ルネサス エレクトロニクス株式会社の登録商標、商標または商品名称です。
- ・ その他の会社名、製品名は、各社の登録商標または商標です。



株式会社アルファプロジェクト
〒431-3114
静岡県浜松市東区積志町 8 3 4
<https://www.apnet.co.jp>
E-Mail : query@apnet.co.jp