

汎用CPLDボード周辺支援機器シリーズ

---

# EZ - D L P G

---

ハードウェア・マニュアル

初版 2000/03/20

ALPHA PROJECT Co.,LTD

# EZ-DLPG Hardware Manual

この度は、当社製品「EZ-DLPG」をご購入いただき、誠にありがとうございます。  
本製品は弊社汎用CPLDボード用ダウンロード&プログラミングユニットです。  
本製品をお役立ていただくために本マニュアルを十分お読みくださいますようお願いいたします。  
今後とも、弊社製品をご愛顧賜りますよう宜しくお願いいたします。

本製品の内容及び仕様は予告なしに変更されることがありますのでご了承ください。  
本製品は万全の注意を払って製作されていますが、万一初期不良であった場合、お買い上げ頂いた販売店へ保証書を添えてご持参下さい。  
本製品についてのお問い合わせは下記のFAXもしくはE-MAILにてお願いします。なお、CPLD自体の機能等についてのお問い合わせには回答しかねますのでご了承下さい。  
本書は万全を期して作製しておりますが、ご不明な点、誤り、記入漏れなど、お気づきの点がございましたら弊社までご一報いただければ幸いです。  
本書に記載される会社名、商品名は各社の商標及び登録商標です。

お使いになる前に

<梱包の確認>

次のものが揃っているかどうかを確認して下さい。  
万一足りないものがあれば、販売店まですみやかにご連絡下さい。

・EZ-DLPG	1個
・PC接続用ケーブル（25PIN）	1本
・ハードウェアマニュアル・フロッピーディスク	1枚
・保証書	1枚
・マニュアルの閲覧方法について	1枚

お問い合わせ先

株式会社 アルファプロジェクト

〒433-8120 静岡県浜松市上島4-4-24

FAX (053)464-3737 技術部 担当者宛

E-MAIL query@apnet.co.jp

## 目 次

<b>1 . 製品概要</b>	<b>1</b>
1 . 1 概要	1
1 . 2 機能及び特徴	1
1 . 3 仕様	1
<b>2 . 機能説明</b>	<b>2</b>
2 . 1 動作モード	2
2 . 2 接続方法	2
2 . 3 MAX+plus の設定	3
<b>3 . 技術資料</b>	<b>4</b>
3 . 1 端子配列	4
3 . 2 回路構成	4

## 1. 製品概要

### 1.1 概要

本ボード「EZ-DLPG」は、弊社CPLDボードシリーズ「EZ-10K10A」「EZ-10K30A」等に使用するダウンロードユニットです。

アルテラ社「ByteBlasterMV」と互換ですのでアルテラ社「MAX+plus」で使用が可能です。

### 1.2 機能及び特徴

- ・MAX+plusにてコンパイルしたプログラムをCPLDにコンフィギュレーション可能
- ・MAX+plusにてコンパイルしたプログラムをコンフィギュレーションデバイスにプログラミング可能
- ・電源電圧5Vと3.3Vで動作可能

### 1.3 仕様

EZ-DLPG仕様

入出力	25PINコネクタ×1 (PCパラレルポートインタフェース) 10PINコネクタ×1 (ByteBlasterインタフェース)
電源電圧	CPLDボードより給電(5V/3.3V両対応)
消費電流	MAX 50mA
使用環境	0~50 20~80%RH 結露なし
寸法	60×50 (mm)

## 2. 機能説明

### 2.1 動作モード

本ボードはMAX+plus の動くPCから汎用CPLDボードへのダウンロード動作を行います。ダウンロードには2つのモードがあります。

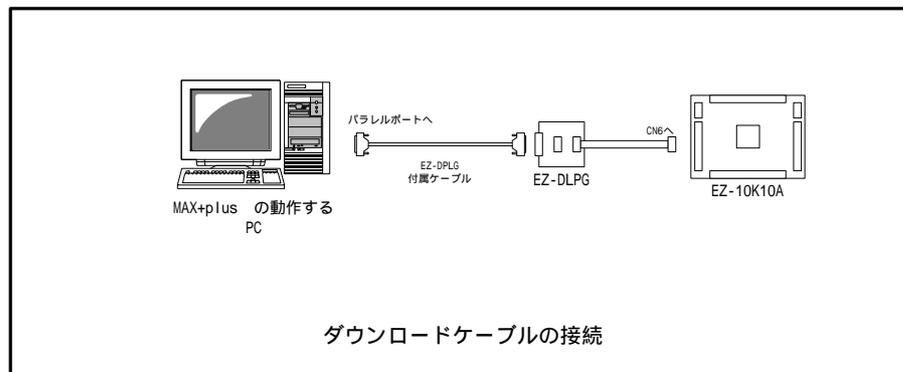
PS (Passiv Serial) モード：コンパイルしたプログラムをCPLDへ直接コンフィギュレーション。

JTAGモード：コンパイルしたプログラムをコンフィギュレーションデバイスへプログラミング。

これら2つの動作モードはボード側で自動で切り換わりますので設定等の必要はありません。

### 2.2 接続方法

本ボードは下図のようにPCとCPLDボードに接続します。



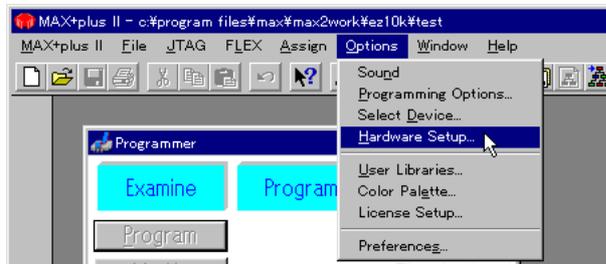
接続には付属の25ピンパラレルケーブルを使用して下さい。

## 2.3 MAX+plus の設定

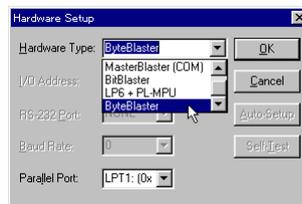
本ボードを接続してダウンロードを行う際にはMAX+Plus にてハードウェア設定が必要です。  
メニューバーの「MAX+plus」-「Programmer」を選択。



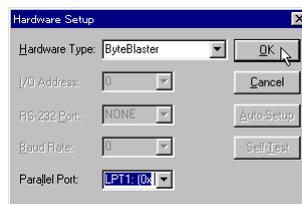
Programmer ウィンドウが立ち上がった後、メニューバーの「Options」-「Hardware Setup...」を選択。



Hardware Setup ダイアログの「Hardware Type:」で「Byteblaster」を選択。



使用のPCの環境に合わせて「Parallel Port:」を選択して「OK」ボタンを押す。



以上で設定は終了です。

## 3 . 技術資料

### 3 . 1 端子配列

本ボードのCN1はPCとのインタフェース、CN2はCPLDボードへのインタフェースです。  
以下に本ボードの端子配列を示します。

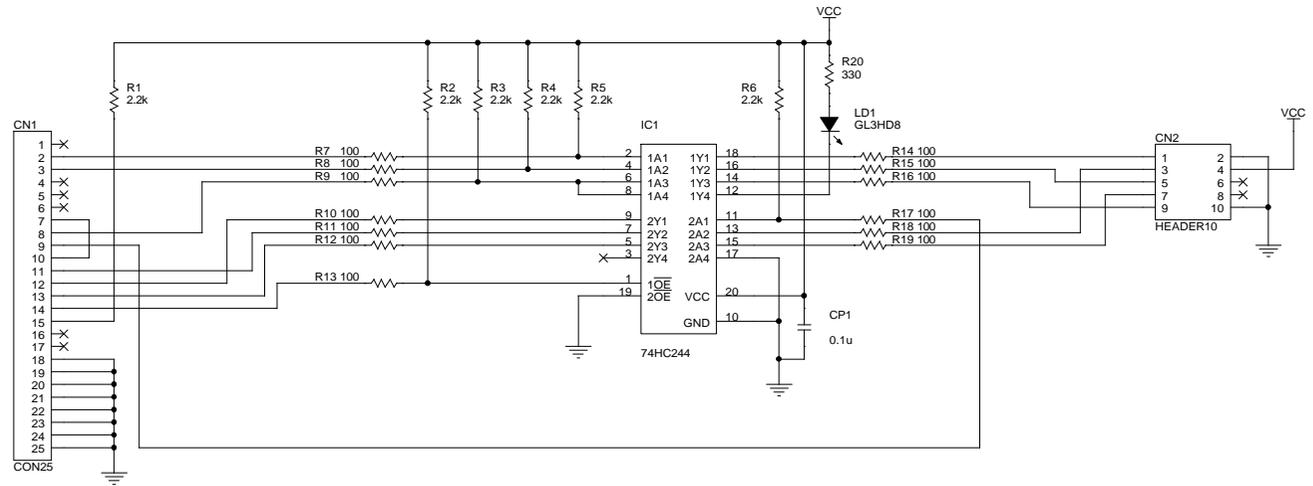
CN1 端子配列

Pin	PS MODE	JTAG MODE
2	DCLK	TCK
3	nCONFIG	TMS
8	DATA0	TDI
11	CONF_DONE	TDO
13	nSTATUS	-
15	VCC	VCC
18-25	GND	GND

CN2 端子配列

Pin	PS MODE	JTAG MODE
1	DCLK	TCK
2	GND	GND
3	CONF_DONE	TDO
4	VCC	VCC
5	nCONFIG	TMS
6	-	-
7	nSTATUS	-
8	-	-
9	DATA0	TDI
10	GND	GND

### 3 . 2 回路構成



Pin	PS MODE	JTAG MODE
2	DCLK	TCK
3	nCONFIG	TMS
8	DATA0	TDI
11	CONF_DONE	TDO
13	nSTATUS	
15	VCC	VCC
18-25	GND	GND

Pin	PS MODE	JTAG MODE
1	DCLK	TCK
2	GND	GND
3	CONF_DONE	TDO
4	VCC	VCC
5	nCONFIG	TMS
6		
7	nSTATUS	
8		
9	DATA0	TDI
10	GND	GND

ALPHA PROJECT CO.,LTD			
Title			
EZ-DLPG (DownLoad & ProGraming adapter)			
Size	Document Number	Rev	
A3	CD-DLPG-0011-001	1.0	
Date:	Thursday, March 02, 2000	Sheet	1 of 1