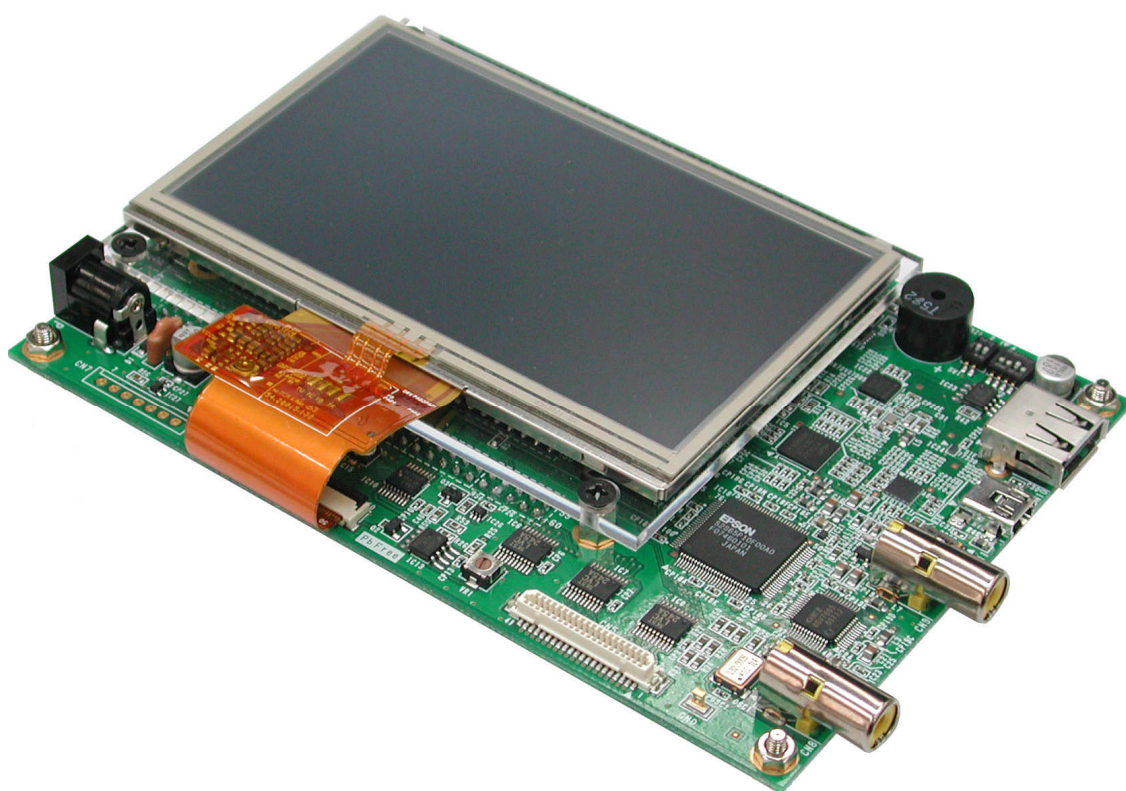


EPSON 製 LCD コントローラ/USB コントローラ評価ボード

EV-EP-010A

Hardware Manual

1 版



ALPHA PROJECT

<http://www.apnet.co.jp>



ご使用になる前に

このたびはEV-EP-010A/SH-4A または EV-EP-010A/SH-2A をお買い上げいただき誠にありがとうございます。
本製品をお役立て頂くために、このマニュアルを十分お読みいただき、正しくお使い下さい。
今後共、弊社製品をご愛顧賜りますよう宜しくお願いいたします。

梱包内容

本製品は、下記の品より構成されております。梱包内容をご確認のうえ、万が一、不足しているものがあればお買い上げの販売店までご連絡ください。

EV-EP-010A/SH-4A 梱包内容

●EV-EP-010A/SH-4A* ¹	1 台	●CD-ROM	2 枚
●AC アダプタ	1 個	●保証書	1 枚

*1 EV-EP-010A/SH-4A : EV-EP-010A、AP-SH4A-1A、LCD、スペーサ組み立て済

EV-EP-010A/SH-2A 梱包内容

●EV-EP-010A/SH-2A* ²	1 台	●CD-ROM	2 枚
●AC アダプタ	1 個	●保証書	1 枚

*2 EV-EP-010A/SH-2A : EV-EP-010A、AP-SH2A-0A、LCD、スペーサ組み立て済

■本製品の内容及び仕様は予告なしに変更されることがありますのでご了承ください。

取り扱い上の注意



- 本製品には、民生用の一般電子部品が使用されています。宇宙、航空、医療、原子力、運輸、交通、各種安全装置などで人命、事故に関わる特別な品質、信頼性が要求される用途でのご使用はご遠慮ください。
- 極端な高温下や低温下、または振動の激しい環境での使用はご遠慮ください。
- 水中、高湿度、油の多い環境での使用はご遠慮ください。
- 腐食性ガス、可燃性ガス等の環境中での使用はご遠慮ください。
- 基板の表面が水に濡れていたり、金属に接触した状態で電源を投入しないでください。
- 定格を越える電源を加えないでください。

- ノイズの多い環境での動作は保証しかねますのでご了承ください。
- 発煙や発火、異常な発熱があった場合には、すぐに電源を切ってください。
- 本書に記載される製品および技術のうち、「外国為替および外国貿易法」に定める規制貨物等（技術）に該当するものを輸出または国外に持ち出す場合には同法に基づく輸出許可が必要です。
- 本製品に付属するマニュアル、回路図の著作権は（株）アルファプロジェクトが保有しております。これらを無断で転用、掲載、譲渡、配布することは禁止します。

保証

- 本製品は万全の注意を払って製作されていますが、万一初期不良品であった場合、お買い上げ頂いた販売店へ保証書を添えてご返却ください。（弊社より直接お買い上げのお客様については、出荷時に全て登録済みとなっております。）
- 万が一、本製品を使用して事故または損失が発生した場合、弊社では一切その責を負いません。
- 保証内容、免責等につきましては、添付の保証書をご覧ください。
- 本製品を仕様範囲を越える条件において使用された場合については、動作は保証されません。
- 製品を改造した場合、保証は一切適用されません。
- 他社製品との接続互換性および相性問題は保証いたしません。

参考資料

本製品に付属している CD-ROM には、下記の参考資料が収録されておりますので、本マニュアルと合わせてご覧ください。

- | | |
|--------------------------|----------|
| ■S1D13774B02B テクニカルマニュアル | セイコーエプソン |
| ■S1R72V27 データシート | セイコーエプソン |
| ■その他セイコーエプソン社デバイスデータシート | |
| ■その他各社デバイスデータシート | |

参考 URL

下記の URL に本製品に関連するデバイスおよび規格の情報が掲載されておりますので、参考になしてください。

- | | |
|----------------------|---|
| ■セイコーエプソン株式会社 電子デバイス | http://www.epson.jp/device/index.htm |
| ■エプソントヨコム株式会社 | http://www.epsontoyocom.co.jp/ |
| ■株式会社ルネサステクノロジ | http://japan.renesas.com/ |

* 参考資料について

- ・ CD-ROM に付属している参考資料を使用する際は、各社の Web サイト等から、最新版であるかを確認し、常に最新版を参照してください。
- ・ 各社の各種ドキュメント、及び Web サイト URL は、予告なく変更されることがあります。
- ・ セイコーエプソン社のドキュメントの中には、入手する際に事前にユーザ登録が必要なものがあります。適宜ユーザ登録をしてからドキュメントを入手してください。
- ・ セイコーエプソン社のサイトでユーザ登録する際には、依頼理由として「アルファプロジェクト社製 EV-EP-010A を購入」と必ず記入してください。
- ・ 各社の IC に関するお問い合わせは、各社のお問い合わせ窓口宛にお願いします。

目 次

1. 概要	1
1.1 製品概要	1
1.2 機能及び特長	1
1.3 仕様概要	2
1.4 外形仕様	3
1.5 回路構成	5
1.6 アドレスマップ	6
1.7 I/O 割り当て	8
1.8 I ² C バス	12
2. 機能	13
2.1 CPLD	13
2.2 LCD コントローラ	15
2.3 USB コントローラ	15
2.4 EEPROM	17
2.5 割り込み	18
2.6 ディップスイッチ	19
2.7 ブザー	21
2.8 リセット	22
3. 外部インタフェース	23
3.1 CPU ボード接続コネクタ	23
3.2 パラレル LCD インタフェース	29
3.3 シリアル LCD インタフェース	34
3.4 タッチパネルインタフェース	35
3.5 ビデオ入力インタフェース	36
3.6 ビデオ出力インタフェース	37
3.7 USB インタフェース	38
3.8 電源	39
4. テクニカルデータ	40
4.1 外形寸法	40
5. 関連製品のご案内	41
5.1 通信アダプタ	41
5.2 FLASH 書き込みツール	42
5.3 デバッグツール	43

6. 製品サポートのご案内	44
7. エンジニアリングサービスのご案内	45

1. 概要

1.1 製品概要

EV-EP-010A は EPSON 製 LCD コントローラ「S1D13774」、USB コントローラ「S1R72V27」を搭載したデバイス評価ボードです。弊社製 CPU ボード AP-SH4A-1A (SH-4A) 及び AP-SH2A-0A (SH-2A) と接続が可能です。OS に TOPPERS/ASP を採用したサンプルプログラムが付属されますので、すぐにデバイスの評価や、ソフトウェアの開発を行うことができます。

1.2 機能及び特長

■ EPSON社 LCDコントローラ「S1D13774B02B」、「S1R72V27B05」搭載

デバイスの評価に必要なハードウェア、ソフトウェアがすべて揃っていますので、すぐに評価を始めることができます。

■ CPUにルネサス社製SH-2A、SH-4Aを採用

SH7211 (SH-2A) および SH7730A (SH-4A) を採用していますので、豊富な開発環境を利用して開発を行うことができます。

■ タッチパネル付WQVGAカラーLCD搭載

TFTタッチパネル付4.3インチカラーLCDを搭載しています。

■ ハードウェア仕様を全て公開

回路図を含むハードウェア仕様を全て公開していますので、デバッグや、ユーザ回路の設計にお役立ていただけます。

■ 豊富なサンプルソフトウェア

- ・ソースコードが付属

各種デバイスドライバを含むサンプルソースコードを公開していますので、すぐに評価が始められます。

- ・標準OSにTOPPERS/ASPを採用

標準OSにはTOPPERS/ASPカーネルを採用しています。デバイスドライバを含め、全てロイヤリティフリーで利用できます。

1.3 仕様概要

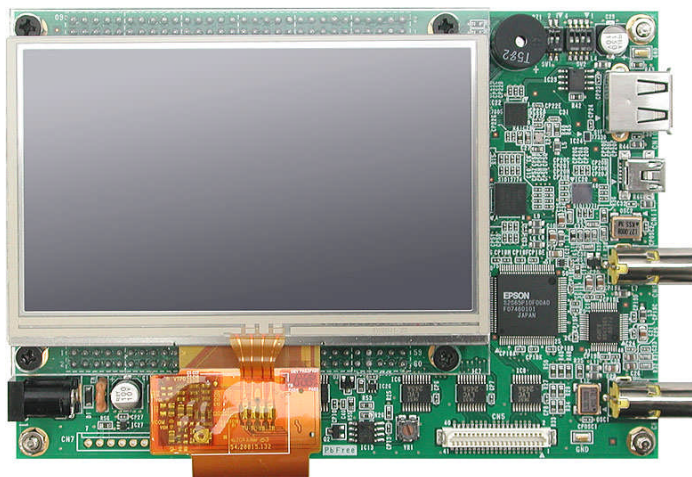
EV-EP-010A 仕様

機能	仕様
対応 CPU ボード	AP-SH4A-1A (SH7730A)、AP-SH2A-0A (SH7211)
LCD コントローラ	S1D13774B02B (EPSON 製) 入力クロック 27MHz
USB コントローラ	S1R72V27B05 (EPSON 製) HIGH-Speed 対応 Host/Function (Host/Function は排他)
ビデオ入力	NTSC/PAL 対応ビデオデコーダ ML86V7665 (OKI 製) I/P コンバータ S2S65P10 (EPSON 製) 入力インピーダンス 73Ω
ビデオ出力	コンポジット出力 ビデオエンコーダ S1D13771 (EPSON 製)
LCD	A043F01 V2 (AUO 製) TFT4.3 インチタッチパネル付カラーLCD WQVGA (480x272 dot)
タッチパネルコントローラ	TSC2007 (TI 製)
CPLD	XC2C128-6TQG144C (XILINX 製)
コネクタ	LCD I/F (パラレル) 50pin FPC コネクタ 41pin FPD1-1 コネクタ LCD I/F (シリアル) 7pin コネクタ USB I/F USB A コネクタ USB B コネクタ ビデオ入力 RCA ジャック ビデオ出力 RCA ジャック 電源 DC ジャック CPU ボード接続コネクタ 50pin コネクタ x 3 60pin コネクタ x 2
電源	DC5.0V±5%
消費電流	EV-EP-010A/SH-4A Typ 約 350 mA (弊社サンプルプログラム動作、USB 未使用時) EV-EP-010A/SH-2A Typ 約 350 mA (弊社サンプルプログラム動作、USB 未使用時)
使用環境条件	温度 0°C~50°C (結露なし)
寸法	100×145 mm (突起物を除く)

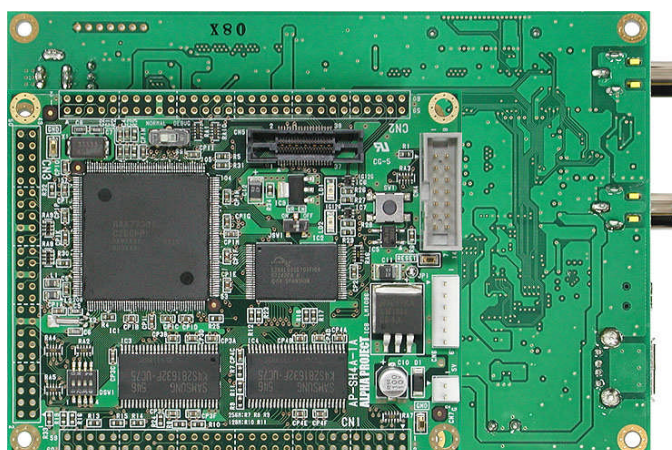
Table 1.3-1 仕様概要

1.4 外形仕様

〈部品面〉



〈半田面 (EV-EP-010A/SH-4A)〉



〈半田面 (EV-EP-010A/SH-2A)〉

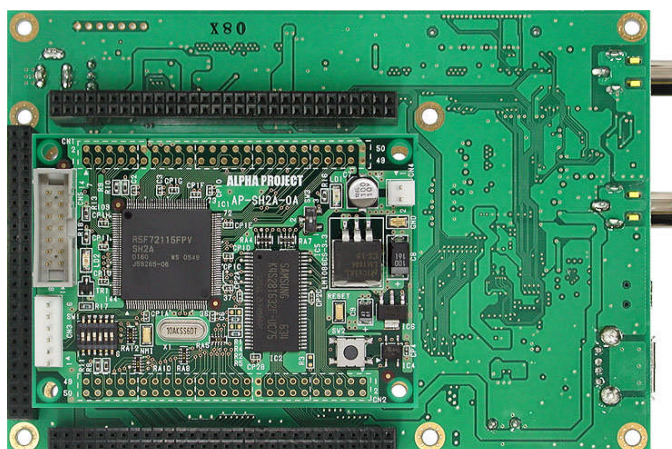
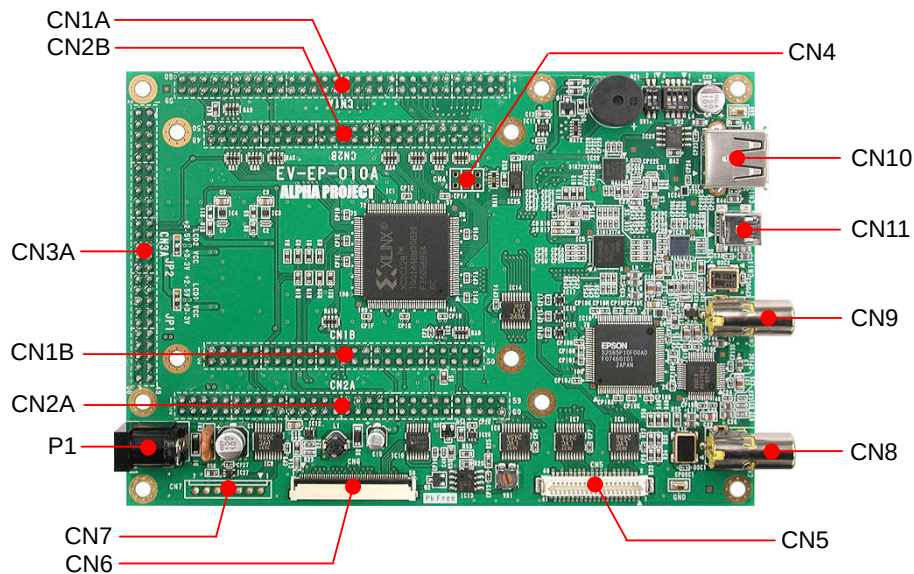


Fig 1.4-1 外形図 (接続済)

〈部品面〉



〈半田面〉

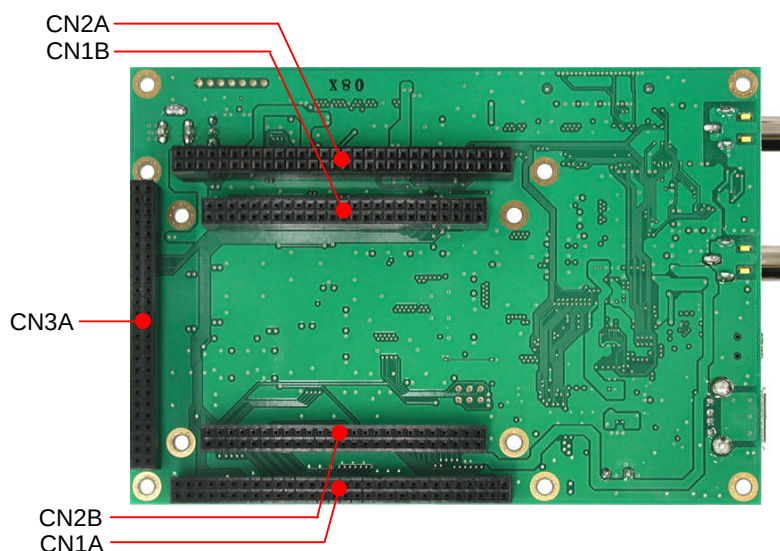


Fig 1.4-2 外形図 (EV-EP-010A 単体)

コネクタ番号	コネクタ型番/メーカー	用途	備考
CN1A、CN2A	HIF3H-60DA-2.54DSA/ヒロセ	CPU ボード接続コネクタ	
CN1B、CN2B、CN3A	HIF3H-50DA-2.54DSA/ヒロセ	CPU ボード接続コネクタ	
CN4	XC8T-0631/OMRON	JTAG コネクタ	
CN5	DF9-41S-1V/ヒロセ	パラレルLCD コネクタ	
CN6	XF2M-5015-1A/OMRON	パラレルLCD コネクタ	
CN7	B7B-EH/日圧	シリアルLCD コネクタ	未実装
CN8	JPJ2545-01-540/ホシデン	ビデオ入力コネクタ	
CN9	JPJ2545-01-540/ホシデン	ビデオ出力コネクタ	
CN10	CU01SAH1S00/cvilux	USB A コネクタ	
CN11	CU04SCM15B-T0/cvilux	USB mini B コネクタ	
P1	MK-179/マル信無線	電源コネクタ	

Table 1.4-1 コネクター一覧

1.5 回路構成

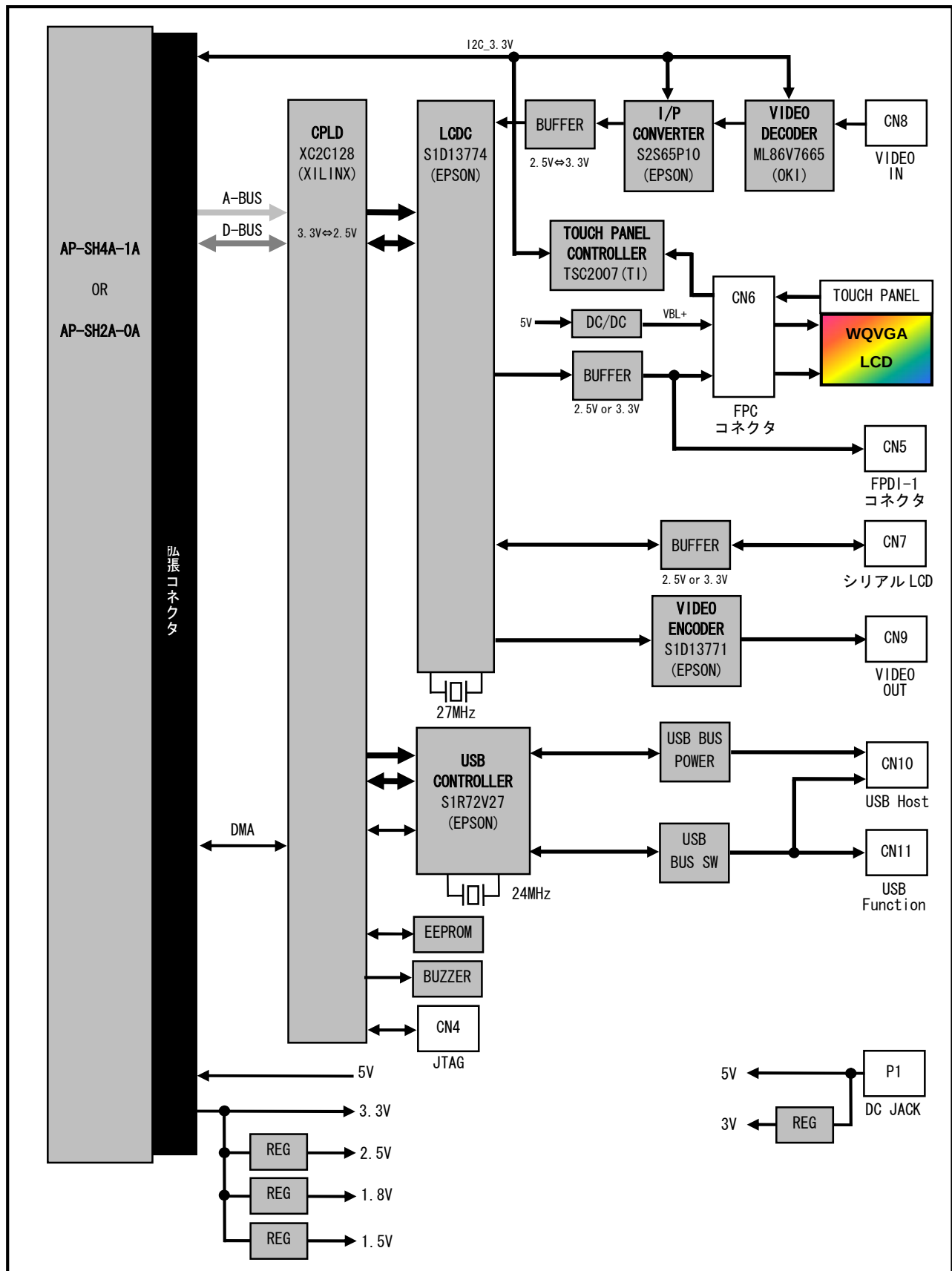


Fig 1.5-1 EV-EP-010A 構成ブロック図

1.6 アドレスマップ

動作モードの設定については CPU ボードのハードウェアマニュアルを参照してください。

EV-EP-010A/SH-4A

領域	アドレス (P0)	アドレス (P1)	デバイス	BSC 設定
エリア 0	H' 00000000	H' A0000000	FLASHROM	16bit 通常メモリ空間
	H' 003FFFFFFF	H' A03FFFFFFF	4MByte	
	H' 00400000	H' A0400000	イメージ	
	H' 03FFFFFFF	H' A3FFFFFFF		
エリア 1	H' 04000000	H' A4000000	内部 I/O	
	H' 07FFFFFFF	H' A7FFFFFFF		
エリア 2	H' 08000000	H' A8000000	未使用	
	H' 0BFFFFFFF	H' ABFFFFFFF		
エリア 3	H' 0C000000	H' AC000000	SDRAM	32bit SDRAM 空間
	H' 0DFFFFFFF	H' ADFFFFFFF	32MByte	
	H' 0EFFFFFFF	H' AEFFFFFFF	イメージ	
	H' 0FFFFFFF	H' AFFFFFFF		
エリア 4	H' 10000000	H' B0000000	CPLD	8bit 通常メモリ空間
	H' 13FFFFFFF	H' B3FFFFFFF		
エリア 5A	H' 14000000	H' B4000000	LCDC	16bit 通常メモリ空間
	H' 15FFFFFFF	H' B5FFFFFFF		
エリア 5B	H' 16000000	H' B6000000	USB コントローラ	16bit 通常メモリ空間
	H' 17FFFFFFF	H' B7FFFFFFF		
エリア 6A	H' 18000000	H' B8000000	未使用	
	H' 19FFFFFFF	H' B9FFFFFFF		
エリア 6B	H' 1A000000	H' BA000000	未使用	
	H' 1BFFFFFFF	H' BBFFFFFFF		
エリア 7	H' 1C000000	H' BC000000	予約	
	H' 1FFFFFFF	H' BFFFFFFF		

Fig 1.6-1 アドレスマップ (EV-EP-010A/SH-4A)

EV-EP-010A/SH-2A

領域	アドレス	デバイス	BSC 設定
－	H' 00000000 H' 0007FFFF	内蔵 ROM 512KByte	
－	H' 00080000 H' 01FFFFFF	予約	
エリア 0	H' 02000000 H' 03FFFFFF	CPLD	8bit 通常メモリ空間
エリア 1	H' 04000000 H' 07FFFFFF	LCDC S1D13774	16bit 通常メモリ空間
エリア 2	H' 08000000 H' 0BFFFFFF	USB コントローラ	16bit 通常メモリ空間
エリア 3	H' 0C000000 H' 0CFFFFFF	SDRAM 16MByte	16bit SDRAM 空間
	H' 0D000000 H' 0FFFFFFF	イメージ	
エリア 4	H' 10000000 H' 13FFFFFF	未使用	
エリア 5	H' 14000000 H' 17FFFFFF	未使用	
エリア 6	H' 18000000 H' 1BFFFFFF	未使用	
エリア 7	H' 1C000000 H' 1FFFFFFF	未使用	
－	H' 20000000 H' FFF7FFFF	予約	
－	H' FFF80000 H' FFF87FFF	内蔵 RAM 32KByte	
－	H' FFF88000 H' FFFBFFFF	予約	
－	H' FFFC0000 H' FFFCFFFF	SDRAM モード設定	
－	H' FFFD0000 H' FFFFBFFF	予約	
－	H' 1C000000 H' 1FFFFFFF	周辺 I/O	

Fig 1.6-2 アドレスマップ (EV-EP-010A/SH-2A)

1.7 I/O 割り当て

SH7730 または SH7211 の I/O ポートは、次の設定で使用してください。

EV-EP-010A/SH-4A

ポート	番号	入出力	ピン名	機能割り当て
A	7	入出力	PTA7/D23	D23
	6	入出力	PTA6/D22	D22
	5	入出力	PTA5/D21	D21
	4	入出力	PTA4/D20	D20
	3	入出力	PTA3/D19	D19
	2	入出力	PTA2/D18	D18
	1	入出力	PTA1/D17	D17
	0	入出力	PTA0/D16	D16
B	7	入出力	PTB7/D31	D31
	6	入出力	PTB6/D30	D30
	5	入出力	PTB5/D29	D29
	4	入出力	PTB4/D28	D28
	3	入出力	PTB3/D27	D27
	2	入出力	PTB2/D26	D26
	1	入出力	PTB1/D25	D25
	0	入出力	PTB0/D24	D24
C	7	–	PTC7/#SCIF5_RTS/PINTA7	–
	6	–	PTC6/#SCIF5_CTS/PINTA6	–
	5	–	PTC5/#SCIF4_RTS/PINTA5	–
	4	–	PTC4/#SCIF4_CTS/PINTA4	–
	3	–	PTC3/PINTA3	–
	2	–	PTC2/#SCIF3_RTS/SIM_RST/PINTA2	–
	1	–	PTC1/#SCIF3_CTS/PINTA1	–
	0	–	PTC0/SCIF_SCK/SIM_SCK/PINTA0	–
D	7	–	PTD7/DACK1	–
	6	–	PTD6/DREQ1	–
	5	出力	PTD5/DACK0	DACK0
	4	入力	PTD4/DREQ0	DREQ0
	3	–	PTD3/SCIF3_TXD/SIM_D	–
	2	–	PTD2/#RESETOUT	–
	1	–	PTD1/SCIF5_TXD	–
	0	–	PTD0/SCIF4_TXD	–
E	7	–	PTE7/SCIF3_RXD	–
	6	–	PTE6/SCIF4_RXD	–
	5	–	PTE5/#CS6A/#CE2B	–
	4	出力	PTE4/#CS5A/#CE2A	#CS5A
	3	–	PTE3/ SCIF5_RXD	–
	2	–	PTE1/SCIF4_SCK	–
	1	–	PTE0/SCIF5_SCK	–
F	3	–	PTF3/TPU0_T03/PINTB3	–
	2	–	PTF2/TPU0_T02/PINTB2	–
	1	–	PTF1/TPU0_T01/PINTB1	–
	0	–	PTF0/TPU0_T00/PINTB0	–

Fig 1.7-1 I/O 割り当て 1 (EV-EP-010A/SH-4A)

ポート	番号	入出力	ピン名	機能割り当て
G	5	－	PTG5/AUDCK	－
	4	－	PTG4/AUDSYNC	－
	3	－	PTG3/AUDATA3	－
	2	－	PTG2/AUDATA2	－
	1	－	PTG1/AUDATA1	－
	0	－	PTG0/AUDATA0	－
H	7	－	PTH7/TPU1_T01	－
	6	－	PTH6/	－
	5	－	PTH5/IIC_SDA/#ADTRG	－
	4	入力	PTH4/IRQ4	IRQ4
	3	入力	PTH3/IRQ3/#IRL3	IRQ3
	2	入力	PTH2/IRQ2/#IRL2	IRQ2
	1	入力	PTH1/IRQ1/#IRL1	IRQ1
	0	－	PTH0/IRQ0/#IRL0	－
J	7	－	PTJ7/TPU1_T01	－
	6	出力	PTJ6/STATUS0	PTJ6
	5	－	PTJ5/IRQ7	－
	4	－	PTJ4/IRQ6	－
	3	－	PTJ3/TEND0	－
	2	出力	PTJ2/#CAS	#CAS
	1	－	PTJ1/TEND1	－
	0	出力	PTJ0/#RAS	#RAS
K	7	出力	PTK7/#WE3/DQM0U/#IC10WR	#WE3
	6	出力	PTK6/#WE2/DQM0L/#IC10RD	#WE2
	5	出力	PTK5/CKE	CKE
	4	－	PTK4/#BS	－
	3	出力	PTK3/#CS5B/#CE1A	#CS5B
	2	出力	PTK2/#CS4	#CS4
	1	出力	PTK1/#CS3	#CS3
	0	－	PTK0/#CS2	－
L	7	－	PTL7/AN1	－
	6	－	PTL6/AN0	－
	5	－	PTL5/DA0	－
	4	－	PTL4/DA1	－
	1	出力	PTL1/IIC0_SCL	IIC0_SCL
	0	入出力	PTL0/IIC0_SDA	IIC0_SDA
M	3	－	PTM3/#CS6B/#CE1B	－
	1	－	PTM1/AN3	－
	0	－	PTM0/AN2	－
N	4	出力	PTN4	PTN4
	3	－	PTN3/IIC1_SCL	－
	2	入力	PTN2/#WAIT	#WAIT
	1	－	PTN1/#BREQ	－
	0	－	PTN0/#BACK	－
Q	7	－	PTQ7/#IREQOUT/#REFOUT	－
	2	－	PTQ2/SCIF0_TXD/IrDA0_TXD	－
	1	－	PTQ1/SCIF0_RXD/IrDA0_RXD	－
	0	－	PTQ0/SCIF0_SCK	－

Fig 1.7-2 I/O 割り当て 2 (EV-EP-010A/SH-4A)

ポート	番号	入出力	ピン名	機能割り当て
R	2	-	PTR2/SCIF1_TXD/IrDA1_TXD	-
	1	-	PTR1/SCIF1_RXD/IrDA1_RXD	-
	0	-	PTR0/SCIF1_SCK	-
S	4	出力	PTS4/#SCIF2_RTS/SIOF_SYNC	SCIF2_RTS
	3	入力	PTS3/#SCIF2_CTS/SIOF_MCK	SCIF2_CTS
	2	出力	PTS2/SCIF2_TXD/SIOF_TXD	SCIF2_TXD
	1	入力	PTS1/SCIF2_RXD/SIOF_RXD	SCIF2_RXD
	0	-	PTS0/SCIF2_SCK/SIOF_SCK	-
T	7	-	PTT7/A25	-
	6	-	PTT6/A24	-
	5	-	PTT5/A23	-
	4	-	PTT4/A22	A22
	3	-	PTT3/A21	A21
	2	-	PTT2/A20	A20
	1	-	PTT1/A19	A19
	0	-	PTT0/A0	A0

Fig 1.7-3 I/O 割り当て 3 (EV-EP-010A/SH-4A)

EV-EP-010A/SH-2A

ポート	番号	入出力	ピン名	機能割り当て
A	25	出力	PA25/A25/IRQ7/TIOCOB/TXD1	TXD1
	24	入力	PA24/A24/IRQ6/TIOCOB/RXD1	RXD1
	23	入力	PA23/A23/IRQ5/TIOCOB/SCK1	IRQ5
	22	出力	PA22/A22/IRQ4/TIOCOA	A22
	21	出力	PA21/A21/IRQ3	A21
	20	-	PA20/A20/IRQ2	-
	19	-	PA19/A19/IRQ1	-
	18	-	PA18/A18/IRQ0	-
	17	-	PA17/A17/TXD3	-
	16	-	PA16/A16/RXD3	-
	15	-	PA15/A15/SCK3	-
	14	出力	PA14/A14	A14
	13	出力	PA13/A13	A13
	12	出力	PA12/A12	A12
	11	出力	PA11/A11	A11
	10	出力	PA10/A10	A10
	9	出力	PA9/A9	A9
	8	出力	PA8/A8	A8
	7	出力	PA7/A7	A7
	6	出力	PA6/A6	A6
	5	出力	PA5/A5	A5
	4	出力	PA4/A4	A4
	3	出力	PA3/A3	A3
	2	出力	PA2/A2	A2
	1	出力	PA1/A1	A1
	0	出力	PA0/A0	A0

Fig 1.7-4 I/O 割り当て 1 (EV-EP-010A/SH-2A)

ポート	番号	入出力	ピン名	機能割り当て
B	30	－	PB30/#ASEBRKAK/#ASEBRK/#UBCTRG/#IRQOUT/#REFOUT	－
	29	入力	PB29/DREQ0/TIOCI1B	DREQ0
	28	出力	PB28/DACK0/TIOCI1A/RXD3	DACK0
	27	－	PB27/TEND0/TIOCI2A/TXD3/AUDATA0	－
	26	－	PB26/DREQ1/TIOCI2B/SCK3/AUDATA1	－
	25	－	PB25/DACK1/IRQ3/TCLKA/TXD3/AUDATA2	－
	24	－	PB24/TEND1/IRQ2/TCLKB/RXD3/AUDATA3	－
	23	－	PB23/DREQ2/TCLKC/TXD2/AUDCK	－
	22	－	PB22/DACK2/TCLKD/RXD2/AUDSYNC	－
	21	出力	PB21/#CS2/IRQ0/TIOCI3BS/RXD0	#CS2
	20	－	PB20/#BS/TIOCI3DS	－
	19	入力	PB19/#CS6/IRQ6/TIOCI3D	IRQ6
	18	入力	PB18/#CS4/IRQ4/TIOCI3B	IRQ4
	17	－	PB17/#CS3/IRQ1/TIOCI3A	－
	16	出力	PB16/#CS1/#POE1/TXD0	#CS1
	15	－	PB15/IRQ5/TIOCI3C	－
	14	－	PB14/#ADTRG/RXD2/#MRES	－
	13	－	PB13/#BACK/TIOCI4BS/SCK2	－
	12	－	PB12/#BREQ/TIOCI4AS/TXD2	－
	11	－	PB11/#AH/DACK3/TIOCI4DS/TXD2	－
	10	入力	PB10/#WAIT/DREQ3/TIOCI4CS/RXD2	#WAIT
	9	出力	PB9/#WE1/#DQMLU/TIOCI3CS/TXD3	#WE1
	8	出力	PB8/#WE0/DQMLL/TIOCI3AS/RXD3	#WE0
	7	入力	PB7/#CS7/IRQ7/TIOCI4D	IRQ7
	6	－	PB6/#CAL/IRQ3/TIOCI4C	－
	5	－	PB5/#RASL/IRQ2/TIOCI4B	－
	4	－	PB4/CKE/TIOCI4A	－
	3	出力	PB3/CK	CK
	2	出力	PB2/#CS0/#POE4/SCK0	#CS0
	1	出力	PB1/RD#WR/#POE8/TXD0	RD/#WR
	0	出力	PB0/#RD/#POE0/RXD0	#RD
D	15	入出力	PD15/D15/TIC5US	D15
	14	入出力	PD14/D14/TIC5VS	D14
	13	入出力	PD13/D13/TIC5WS	D13
	12	入出力	PD12/D12/TIC5U	D12
	11	入出力	PD11/D11/TIC5V	D11
	10	入出力	PD10/D10/TIC5W	D10
	9	入出力	PD9/D9	D9
	8	入出力	PD8/D8	D8
	7	入出力	PD7/D7	D7
	6	入出力	PD6/D6	D6
	5	入出力	PD5/D5	D5
	4	入出力	PD4/D4	D4
	3	入出力	PD3/D3	D3
	2	入出力	PD2/D2	D2
	1	入出力	PD1/D1	D1
	0	入出力	PD0/D0	D0
F	1	入出力	IRQ1/#POE3/SDA	SDA
	0	入出力	IRQ0/#POE7/SCL	SCL

Fig 1.7-5 I/O 割り当て 2 (EV-EP-010A/SH-2A)

1.8 I²C バス

EV-EP-010A では I²C インタフェースを使用して制御するデバイスがあります。各デバイスの I²C スレーブアドレスは以下のように割り当てられています。

部品番号	デバイス	スレーブアドレス	備考
IC19	ビデオデコーダ	1000001 (41' h)	
IC18	I/P コンバータ	0111010 (36' h) or 0111011 (37' h)	SW2-1 で変更
IC10	タッチパネルコントローラ	1001001 (49' h)	

Table 1.8-1 I²C バススレーブアドレス

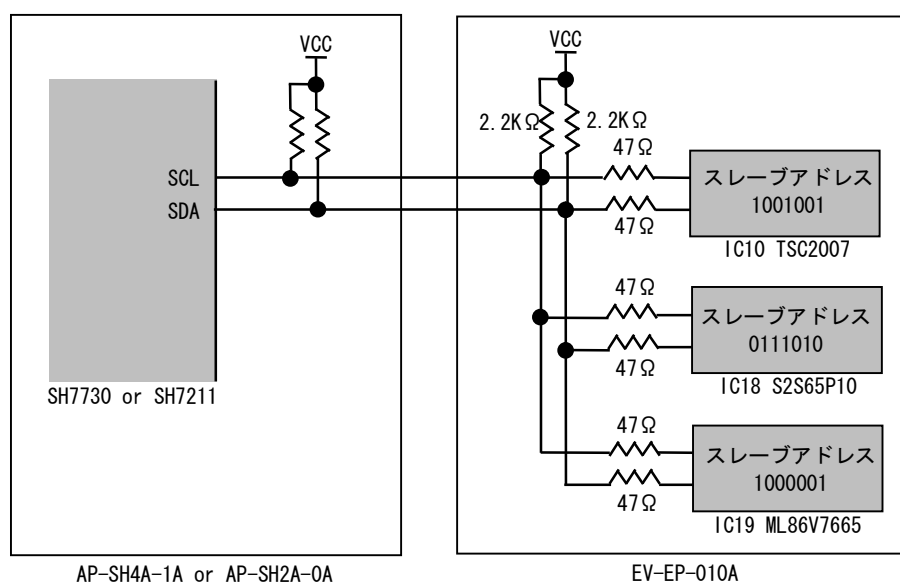


Fig 1.8-1 I²C バス接続図

2. 機能

2.1 CPLD

EV-EP-010A は、周辺ロジック用に CPLD (XC2C128-6TQG144C (Xilinx)) を搭載しています。
XC2C128 は内部が FLASH メモリベースとなっており、オンボードで内部ロジックの書き換えが可能です。
EV-EP-010A では、主に次の機能を CPLD で行っています。

- LCD コントローラバスブリッジ
- USB コントローラバスブリッジ
- ブザー制御
- EEPROM 制御
- SW1 モニタ
- USB バススイッチ制御
- USB コントローラ DMA アクセス選択
- LCD ディスプレイ制御

内部ロジックは、VerilogHDL で記述されています。添付のソースコードファイルを参照してください。

開発ツール	: Xilinx ISE 9.2 04i
プロジェクト名	: EV-EP-010A.ise
Verilog ファイル名	: EV-EP-010A.v

* CPLD の開発ツール

CPLD の開発ツールは、Xilinx より無償提供されている ISE WebPack を利用することができます。
詳しくは Xilinx 社のホームページをごらんください。
Xilinx 社 WEB サイト <http://japan.xilinx.com/>

* CPLD の書き換え

CPLD の書き換えは、Xilinx 社製のダウンロードケーブルを JTAG コネクタ (CN4) に接続して行います。JTAG コネクタは未実装となっておりますので、2.54mm ピッチのヘッダピン等を実装して接続してください。
*CPLD の書き換えは自己責任でお願い致します。

2.1.1 周辺制御レジスタ

CPLD には、周辺デバイス制御用に次のレジスタが割り当てられています。

レジスタ名	アドレス	bit	機能割り当て	初期値	R/W	説明
制御レジスタ	H' xx000000	D0	BUZZER	0	R/W	ブザーの鳴動制御
		D1	DISP_ENA	0	R/W	LCD の表示/非表示制御 0:非表示 1:表示
		D2	USB_SEL	0	R/W	USB Host/Function 選択 0:Host 1:Function
		D3		0	R	
		D4		0	R	
		D5		0	R	
		D6		0	R	
		D7		0	R	
端子状態レジスタ	H' xx000001	D0	TE	–	R	LCDC TE 端子モニタ 0:High 1:Low
		D1	SW1-1	–	R	SW1-1 モニタ 0:ON 1:OFF
		D2	SW1-2	–	R	SW1-2 モニタ 0:ON 1:OFF
		D3		0	R	
		D4		0	R	
		D5		0	R	
		D6		0	R	
		D7		0	R	–
DMA 設定レジスタ	H' xx000002	D0	DMA_ENA	0	R/W	DMA の禁止/許可 0:DMA 禁止 1:DMA 許可
		D1		0	R	
		D2		0	R	
		D3		0	R	
		D4		0	R	
		D5		0	R	
		D6		0	R	
		D7		0	R	
EEPROM 制御レジスタ	H' xx000003	D0	EEP_DI	0	R/W	EEPROM DI 0:Low 1:High
		D1	EEP_CLK	0	R/W	EEPROM CLK 0:Low 1:High
		D2	EEP_CS	0	R/W	EEPROM CS 0:Low 1:High
		D3	EEP_DO	–	R	EEPROM DO 0:Low 1:High
		D4		0	R	
		D5		0	R	
		D6		0	R	
		D7		0	R	
LCD コントラスト制御レジスタ	H' xx000004	D0	LCD_CON_CS	0	R/W	LCD コントラスト CS 0:Low 1:High
		D1	LCD_CON_CLK	0	R/W	LCD コントラスト CLK 0:Low 1:High
		D2	LCD_CON_DATA	0	R/W	LCD コントラスト DATA 0:Low 1:High
		D3				
		D4				
		D5				
		D6				
		D7				

Fig 2.1-1 制御レジスタ一覧

2.2 LCD コントローラ

EV-EP-010A には、LCD コントローラ S1D13774B02B (EPSON) が搭載されています。

S1D13774B02B には CPU とのアクセス方法として、インダイレクトホストインタフェース、I²C インタフェースがあります。

EV-EP-010A では CPLD を介し、インダイレクトホストインタフェースで接続されています。

以下に LCD コントローラと CPU の回路構成を示します。

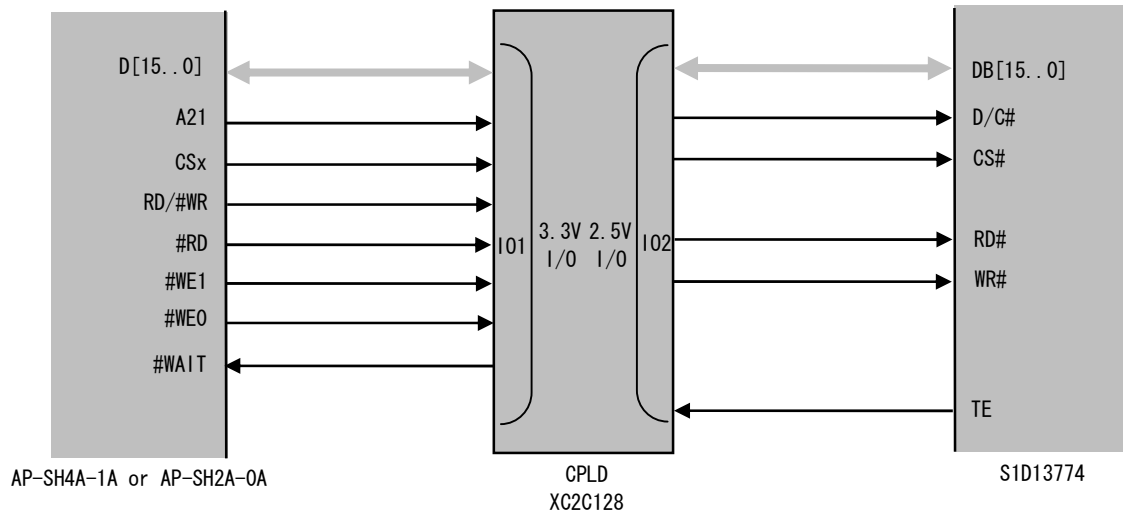


Fig 2.2-1 LCD コントローラ回路構成

2.3 USB コントローラ

EV-EP-010A には、USB コントローラ S1R72V27B05 (EPSON) が搭載されています。

CPU とは CPLD を介し接続されています。

以下に USB コントローラと CPU の回路構成を示します。

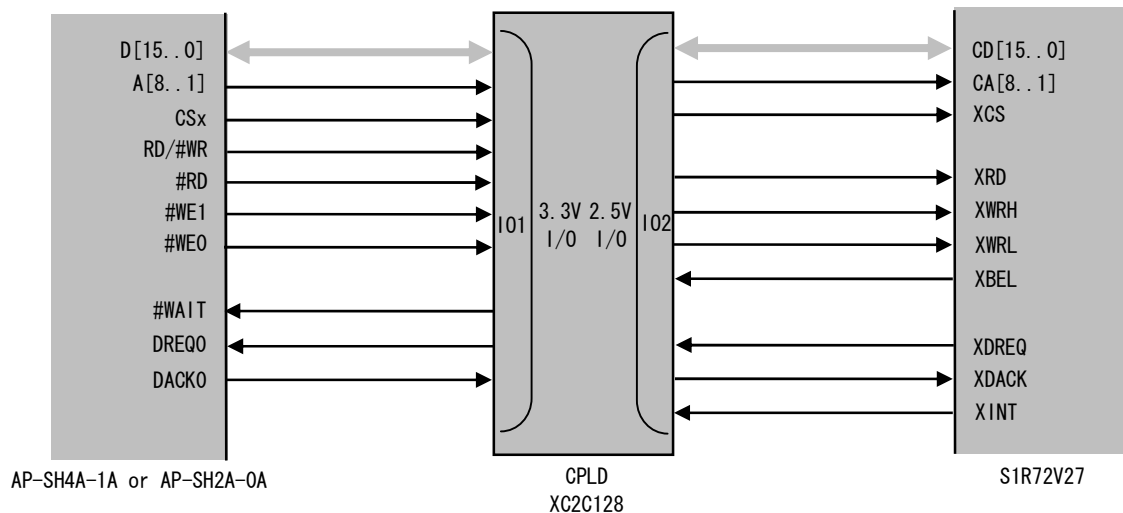


Fig 2.3-1 USB コントローラ回路構成

2.3.1 DMA の設定

CPU と USB コントローラのアクセスを行う場合、DMA(ダイレクトメモリアクセス)を禁止/許可の設定を CPLD の DMA 設定レジスタで行います。

DMA 設定レジスタ (H' xx000002) 初期値 = 00H

D7	D6	D5	D4	D3	D2	D1	D0
-	-	-	-	-	-	-	DMA_EN
R	R	R	R	R	R	R	R/W

DMA_EN	DMA アクセスの禁止/許可の設定をします。	1: 許可 0: 禁止
--------	------------------------	----------------

Fig 2.3-2 DMA の設定

2.4 EEPROM

EV-EP-010A には、データ保存用として 1KbitEEPROM を搭載しています。

機能	仕様
EEPROM	93LC46B (16bit x 64Word) 書き換えサイクル 1,000,000 回 データ保持期間 200 年以上

Table 2.4-1 EEPROM 仕様

2.4.1 EEPROM のインタフェース

EEPROM は以下のように CPLD に接続されており、CPLD の EEPROM 制御レジスタにアクセスすることで制御します。

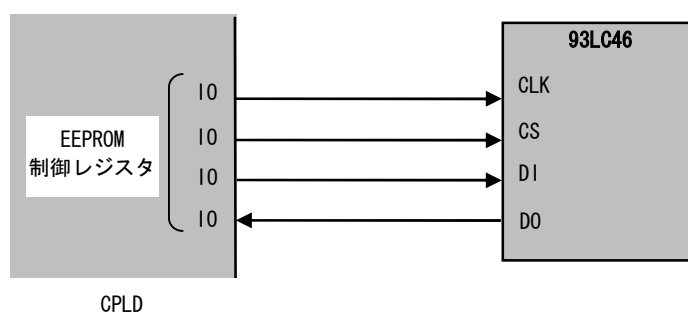


Fig 2.4-1 EEPROM 回路構成

EEPROM 制御レジスタ (H' xx000003) 初期値 = 00H

D7	D6	D5	D4	D3	D2	D1	D0
-	-	-	-	EEP_D0	EEP_CS	EEP_CLK	EEP_DI
R	R	R	R	R	R/W	R/W	R/W

EEP_DI	DI (データ入力) 信号を制御します。	1:High レベル 0:Low レベル
EEP_CLK	CLK (クロック) 信号を制御します。	1:High レベル 0:Low レベル
EEP_CS	CS (チップセレクト) 信号を制御します。	1:High レベル 0:Low レベル
EEP_D0	D0 (データ出力) 信号の状態を示します。	1:High レベル 0:Low レベル

Fig 2.4-2 EEPROM の制御

2.5 割り込み

2.5.1 外部割り込みの割り当て

EV-EP-010A の割り込み信号は、AP-SH4A-1A または AP-SH2A-0A の IRQ 割り込みに割り当てられています。

デバイス	AP-SH4A-1A	AP-SH2A-0A	割り込み端子設定	備考
LCD コントローラ	IRQ1	IRQ4	立下りエッジ	未使用
USB コントローラ	IRQ2	IRQ5	立下りエッジ	
I/P コンバータ	IRQ3	IRQ6	立下りエッジ	
タッチパネルコントローラ	IRQ4	IRQ7	立下りエッジ	

Table 2.5-1 外部割り込み信号の割り当て

2.5.2 外部割り込み回路の構成

EV-EP-010A の割り込みは、次のような構成になっています。

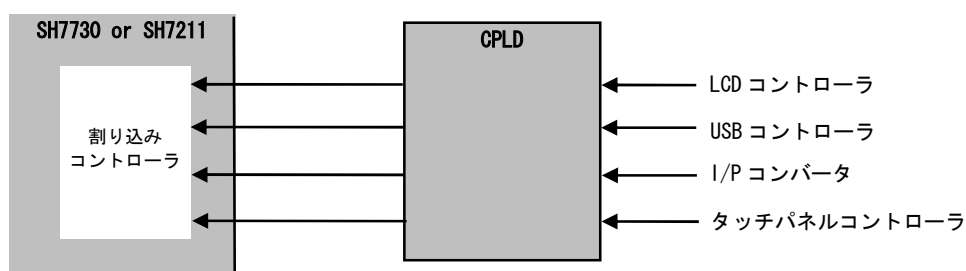


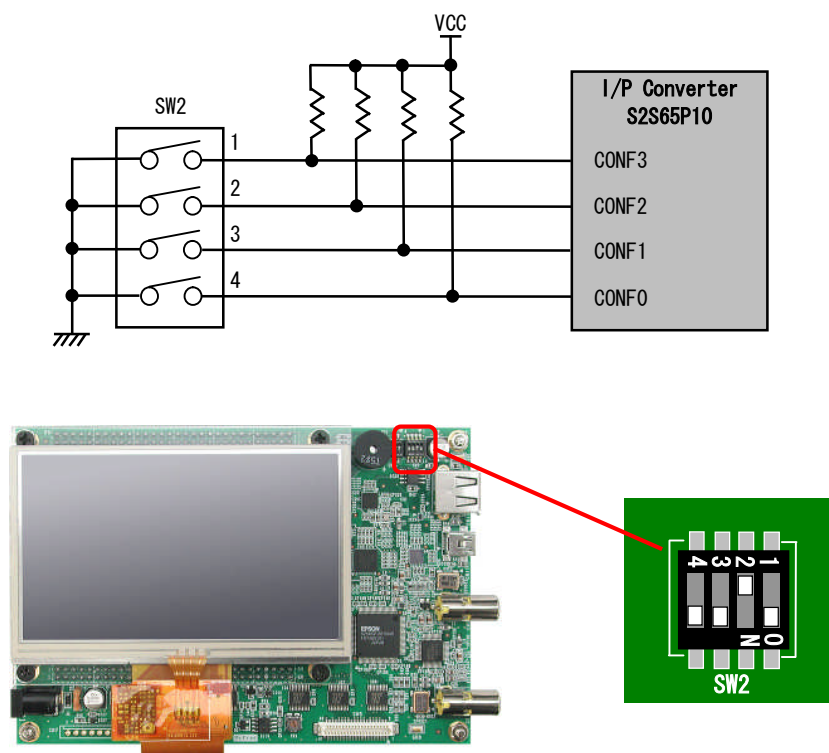
Fig 2.5-1 外部割り込み回路の構成

2.6 ディップスイッチ

EV-EP-010A には、I/P コンバータ設定スイッチ、汎用スイッチの2つのディップスイッチがあります。

2.6.1 I/P コンバータ設定スイッチ

EV-EP-010A には、I/P コンバータの初期設定用のディップスイッチ SW2 が実装されています。
ボードを動作させる前に、必ず設定をご確認ください。



SW2-1	I ² C スレーブアドレス	備考
ON	36H	出荷時設定
OFF	37H	

SW2-2	VIDEO IN/OUT フォーマット	備考
ON	BT601	
OFF	BT656	出荷時設定

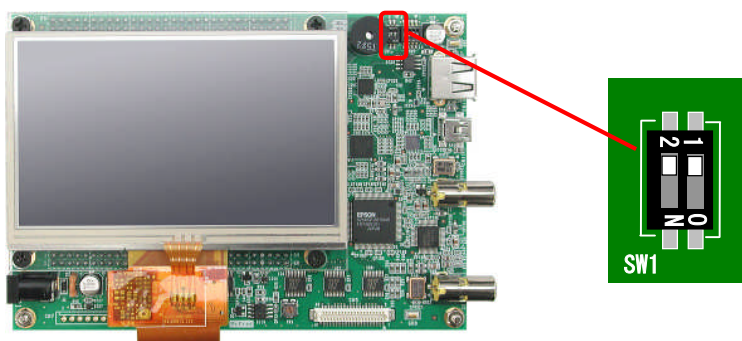
SW2-3	SW2-4	VIDEO INPUT フォーマット	備考
ON	ON	NTSC (720)	出荷時設定
ON	OFF	NTSC (704)	
OFF	ON	PAL	
OFF	OFF	VGA	

Fig 2.6-1 I/P コンバータの設定

2.6.2 汎用スイッチ

EV-EP-010A には、ユーザ設定用にディップスイッチ SW1 が実装されています。

CPLD に接続されており、端子状態レジスタをリードすることで SW1 の値を読み取ることができます。



端子状態レジスタ (H' xx000001) 初期値 = 0xH

D7	D6	D5	D4	D3	D2	D1	D0
-	-	-	-	-	SW1-2	SW1-1	TE
R	R	R	R	R	R	R	R

SW1-1	SW1-1 の状態を示します。	1:OFF 0:ON
SW1-2	SW1-2 の状態を示します。	1:OFF 0:ON

Fig 2.6-2 汎用スイッチ

2.7 ブザー

EV-EP-010A には、ブザーが搭載されています。ブザーは他励式を採用していますので、ブザーを鳴動させるにはブザーにパルスを与える必要があります。

機能	仕様
ブザー	SD1209T5-A1 (TDK 製) 他励式 中心周波数 2048 Hz 音圧 80dB/10cm (min)

Table 2.7-1 ブザー仕様

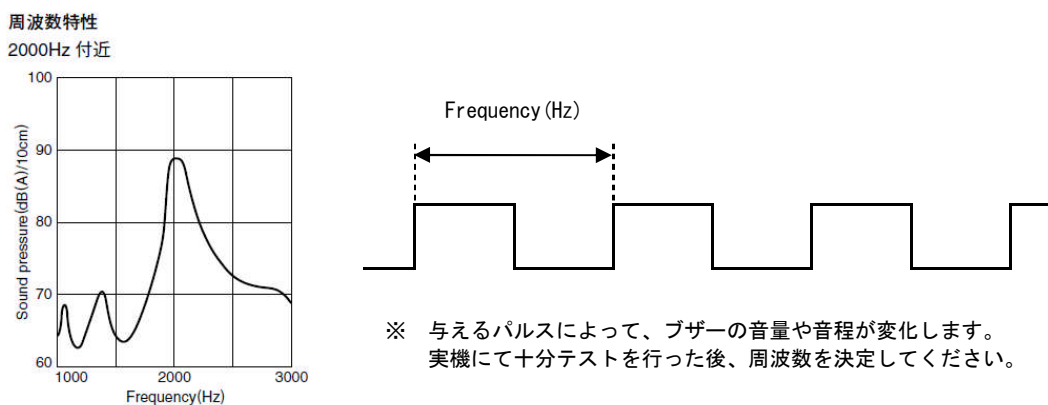
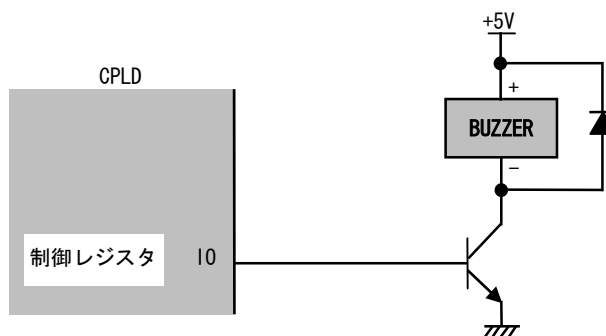


Fig 2.7-1 ブザー周波数特性

2.7.1 ブザーのインタフェース

ブザーは以下のように CPLD に接続されており、CPLD の制御レジスタにアクセスすることで制御します。



制御レジスタ (H' xx000000) 初期値 = 00H

D7	D6	D5	D4	D3	D2	D1	D0
-	-	-	-	-	USB_SEL	DISP_ENA	BUZZER
R	R	R	R	R	R/W	R/W	R/W

BUZZER

ブザーの制御をします。

1:High

0:Low

Fig 2.7-2 ブザーの制御

2.8 リセット

EV-EP-010A にはリセット回路は搭載されていません。AP-SH4A-1A または AP-SH2A-0A に搭載されているリセット回路から、リセットを行います。リセットの詳細は AP-SH4A-1A または AP-SH2A-0A のハードウェアマニュアルを参照してください。

3. 外部インタフェース

3.1 CPU ボード接続コネクタ

EV-EP-010A には AP-SH4A-1A または AP-SH2A-0A を接続するためのコネクタを備えています。
以下にコネクタのピンアサインを示します。

No.	信号名	No.	信号名
1	VCC	2	VCC
3	D0	4	D1
5	D2	6	D3
7	D4	8	D5
9	D6	10	D7
11	GND	12	GND
13	D8	14	D9
15	D10	16	D11
17	D12	18	D13
19	D14	20	D15
21	GND	22	GND
23	A0	24	A1
25	A2	26	A3
27	A4	28	A5
29	A6	30	A7
31	A8	32	NC
33	NC	34	NC
35	NC	36	NC
37	NC	38	NC
39	NC	40	NC
41	NC	42	NC
43	NC	44	A21
45	A22	46	GND
47	NC	48	#RD
49	#WE0	50	#WE1
51	RD/#WR	52	NC
53	NC	54	IRQ1 (IRQ4)
55	NC	56	NC
57	NC	58	#RESET
59	NC	60	CK

Table 3.1-1 CPU 接続コネクタ CN1A ピンアサイン

No.	信号名	No.	信号名
1	VCC	2	VCC
3	NC	4	NC
5	NC	6	NC
7	NC	8	NC
9	NC	10	NC
11	NC	12	NC
13	NC	14	NC
15	NC	16	NC
17	GND	18	GND
19	NC	20	NC
21	NC	22	NC
23	NC	24	NC
25	NC	26	NC
27	NC	28	NC
29	NC	30	NC
31	NC	32	NC
33	GND	34	GND
35	NC	36	#WAIT
37	NC	38	NC
39	NC	40	NC
41	NC	42	#CS5A(#CS1)
43	NC	44	NC
45	NC	46	NC
47	DACK0	48	NC
49	NC	50	NC
51	NC	52	NC
53	#CS5B(#CS2)	54	NC
55	#CS4(#CS0)	56	NC
57	NC	58	NC
59	+5V	60	+5V

Table 3.1-2 CPU 接続コネクタ CN2A ピンアサイン

No.	信号名	No.	信号名
1	NC	2	NC
3	NC	4	NC
5	NC	6	NC
7	NC	8	NC
9	NC	10	NC
11	NC	12	NC
13	NC	14	NC
15	NC	16	NC
17	GND	18	GND
19	NC	20	NC
21	IRQ4 (IRQ7)	22	IRQ3 (IRQ6)
23	IRQ2 (IRQ5)	24	NC
25	GND	26	GND
27	NC	28	NC
29	NC	30	NC
31	NC	32	NC
33	GND	34	GND
35	SCL_3.3V	36	SDA_3.3V
37	NC	38	DREQ0
39	NC	40	NC
41	NC	42	NC
43	NC	44	NC
45	NC	46	NC
47	NC	48	NC
49	NC	50	NC

Table 3.1-3 CPU 接続コネクタ CN3A ピンアサイン

No.	信号名	No.	信号名
1	NC	2	DREQ0
3	DACK0	4	NC
5	NC	6	NC
7	NC	8	NC
9	NC	10	SDA_3.3V
11	SCL_3.3V	12	GND
13	NC	14	NC
15	NC	16	NC
17	NC	18	NC
19	NC	20	NC
21	NC	22	NC
23	GND	24	VCC
25	VCC	26	#CS5B (#CS2)
27	NC	28	IRQ3 (IRQ6)
29	IRQ1 (IRQ4)	30	NC
31	#CS5A (#CS1)	32	NC
33	NC	34	NC
35	NC	36	NC
37	#WAIT	38	#WE1
39	#WEO	40	IRQ4 (IRQ7)
41	NC	42	NC
43	NC	44	CK
45	#CS4 (#CS0)	46	RD/#WR
47	#RD	48	GND
49	+5V	50	+5V

Table 3.1-4 CPU 接続コネクタ CN1B ピンアサイン

No.	信号名	No.	信号名
1	VCC	2	VCC
3	D15	4	D14
5	D13	6	D12
7	D11	8	D10
9	D9	10	D8
11	D7	12	D6
13	D5	14	D4
15	D3	16	D2
17	D1	18	D0
19	GND	20	GND
21	NC	22	NC
23	IRQ2 (IRQ6)	24	A22
25	A21	26	NC
27	NC	28	NC
29	NC	30	NC
31	NC	32	NC
33	NC	34	NC
35	NC	36	NC
37	NC	38	A8
39	A7	40	A6
41	A5	42	A4
43	A3	44	A2
45	A1	46	A0
47	GND	48	NC
49	#RESET	50	NC

Table 3.1-5 CPU 接続コネクタ CN2B ピンアサイン

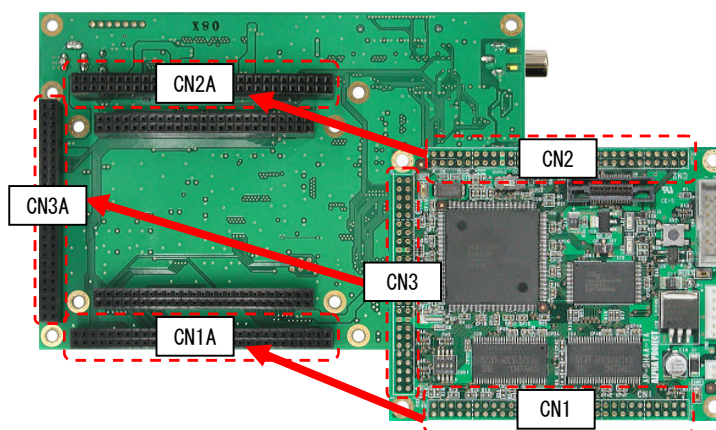
3.1.1 CPU ボードとの接続

EV-EP-010A は、AP-SH4A-1A または AP-SH2A-0A と接続して使用します。CPU ボードは以下のように接続してください。

EV-EP-010A	AP-SH4A-1A
CN1A	CN1
CN2A	CN2
CN3A	CN3

EV-EP-010A	AP-SH2A-0A
CN1B	CN1
CN2B	CN2

＜AP-SH4A-1A との接続＞



＜AP-SH2A-0A との接続＞

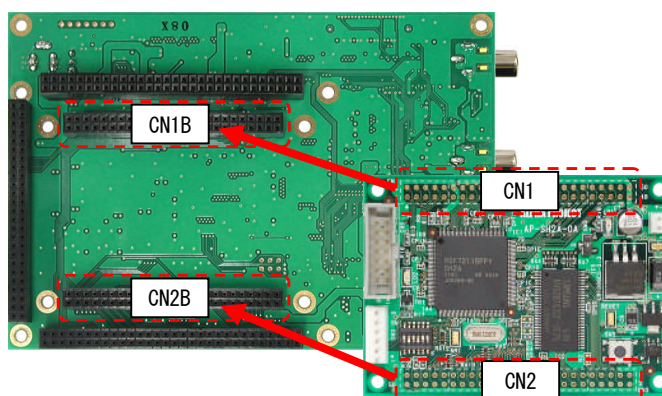


Fig 3.1-1 CPU ボードとの接続

3.2 パラレル LCD インタフェース

3.2.1 パラレル LCD インタフェース回路構成

EV-EP-010A のパラレル LCD インタフェースは以下のように構成されています。出荷時には CN6 に LCD が接続されています。

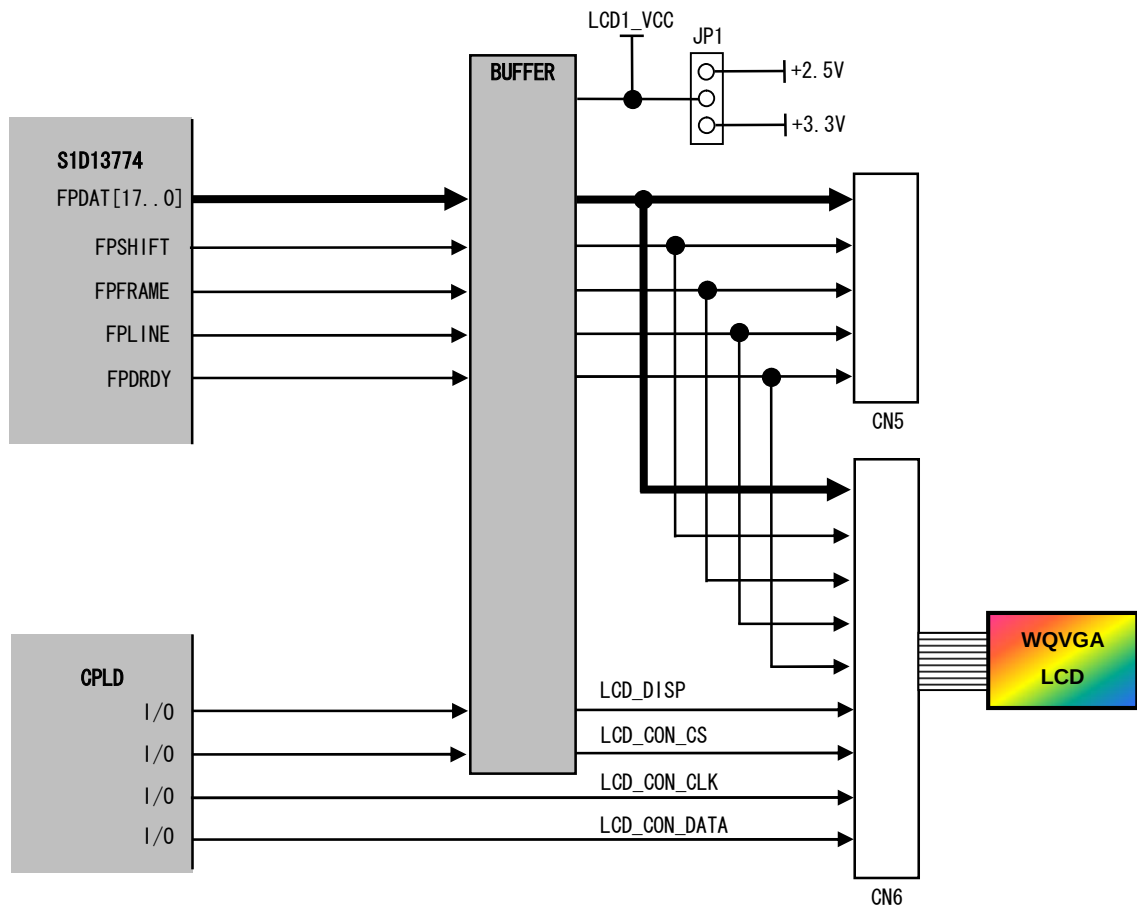
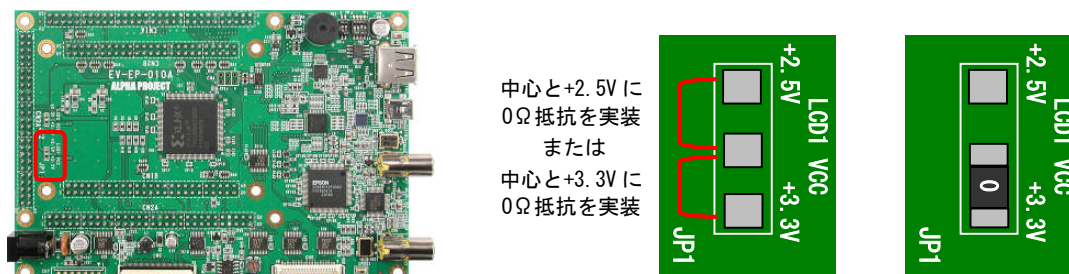


Fig 3.2-1 パラレル LCD インタフェース回路構成

3.2.2 パラレル LCD インタフェース電圧 (LCD1_VCC) の設定

EV-EP-010A では、パラレル LCD インタフェース電圧 LCD1_VCC を JP1 で設定します。LCD1_VCC は 3.3V または 2.5V に設定が可能です。ランドパターンが 3 つあり、中心と+2.5V 側もしくは+3.3V 側に 1608 サイズの 0Ω 抵抗を実装することで設定します。搭載されている LCD を使用する場合は必ず+3.3V に設定してください。



JP1 0Ω 抵抗	パラレル LCD インタフェース電圧 (LCD1_VCC)
中心と+2.5V	+2.5V
中心と+3.3V	+3.3V (出荷時設定)

Fig 3.2-2 パラレル LCD インタフェース電圧 (LCD1_VCC) の設定

3.2.3 LCD の表示制御

EV-EP-010A に搭載されている LCD を使用する場合、LCD の表示/非表示の切り替えすることができます。切り替えは CPLD の制御レジスタで行います。

制御レジスタ (H' xx000000) 初期値 = 00H

D7	D6	D5	D4	D3	D2	D1	D0
—	—	—	—	—	USB_SEL	DISP_ENA	BUZZER
R	R	R	R	R	R/W	R/W	R/W

DISP_ENA

LCD の表示/非表示の制御をします。

1: LCD を表示する

0: OFF を表示しない

Fig 3.2-3 LCD の表示制御

3.2.4 LCD バックライト

EV-EP-010A では、バックライト LED 用の電流の調整用に VR1 が実装されています。VR1 を設定することでバックライト LED に流れる電流を制御し、バックライト LED の明暗を調整することができます。

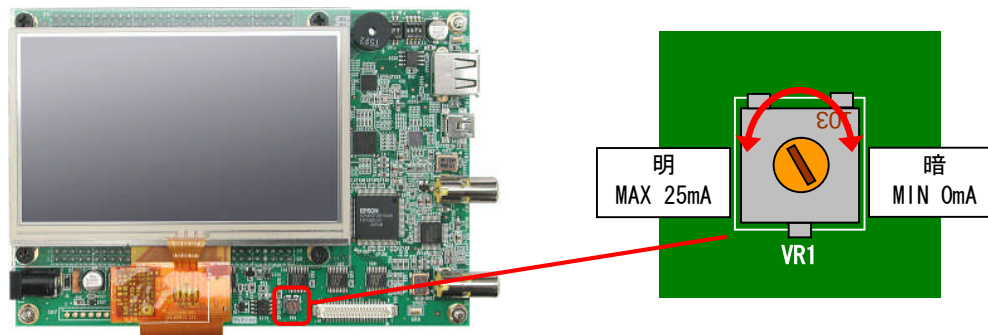
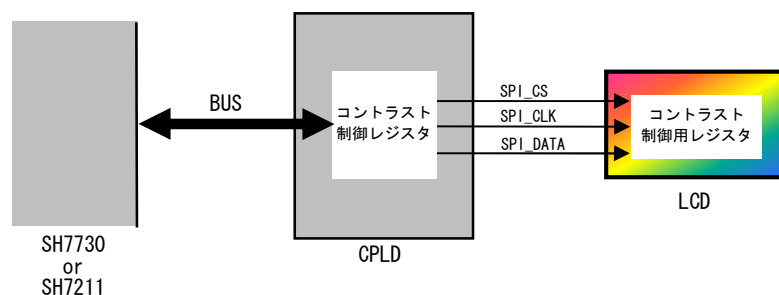


Fig 3.2-4 LCD バックライト輝度の調整

3.2.5 LCD コントラスト

EV-EP-010A では、LCD のコントラスト調整用のレジスタにアクセスすることで、LCD のコントラストの調整をすることができます。LCD のコントラストは CPLD の LCD コントラスト制御レジスタを介し、3 線のシリアル通信で LCD コントラスト調整用のレジスタにアクセスし制御します。コントラスト調整用のレジスタや、アクセス方法についての詳細は A043FL01 V2 のマニュアルを参照してください。



LCD コントラスト調整レジスタ (H' xx000004) 初期値 = 00H

D7	D6	D5	D4	D3	D2	D1	D0
-	-	-	-	-	SPI_DATA	SPI_CLK	SPI_CS
R	R	R	R	R	R/W	R/W	R/W

LCD_CON_CS	LCD コントラストチップセレクト	1:High 0:Low
LCD_CON_CLK	LCD コントラストクロック	1:High 0:Low
LCD_CON_DATA	LCD コントラストデータ	1:High 0:Low

Fig 3.2-5 LCD パコントラストの調整

3.2.6 コネクタピンアサイン

EV-EP-010A のパラレル LCD インタフェースコネクタ (CN5、CN6) のピンアサインは以下のようになっています。

No.	信号名	No.	信号名
1	GND	2	LCD_SHIFT
3	GND	4	LCD_LINE
5	LCD_FRAME	6	GND
7	GND	8	GND
9	LCD_DAT11	10	LCD_DAT10
11	LCD_DAT9	12	GND
13	LCD_DAT2	14	LCD_DAT1
15	LCD_DAT0	16	GND
17	GND	18	GND
19	LCD_DAT14	20	LCD_DAT13
21	LCD_DAT12	22	GND
23	LCD_DAT5	24	LCD_DAT4
25	LCD_DAT3	26	GND
27	GND	28	GND
29	LCD_DAT17	30	LCD_DAT16
31	LCD_DAT15	32	GND
33	LCD_DAT8	34	LCD_DAT16
35	LCD_DAT6	36	GND
37	LCD_DRDY	38	NC
39	LCD1_VCC	40	LCD1_VCC
41	NC		

Table 3.2-1 パラレル LCD インタフェースコネクタ (CN5) ピンアサイン

No.	信号名	No.	信号名
1	GND	2	GND
3	LCD1_VCC	4	LCD1_VCC
5	GND	6	GND
7	LCD_DAT11	8	LCD_DAT10
9	LCD_DAT9	10	LCD_DAT2
11	LCD_DAT1	12	LCD_DATA0
13	GND	14	GND
15	LCD_DAT14	16	LCD_DAT13
17	LCD_DAT12	18	LCD_DAT5
19	LCD_DAT4	20	LCD_DAT3
21	GND	22	GND
23	LCD_DAT17	24	LCD_DAT16
25	LCD_DAT15	26	LCD_DAT8
27	LCD_DAT7	28	LCD_DAT6
29	GND	30	LCD_SHIFT
31	LCD_DISP	32	LCD_LINE
33	LCD_FRAME	34	LCD_DRDY
35	NC	36	NC
37	GND	38	GND
39	TP_R	40	TP_B
41	TP_L	42	TP_U
43	LCD_CON_CLK	44	LCD_CON_DATA
45	LCD_CON_CS	46	VBL-
47	VBL+	48	GND
49	GND	50	GND

Table 3.2-2 パラレルLCD インタフェースコネクタ (CN6) ピンアサイン

3.3 シリアル LCD インタフェース

3.3.1 シリアル LCD インタフェース回路構成

EV-EP-010A のシリアル LCD インタフェースは以下のように構成されています。出荷時には CN7 は未実装となっています。

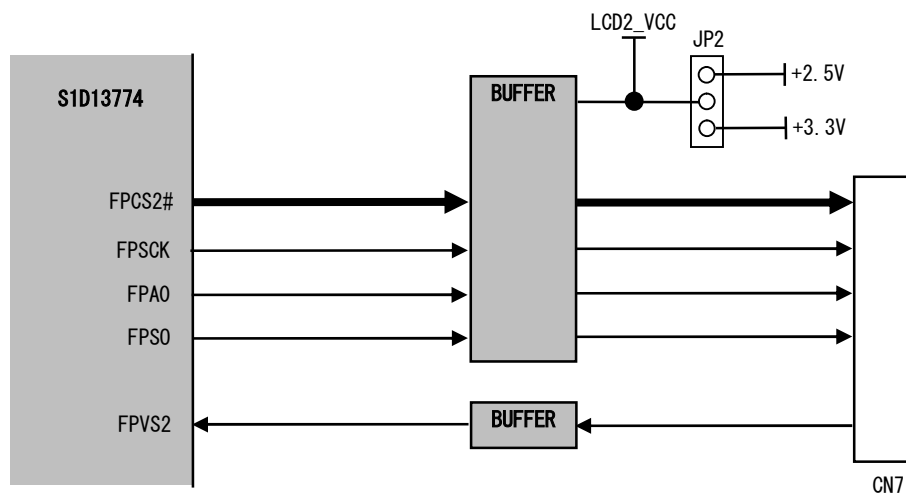
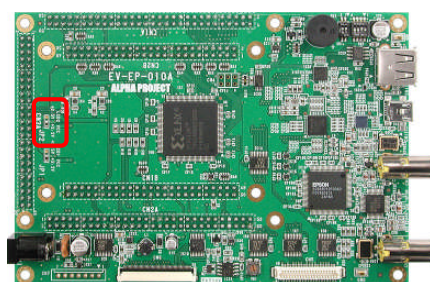


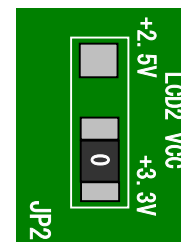
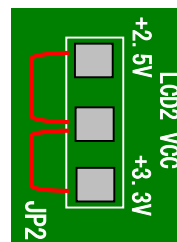
Fig 3.3-1 シリアル LCD インタフェース回路構成

3.3.2 シリアル LCD インタフェース電圧 (LCD2_VCC) の設定

EV-EP-010A では、シリアル LCD インタフェース電圧 LCD2_VCC を JP2 で設定します。LCD2_VCC は 3.3V または 2.5V に設定が可能です。ランドパターンが 3 つあり、中心と+2.5V 側もしくは+3.3V 側に 1608 サイズの 0Ω 抵抗を実装することで設定します。



中心と+2.5V に
0Ω 抵抗を実装
または
中心と+3.3V に
0Ω 抵抗を実装



JP2 0Ω 抵抗	シリアル LCD インタフェース電圧 (LCD2_VCC)
中心と+2.5V	+2.5V
中心と+3.3V	+3.3V (出荷時設定)

Fig 3.3-2 シリアル LCD インタフェース電圧 (LCD2_VCC) の設定

3.3.3 コネクタピンアサイン

EV-EP-010A のシリアル LCD インタフェースコネクタ (CN7) のピンアサインは以下のようになっています。

No.	信号名	No.	信号名
1	FPCS2#	2	FPSCK
3	FPA0	4	FPS0
5	FPVS2	6	LCD2_VCC
7	GND		

Table 3.3-1 シリアル LCD インタフェースコネクタ (CN7) ピンアサイン

3.4 タッチパネルインタフェース

EV-EP-010A はタッチパネルコントローラ (TSC2007 TI 製) を搭載しています。CPU とは I2C バスインタフェースで通信します。搭載されているタッチパネル LCD と接続されています。タッチパネルとタッチパネルコントローラの接続を以下に示します。

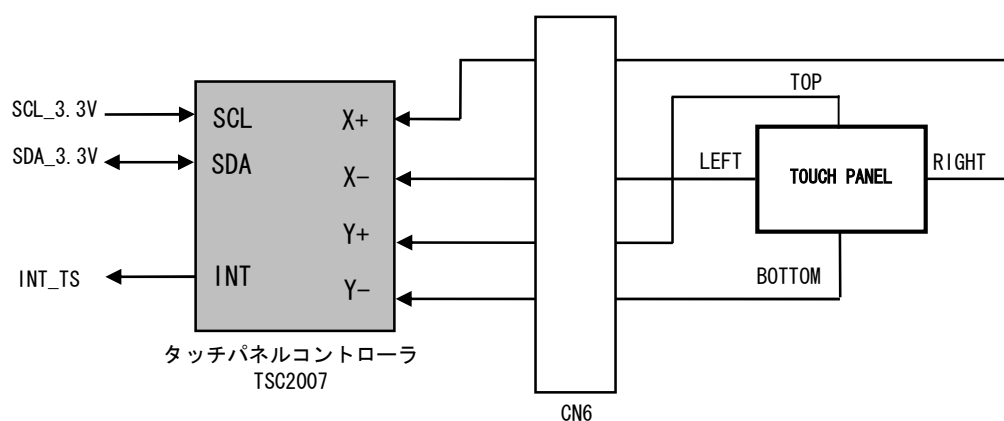


Fig 3.4-1 タッチパネルインタフェース回路構成

3.5 ビデオ入力インタフェース

EV-EP-010A は NTSC/PAL に対応したビデオ入力インタフェースを 1 チャンネル備えており、ビデオ信号はビデオデコーダ ML86V7665 (OKI 製) から I/P コンバータ S2S65P10 (EPSON 製) を介し、LCD コントローラに入力されます。

3.5.1 ビデオ入力インタフェース回路構成

EV-EP-010A のビデオ入力インタフェースは以下のように構成されています。

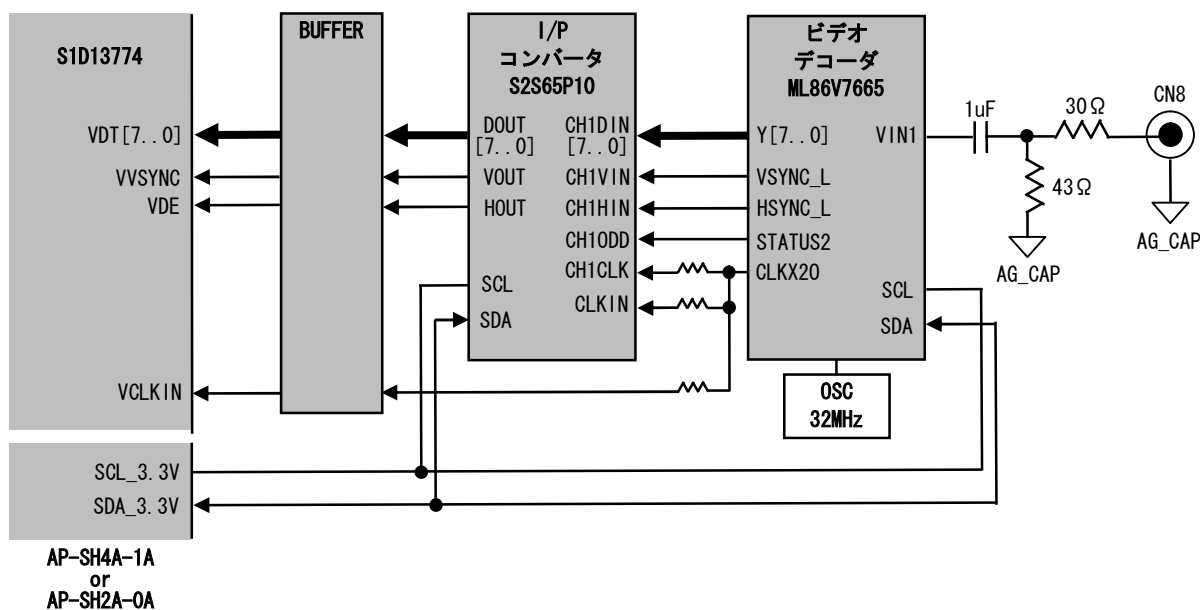


Fig 3.5-1 ビデオ入力インタフェース回路構成

3.5.2 ビデオ入力インタフェースコネクタピンアサイン

No.	信号名
1	AG_CAP
2	VIDEO IN

Table 3.5-1 ビデオ入力インタフェースコネクタ (CN8) ピンアサイン

3.6 ビデオ出力インタフェース

EV-EP-010A はビデオ出力インタフェースを 1 チャンネル備えています。

3.6.1 ビデオ出力インタフェース回路構成

EV-EP-010A のビデオ出力インタフェースは以下のように構成されています。

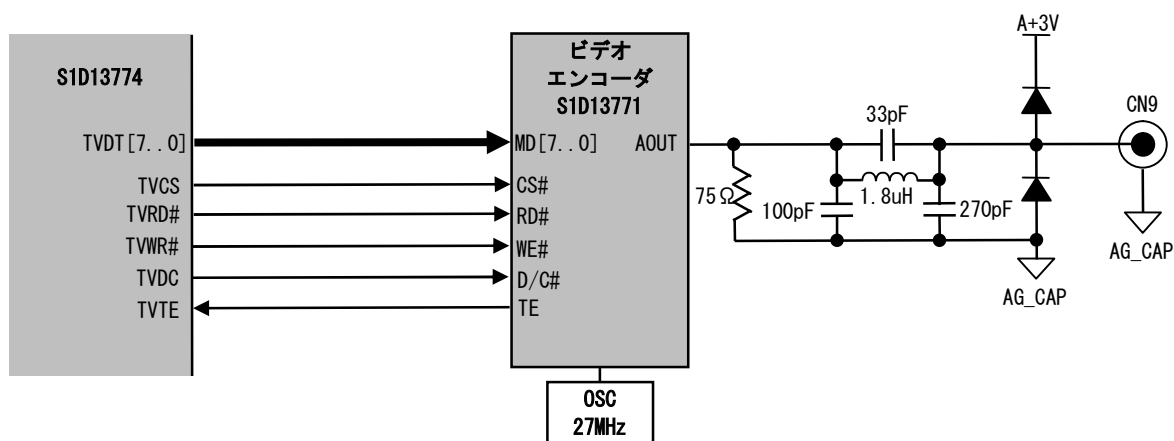


Fig 3.6-1 ビデオ出力インタフェース回路構成

3.6.2 ビデオ出力インタフェースコネクタピンアサイン

No.	信号名
1	VIDEO OUT
2	AG_CAP

Table 3.6-1 ビデオ出力インタフェースコネクタ (CN9) ピンアサイン

3.7 USB インタフェース

EV-EP-010A は USB2.0Host インタフェースと USB2.0Function インタフェースを各 1 チャンネル備えています。Host と Function は排他使用となります。

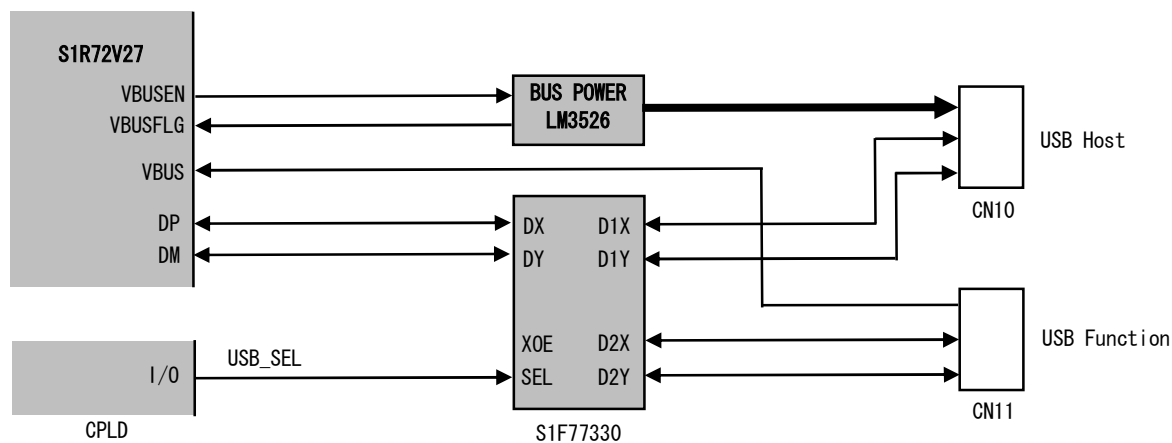


Fig 3.7-1 USB インタフェース回路構成

3.7.1 USB チャンネルの設定

EV-EP-010A では、USB の Host 機能と Function 機能は排他となっています。USB バススイッチの切り替えを CPLD の制御レジスタで行います。

制御レジスタ (H' xx000000) 初期値 = 00H

D7	D6	D5	D4	D3	D2	D1	D0
-	-	-	-	-	USB_SEL	DISP_ENA	BUZZER
R	R	R	R	R	R/W	R/W	R/W

USB_SEL

USB バススイッチの切り替えをします。

1:Function

0:Host

Fig 3.7-2 USB チャンネルの設定

3.7.1 コネクタピンアサイン

USB インタフェースコネクタ (CN10、CN11) のピンアサインを以下に示します。

CN10 USB A コネクタ		CN11 USB mini B コネクタ	
No.	信号名	No.	信号名
1	VBUS_HOST	1	VBUS_FUNCTION
2	DM_HOST	2	DM_FUNCTION
3	DP_HOST	3	DP_FUNCTION
4	GND	4	NC
		5	GND

Table 3.7-1 USB コネクタ (CN10、CN11) ピンアサイン

3.8 電源

EV-EP-010A の電源は電源コネクタ P1 から DC+5V を供給します。付属の AC アダプタを接続して電源を供給してください。

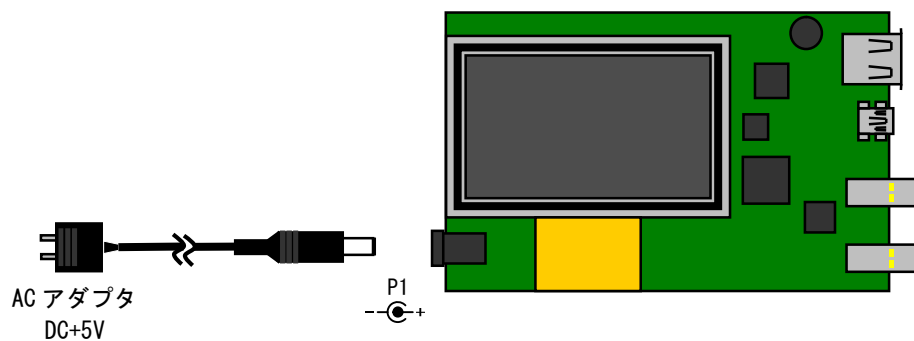


Fig 3.8-1 電源の供給

4. テクニカルデータ

4.1 外形寸法

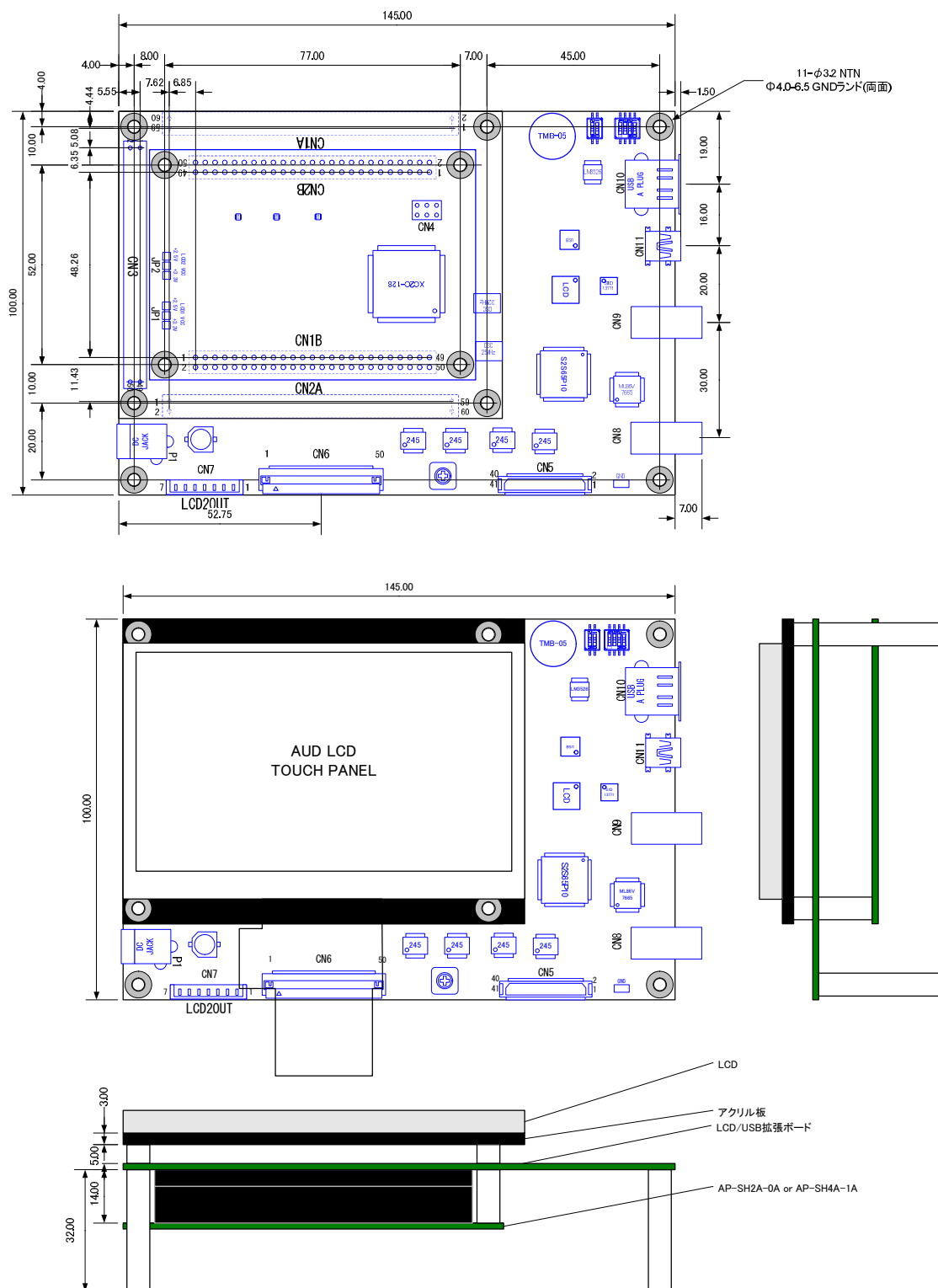


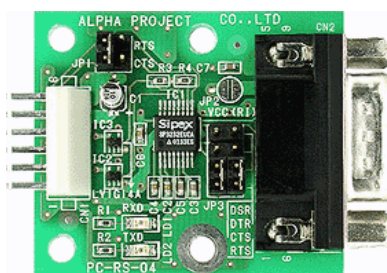
Fig 4.1-1 EV-EP-010A 寸法図

5. 関連製品のご案内

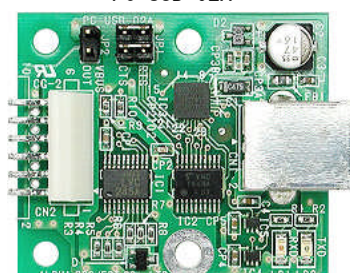
5.1 通信アダプタ

CPU ボードの通信コネクタに通信アダプタを接続することで、さまざまな通信に対応することができます。

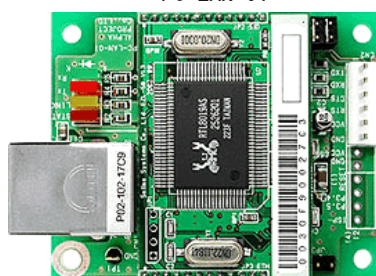
PC-RS-04



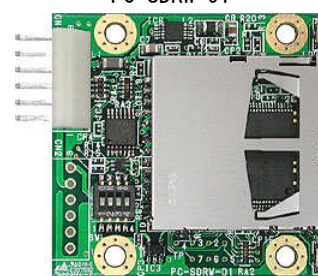
PC-USB-02A



PC-LAN-01



PC-SDRW-01



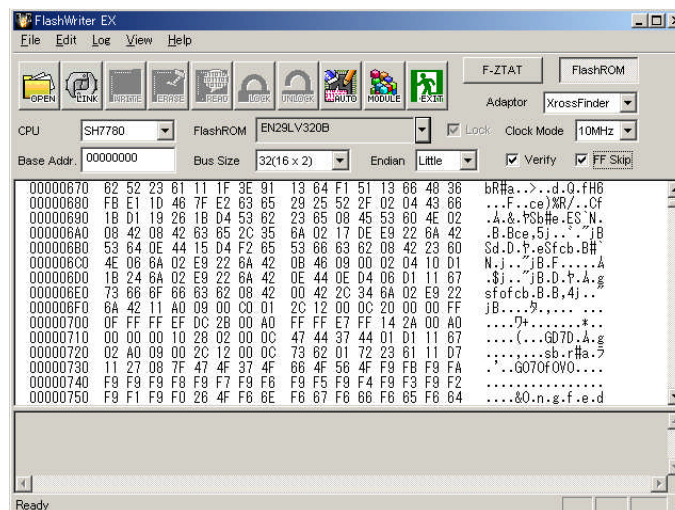
製品名	製品機能
PC-RS-04	TTL シリアル⇄RS232C コンバータ
PC-USB-02A	TTL シリアル⇄USB コンバータ
PC-LAN-01	TTL シリアル⇄LAN コンバータ
PC-SDRW-01	TTL シリアル⇄SD カード

※2009 年 1 月現在の状況となっており、予告なしに変更される場合があります。

5.2 FLASH 書き込みツール

FlashWriterEX は、ルネサス SuperH マイコン用の FLASH 書き込みソフトで 800 種類以上の FLASHROM と FLASHROM 内蔵型のマイコンに対応しています。また、バージョンアップソフトとして、配布に便利なライティングモジュールの作成機能も搭載しています。

※H-UDI インタフェースとして、「XrossFinder」または「HJ-Link」が必要です。

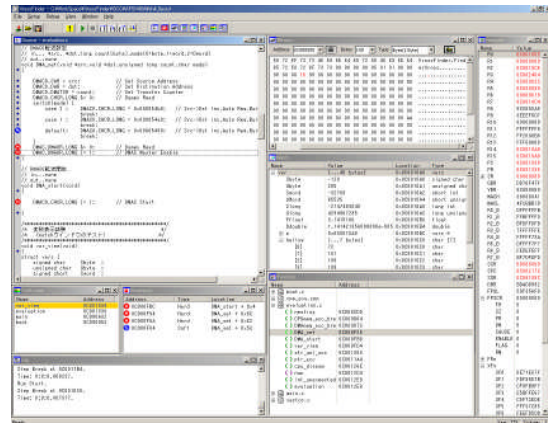


5.3 デバッグツール

JTAG デバッガ「XrossFinder」は、ルネサス SuperH マイコンに対応した JTAG (H-UDI) デバッガです。小型で USB バスパワーに対応しているので、省スペースで快適なデバッグ環境を実現しています。

GNU C/C++、ルネサス製 C/C++ クロスコンパイラに対応しています。

低価格なので、初めて導入される方や大量に導入を検討されているお客様にも最適です。



6. 製品サポートのご案内

●ユーザ登録

ユーザ登録は弊社ホームページにて受け付けております。ユーザ登録をしていただきますと、バージョンアップや最新の情報等を E-mail でご案内させていただきますので、是非ご利用ください。

弊社ホームページアドレス <http://www.apnet.co.jp>

●ハードウェアのサポート

万が一、製作上の不具合や回路の機能的な問題を発見された場合には、お手数ですが弊社サポートまでご連絡ください。以下の内容に該当するお問い合わせにつきましては受け付けておりませんのであらかじめご了承ください。

- 本製品の回路動作及び CPU および周辺デバイスの使用方法に関するご質問
- ユーザ回路の設計方法やその動作についてのご質問
- 関連ツールの操作指導
- その他、製品の仕様範囲外の質問やお客様の技術によって解決されるべき問題

●ソフトウェアのサポート

ソフトウェアに関する技術的な質問は、受け付けておりませんのでご了承ください。
サポートをご希望されるお客様には、個別に有償にて承りますので弊社営業までご相談ください。

●バージョンアップ

本製品に付属するソフトウェアは、不定期で更新されます。それらは全て弊社ホームページよりダウンロードできます。CD-ROM などの物理媒体での提供をご希望される場合には、実費にて承りますので弊社営業までご連絡ください。

●修理の依頼

修理をご依頼いただく場合には、お名前、製品名、シリアル番号、詳しい故障状況を弊社製品サポートへご連絡ください。弊社にて故障状況を確認のうえ、修理の可否、修理費用等をご連絡いたします。ただし、過電圧印加や高熱等により製品全体がダメージを受けていると判断される場合には、修理をお断りする場合もございますのでご了承ください。
なお、弊社までの送料はお客様ご負担となります。

修理・故障に関するお問い合わせ

E - M A I L repair@apnet.co.jp

●製品サポートの方法

製品サポートについては、FAX もしくは E-MAIL でのみ受け付けております。お電話でのお問い合わせは受け付けておりませんのでご了承ください。なお、お問い合わせの際には、製品名、使用環境、使用方法等、問題点などを詳細に記載してください。

7. エンジニアリングサービスのご案内

弊社製品をベースとしたカスタム品やシステム開発を承っております。
お客様の仕様に合わせて、設計から OEM 供給まで一貫したサービスを提供いたします。
詳しくは、弊社営業窓口までお問い合わせください。

営業案内窓口

T E L	053-401-0033（代表）
F A X	053-401-0035
E - M A I L	sales@apnet.co.jp

改定履歴

版数	日付	改定内容
1 版	2009/01/23	新規作成

参考文献

「S1D13774B02B テクニカルマニュアル」	セイコーエプソン株式会社
「S1R72V27 データシート」	セイコーエプソン株式会社
「AP-SH4A-1A ハードウェアマニュアル」	株式会社アルファプロジェクト
「AP-SH2A-0A ハードウェアマニュアル」	株式会社アルファプロジェクト
その他 各社データシート	

本文書について

- ・本文書の著作権は（株）アルファプロジェクトが保有します。
- ・本文書の内容を無断で転載することは一切禁止します。
- ・本文書の内容は、将来予告なしに変更されることがあります。
- ・本文書の内容については、万全を期して作成いたしましたが、万一ご不審な点、誤りなどお気付きの点がありましたら弊社までご連絡下さい。
- ・本文書の内容に基づき、アプリケーションを運用した結果、万一損害が発生しても、弊社では一切責任を負いませんのでご了承下さい。

商標について

- ・ SH-4A および SH7730 は、株式会社ルネサステクノロジの登録商標、商標または商品名称です。
- ・ SH-2A および SH7211 は、株式会社ルネサステクノロジの登録商標、商標または商品名称です。
- ・ その他の会社名、製品名は、各社の登録商標または商標です。