

高速32ビットRISC CPUボード

アルファボードシリーズ

AP - SH3 - 0A

32ビットバス対応

ハードウェア・マニュアル

8版 2002/06/11

ALPHA PROJECT Co., LTD

AP - SH3 - 0A ハ - ドウェア・マニュアル

この度は、アルファボ - ドシリ - ズ 「AP - SH3 - 0A」 をお買いあげ頂きまして誠に有り難うございます。

本製品は、CPUコアにSH - 3を採用したシングルチップマイコンSH7709を搭載した汎用CPUボードです。

本ボ - ドをお役立て頂くために、本マニュアルを十分お読み下さいますようお願いいたします。今後共、弊社製品をご愛顧賜りますよう宜しくお願いいたします。

梱包内容	・ AP - SH3 - 0A ボ - ド	× 1
	・ 電源用ハ - ネス (4 P I N)	× 1
	・ マニュアル、プログラムディスク	× 1

本製品の内容及び仕様は予告なしに変更されることがありますのでご了承ください。本製品は万全の注意を払って製作されていますが、万一初期不良品であった場合、お買い上げ頂いた販売店へ保証書を添えて御持参ください。

本ボ - ド及び弊社製品についてのお問い合わせは下記の FAX もしくは E-MAIL にてお願いいたします。

なお、CPU 自体の機能等についてのお問い合わせには回答しかねますので、御了承ください。

お問い合わせ先

株式会社 アルファプロジェクト

〒433 - 8122

静岡県浜松市上島4 - 4 - 24

FAX (053) 464 - 3737

E-MAIL query@apnet.co.jp

目次

1 . 製品概要	1
1 . 1 概要	1
1 . 2 機能及び特徴	1
1 . 3 仕様	2
2 . 機能説明	3
2 . 1 設定	3
2 . 2 メモリバックアップ	8
2 . 3 リセット	8
2 . 4 端子配列	9
2 . 5 使用上の注意	10
3 . 技術資料	11
3 . 1 アドレスマップ	11
3 . 2 メモリ設定	12
3 . 3 フラッシュROMの書き込み方法	13
3 . 4 ダウンローダの使用法	14
3 . 5 外形寸法図	17
3 . 6 回路構成	17

1 . 製品概要

1 . 1 概要

本製品は、CPUコアにSH-3を採用したシングルチップマイコンSH7709を搭載した汎用CPUボードです。

本ボードは外部接続コネクタへ外部拡張に必要な信号をすべて引き出してありますので、各種試作用途及び小ロットの製品への適用など、幅広い対応が可能です。

1 . 2 機能及び特徴

1) 32ビットRISC CPU SH7709 (日立製) を搭載

< SH7709概要 >

- ・内部32ビット構成
- ・キャッシュメモリ 命令/データ混在 8Kbyte
- ・MMU内蔵 4Gバイトアドレス 256アドレス空間
- ・乗算器内蔵
- ・パイプライン 5段パイプライン
- ・高速DMAコントローラ 4チャンネル
- ・シリアルインタフェース 3チャンネル
- ・32ビットタイマ 3本
- ・RTC内蔵
- ・割り込み 外部7本 (NMI、IRQ5~IRQ0)
- ・パラレルポート 96本 (兼用端子含む)
- ・A/D変換器 分解能10ビット8チャンネル
- ・D/A変換器 分解能8ビット 2チャンネル
- ・最高動作周波数 80MHz (PLL使用時)
- ・低消費電力

2) 大容量メモリ搭載

本ボードには多様なニーズを想定して4種類のメモリが搭載されています。

プログラムメモリとして、FLASH ROM 1Mbyte (最大4Mbyte)、EPROM 最大1Mbyte (未実装) となっています。

RAMは、高速EDO RAMが16Mbyte、バックアップ可能なメモリとしてSRAMが128Kbyte (最大512Kbyte) 搭載されています。

またEPROMは3.3Vもしくは5V品の使用が可能で、ROMエミュレータ等の接続も可能です。

3) 通信用コネクタを装備

外付けにRS232アダプタ(別売 PC-RS-03)を接続すれば、簡単に通信テストが行えます。

4) 外部拡張が容易

外部接続コネクタ(64PIN×2、50PIN×1)へ拡張に必要な信号線をすべて引き出しておりますので、メモリの増設、I/Oの増設等が容易です。

1.3 仕様

AP - SH3 - 0A仕様

CPU	SH7709F80(日立製)
動作周波数	最大80MHz(10MHz水晶使用)
メモリ	ROM フラッシュROM 1Mbyte 実装済み 外部ROM 最大1Mbyte搭載可能 RAM EDO-DRAM 16Mbyte 実装済み SRAM 128Kbyte実装済み
メモリバックアップ	バックアップ切替対応 外部にリチウム電池等を接続することによりSRAMをバックアップ可能
シリアルI/F	非同期/同期IF 3チャンネル SCI2は通信用コネクタに接続
パラレルI/F	96本(兼用ポート含む)
タイマ/カウンタ	32ビットタイマ 3本
割り込み	割り込みコントロ-ラ内蔵 外部 7本 (IRQ5~IRQ0, NMI)
A/Dコンバータ	8チャンネル(分解能10ビット)
D/Aコンバータ	2チャンネル(分解能8ビット)
DMA	DMAコントロ-ラ内蔵 4チャンネル
リセット	専用リセットIC、リセットSWを搭載
外部接続	60PINコネクタ×2(2.54mmピッチ) 50PINコネクタ×1(2.54mmピッチ) 6PINコネクタ(シリアル) 4PINコネクタ(電源)
電源電圧	5V±10%(内部3.3V)
消費電力	MAX 400mA
使用環境条件	0~50 20~80%RH 結露なし
寸法	120×90(mm)

2 . 機能説明

2 . 1 設定

1) メモリの使用 / 未使用の選択

本ボードには各種のメモリが搭載されていますが、使用しないメモリについては未使用にすることが可能です。

未使用にした場合はそのメモリの使用空間に別のデバイスを割り当てるのが可能です。

フラッシュROMの使用 / 未使用 (CS0 or CS5)

J P 1 O N : フラッシュROMを使用する (出荷時設定)
 O F F : フラッシュROMを使用しない

E P R O Mの使用 / 未使用 (CS0 or CS5)

J P 2 O N : E P R O Mを使用する (出荷時設定)
 O F F : E P R O Mを使用しない

S R A Mの使用 / 未使用 (CS4)

J P 6 O N : S R A Mを使用する (出荷時設定)
 O F F : S R A Mを使用しない

D R A Mの使用 / 未使用 (CS3(RAS3L))

J P 4 O N : D R A Mを使用する (出荷時設定)
 O F F : D R A Mを使用しない

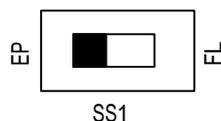
2) ブートメモリの設定

本ボードでは、ブートメモリをフラッシュメモリかE P R O Mか設定することができます。

これはC S 0エリアをどちらに割り当てるか切り替えて設定します。

この設定を利用して、ROMエミュレータの使用や、フラッシュメモリへのプログラムダウンロードなどをおこないます。(C S 0のバス幅設定も同時におこなってください 8)参照)

ブートメモリの設定



EP : EPROM=CS0 / FLASH ROM=CS5
 FL : EPROM=CS5 / FLASH ROM=CS0

SS1

3) ROMサイズの設定

本ボードで使用できるEPROMは以下のものです。

1Mbit品：27C010(TI) 32pin 互換品
 2Mbit品：27C020(TI) 32pin 互換品
 4Mbit品：27C040(TI) 32pin 互換品
 8Mbit品：27C080(AMD) 32pin 互換品



	JP5-1	JP5-2	JP5-3
1Mbit	ON	OFF	OFF
2Mbit	ON	OFF	OFF
4Mbit	ON	OFF	ON
8Mbit	OFF	ON	ON

4) ROM電源電圧の設定

本ボードの回路電源は3.3Vですが、EPROMは一般的に入手可能なものは5V品がほとんどな為、3.3V品と5V品のどちらも使用可能となっています。



	JP9-1	JP9-2
3.3V	OFF	ON
5.0V	ON	OFF

* JP9-1 と JP9-2 を両方 ON にすると短絡状態となりますので、絶対に設定しないでください。

5) RAMサイズの設定

本ボードは標準で1MbitのSRAMが実装されていますが、将来的な拡張のために4MbitのSRAMも実装可能となっています。

本ボードに実装可能なSRAMは以下のものです。

1Mbit品: TC55V1001AF (東芝) 32pin 互換品
 4Mbit品: HM62W8512AF (日立) 32pin 互換品

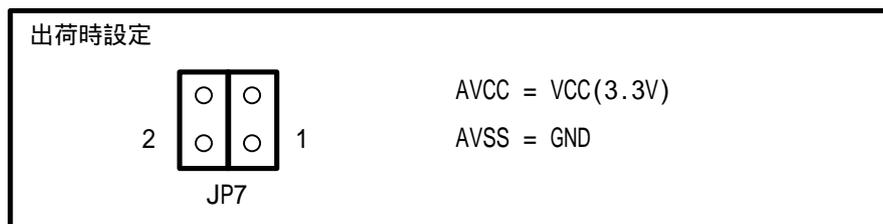


	JP3
1Mbit	OFF
4Mbit	ON

6) アナログ系電源の設定

SH7709にはA/D変換器とD/A変換器が内蔵されており、アナログ電源は通常のデジタル電源とは別の電源ピンが用意されています。

本ボードではアナログ電源入力を簡易的にデジタル電源に接続することができます。



JP7-1	AVCC
ON	ON
OFF	未接続

未接続の場合には、拡張コネクタより必ず定格値内の電圧を加えてください。

JP7-2	AVSS
ON	GNDと接続
OFF	未接続

未接続の場合には、拡張コネクタよりGNDに接続してください。

7) モニタLEDの設定

本ボードには、簡単なテスト用にモニタLED（緑）が実装されています。
ポートはPTE0を使用していますが、使用しない場合には切り離すことが可能です。

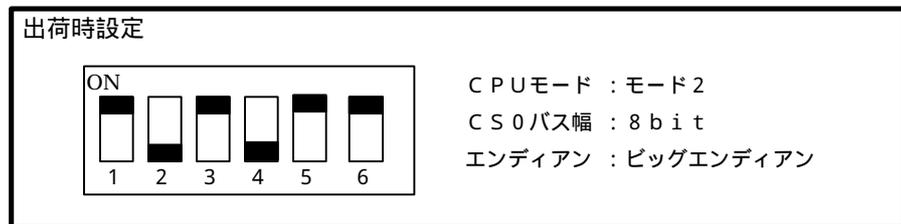


	JP3
使用	ON
未使用	OFF

8) CPU動作モードの設定

SH7709の設定には、クロックモード、CS0のバス幅、バスのエンディアン設定等があります。

<ディップSW1 (S1の設定)>



クロックモードの選択

SH7709には6種類のクロックモードがあります。
詳細はSH7709のデータブックをご覧ください。

モード	S1 (MD端子)			クロック入出力		CKIO周波数
	1 (MD0)	2 (MD1)	3 (MD2)	供給源	出力	
モード0	ON	ON	ON	EXTAL	CKIO	(EXTAL)
モード1	OFF	ON	ON	EXTAL	CKIO	(EXTAL) × 4
モード2	ON	OFF	ON	水晶	CKIO	(水晶) × 4
モード3	OFF	OFF	ON	EXTAL	CKIO	(EXTAL) × 1
モード4	ON	ON	OFF	水晶	CKIO	(水晶) × 1
モード7	OFF	OFF	OFF	CKIO	-	(CKIO)

CS0バス幅

CS0のバス幅を設定します。

CS0バス幅	S1 (MD端子)	
	4 (MD3)	5 (MD4)
RSV	ON	ON
8 bit	OFF	ON
16 bit	ON	OFF
32 bit	OFF	OFF

ブートメモリにフラッシュメモリを設定した場合には16 bit、EPROMを設定した場合には8 bitに設定してください。(2)ブートメモリの設定 を参照)

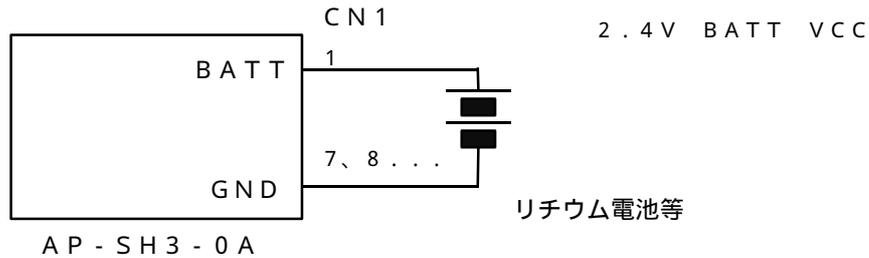
エンディアンの設定

バスのエンディアンを設定します。

エンディアン	S1 (MD端子)
	6 (MD5)
ビッグエンディアン	ON
リトルエンディアン	OFF

2.2 メモリバックアップ

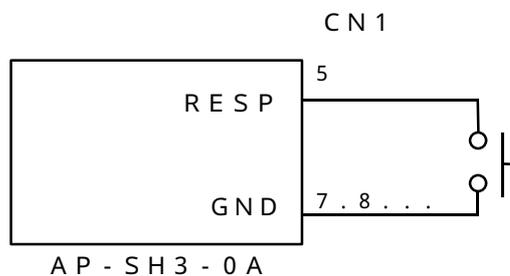
本ボード上のRAMは外部にバックアップ電源を接続することによりバックアップ可能です。
BATT端子(CN1 1P)にバックアップ電源を接続してください。
なお、ニッカド電池等の2次電池を使用される場合には、別途充電回路が必要となります。



2.3 リセット

本ボードのリセット動作には以下の4つがあります。

- 1) 電源投入時及び電圧降下時のリセット動作
外部電圧が約4.2V(CPU電圧 約3.0V)でシステムリセットされます。
パワーオンリセットとなる為、パワーオンリセット例外処理を開始します。
- 2) リセットSWによるリセット動作
リセットSWを押すことにより強制的にシステムリセットされます。
CPUは、パワーオンリセット例外処理を開始します。
- 3) 外部からの制御によるリセット(RSTP)
RSTP端子(CN1 5P)へ外部回路を接続することにより、外部からのリセット動作が可能となります。(パワーオンリセット)
RSTP信号はオープンコレクタ出力なのでワイアードOR接続が可能です。



- 4) 外部からの制御によるリセット(RSTM)
RSTM端子(CN1 5P)へ外部回路を接続することにより、外部からのリセット動作が可能となります。(マニュアルリセット)

2.4 端子配列

本ボードは外部拡張に必要な信号をCN1、CN2、CN3にすべて引き出してあります。

以下に各コネクタの端子配列を示します。

CN1 端子配列

1	BATT	CKIO	2
3	CKE	*RSTM	4
5	*RSTP	*WAIT	6
7	GND	GND	8
9	*CS6	*CS2	10
11	RD/WR	*WE1	12
13	*WEO	*RD	14
15	IRQ4	IRQ3	16
17	IRQ2	IRQ1	18
19	IRQ0	NMI	20
21	GND	GND	22
23	A19	A18	24
25	A17	A16	26
27	A15	A14	28
29	A13	A12	30
31	A11	A10	32
33	A9	A8	34
35	A7	A6	36
37	A5	A4	38
39	A3	A2	40
41	A1	A0	42
43	GND	GND	44
45	D7	D6	46
47	D5	D4	48
49	D3	D2	50
51	D1	D0	52
53	VCC	VCC	54
55	D8	D9	56
57	D10	D11	58
59	D12	D13	60
61	D14	D15	62
63	+5V	+5V	64

CN2 端子配列

1	*BREQ	*BACK	2
3	*BS	RAS2U	4
5	RAS3U	CAS2H	6
7	CE2A	CE2B	8
9	CAS2L	IRQOUT	10
11	CA	GND	12
13	*CASHH	*CASHL	14
15	*CASLH	*CASLL	16
17	*RAS2L	*RAS3L	18
19	*CS5	*CS4	20
21	*CS3	*CS0	22
23	STAT1	STAT0	24
25	*WE3	*WE2	26
27	A20	A21	28
29	A22	A23	30
31	A24	A25	32
33	D16	D17	34
35	D18	D19	36
37	D20	D21	38
39	D22	D23	40
41	VCC	VCC	42
43	D24	D25	44
45	D26	D27	46
47	D28	D29	48
49	D30	D31	50

CN3 端子配列

1	AVCC	AN7	2
3	AN6	AN5	4
5	AN4	AN3	6
7	AN2	AN1	8
9	ANO	AVSS	10
11	GND	PTD0	12
13	PTD1	PTD2	14
15	PTD3	PTD4	16
17	PTD5	PTD6	18
19	PTD7	PTC0	20
21	PTC1	PTC2	22
23	PTC3	PTC4	24
25	PTC5	PTC6	26
27	PTC7	VCC	28
29	VCC	CTS2	30
31	RXD2	RXD1	32
33	RXD0	RTS2	34
35	SCK2	TXD2	36
37	SCK1	TXD1	38
39	SCK0	TXD0	40
41	GND	PTF0	42
43	PTF1	PTF2	44
45	PTF3	PTF4	46
47	PTF5	PTF6	48
49	PTF7	PTG0	50
51	PTG1	PTG2	52
53	PTG3	PTG4	54
55	PTG5	PTG6	56
57	PTG7	+5V	58
59	+5V	PTH7	60
61	PTH6	PTH5	62
63	PTE7	PTE0	64

SH7709の端子の多くは兼用端子となっています。
詳しくは回路図とSH7709データブックをご覧ください。

ユーザ回路を拡張される場合には、データバス、アドレスバス、コントロール信号にはバスバッファを追加し、配線長をできるだけ短くしてください。
特に高速なバスクロックで使用される場合には、反射等により正常に動作しない場合があります。

C N 5 端子配列

1	+ 5 V
2	+ 5 V
3	GND
4	GND

C N 4 端子配列

1	R X D 2
2	T X D 2
3	R T S 2
4	C T S 2
5	V C C (3 . 3 V)
6	GND

C N 5 : 使用コネクタ B 4 P - S H F - 1 A A (日 圧)
 適合レセプタクル H 4 P - S H F - A A (日 圧)

C N 4 : 使用コネクタ B 6 P - S H F - 1 A A (日 圧)
 適合レセプタクル H 6 P - S H F - A A (日 圧)

C N 4 は S H 7 7 0 9 と直結されており、R S 2 3 2 C レベルではありません。
 弊社製品 「 P C - R S - 0 3 」 を接続する事により R S 2 3 2 C レベルでの通信
 が簡単におこなえます。

2 . 5 使用上の注意

- ・本製品を改造されたものについての動作は保証しかねますのでご了承願います。
 カスタム品をご希望のお客様は弊社お問い合わせ先へご相談ください。
- ・極端な高温下や低温下、または振動の激しい環境での使用はご遠慮ください。
- ・高湿度、油の多い環境でのご使用はご遠慮ください。
- ・腐食性ガス、可燃性ガス等の環境中でのご使用はご遠慮ください。
- ・ノイズの多い環境での動作は保証しかねますのでご了承ください。

3 . 技術資料

3 . 1 アドレスマップ

本ボードのCSアサインは以下のようになっています。

メモリ 種別	CSエリア		アクセス サイズ	メモリ サイズ
	フラッシュROMブート	EPROMブート		
FLASH	CS0	CS5	16bit	1Mbyte
EDO-DRAM	CS3	CS3	32bit	16Mbyte
SRAM	CS4	CS4	8bit	128Kbyte
EPROM	CS5	CS0	8bit	最大1Mbyte

メモリマップ (物理空間アドレス)

フラッシュROMブート		EPROMブート	
H' 00000000	エリア0 (CS0) フラッシュROM 1Mbyte	H' 00000000	エリア0 (CS0) EPROM 最大1Mbyte
H' 000FFFFF		H' 000FFFFF	
H' 00100000	イメージ	H' 00100000	イメージ
H' 03FFFFFF		H' 03FFFFFF	
H' 04000000	内部I/O	H' 04000000	内部I/O
H' 07FFFFFF		H' 07FFFFFF	
H' 08000000	エリア2 (CS2)	H' 08000000	エリア2 (CS2)
H' 0BFFFFFF	ユーザ開放	H' 0BFFFFFF	ユーザ開放
H' 0C000000	エリア3 (CS3) EDO-DRAM 16Mbyte	H' 0C000000	エリア3 (CS3) EDO-DRAM 16Mbyte
H' 0CFFFFFF		H' 0CFFFFFF	
H' 0D000000	イメージ	H' 0D000000	イメージ
H' 0FFFFFFF		H' 0FFFFFFF	
H' 10000000	エリア4 (CS4) SRAM 128Kbyte	H' 10000000	エリア4 (CS4) SRAM 128Kbyte
H' 1001FFFF		H' 1001FFFF	
H' 10020000	イメージ	H' 10020000	イメージ
H' 13FFFFFF		H' 13FFFFFF	
H' 14000000	エリア5 (CS5) EPROM 最大1Mbyte	H' 14000000	エリア5 (CS5) フラッシュROM 1Mbyte
H' 140FFFFF		H' 140FFFFF	
H' 14100000	イメージ	H' 14100000	イメージ
H' 17FFFFFF		H' 17FFFFFF	
H' 18000000	エリア6 (CS6)	H' 18000000	エリア6 (CS6)
H' 1BFFFFFF	ユーザ開放	H' 1BFFFFFF	ユーザ開放
H' 1C000000	予約エリア	H' 1C000000	予約エリア
H' 1FFFFFFF		H' 1FFFFFFF	

3.2 メモリ設定

E D O - D R A M 設定

本ボードに搭載されている E D O - D R A M は、日立製 HM5165165A 互換品です。
D R A M コントローラの設定は以下のようにしてください。

カラムアドレス : 10ビット品
 リフレッシュモード : C A S ビフォア R A S リフレッシュ
 リフレッシュサイクル : 4 K c y c l e / 64 m s e c

ウェイト設定

本ボード上のメモリアクセスのウェイト数は以下の設定を推奨します。

メモリ種別		周波数 (CK10)			チップ セレクト
		× 1 (10MHz)	× 2 (20MHz)	× 8 (40MHz)	
F R O M	MBM29LV800	0 W A I T	1 W A I T	3 W A I T	C S 0 (5)
S R A M	TC55V1001	0 W A I T	1 W A I T	3 W A I T	C S 4
D R A M	HM5165165A	R A S プリチャージ : 1 サイクル R A S - C A S 遅延 : 1 サイクル 書き込みプリチャージ遅延 : 1 サイクル リフレッシュ R A S アサート期間 : 2 サイクル E D O モード : O N			C S 3
E P R O M	-	-	-	-	C S 5 (0)

() は E P R O M ブート時

3.3 フラッシュROMのアクセス方法

本ボード上のフラッシュROMは自動プログラムアルゴリズム (Embedded Algorithm) を採用しています。下記の書き込み/消去シーケンスを参考にしてください。

なお、書き込み単位はワード単位のみ、消去はセクタもしくはチップ単位となります。

詳細は、ディスク内に収録されているダウンロードプログラム(29fXXX.C)のソースをご覧ください。

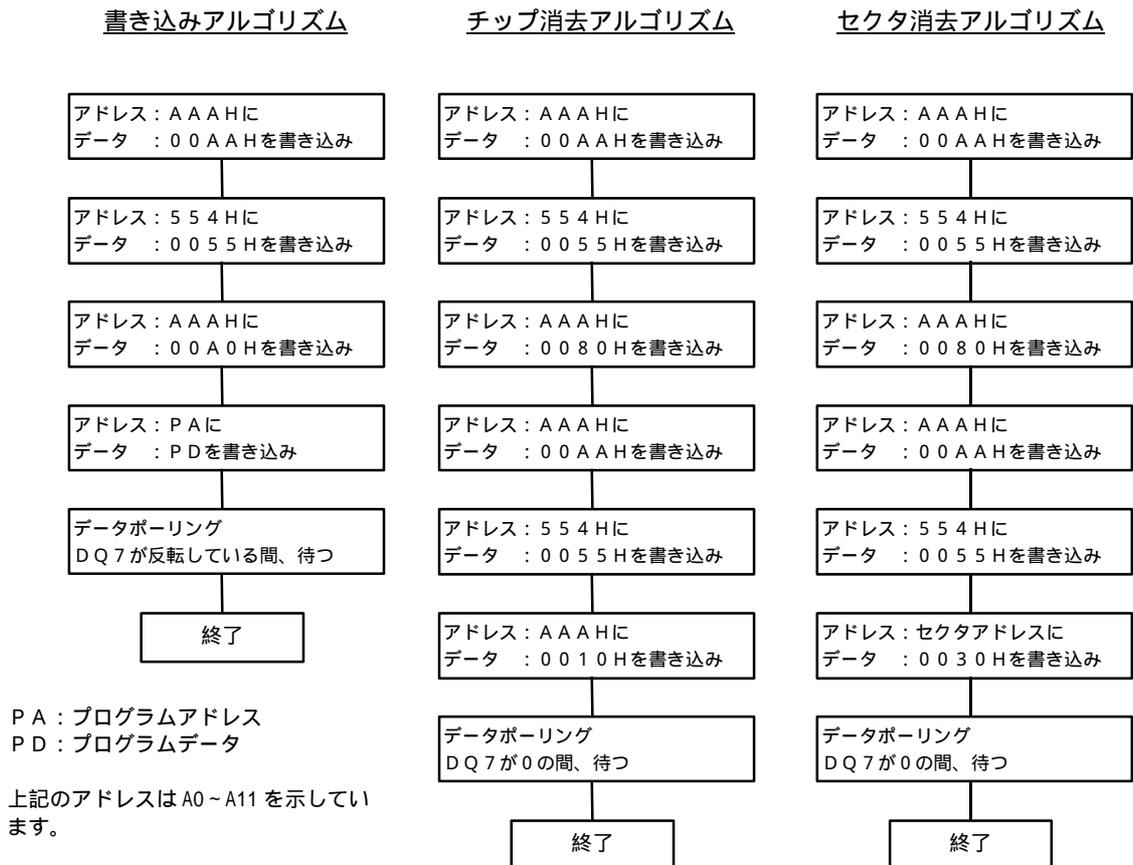


表3-3 フラッシュROMのセクタアドレス(A0~A20)

セクタ	アドレス	サイズ	セクタ	アドレス	サイズ
SA0	0000H-03FFFH	16Kbyte	SA10	7000H-7FFFFH	64Kbyte
SA1	0400H-05FFFH	8Kbyte	SA11	8000H-8FFFFH	64Kbyte
SA2	0600H-07FFFH	8Kbyte	SA12	9000H-9FFFFH	64Kbyte
SA3	0800H-0FFFFH	32Kbyte	SA13	A000H-AFFFFH	64Kbyte
SA4	1000H-1FFFFH	64Kbyte	SA14	B000H-BFFFFH	64Kbyte
SA5	2000H-2FFFFH	64Kbyte	SA15	C000H-CFFFFH	64Kbyte
SA6	3000H-3FFFFH	64Kbyte	SA16	D000H-DFFFFH	64Kbyte
SA7	4000H-4FFFFH	64Kbyte	SA17	E000H-EFFFFH	64Kbyte
SA8	5000H-5FFFFH	64Kbyte	SA18	F000H-FFFFFH	64Kbyte
SA9	6000H-6FFFFH	64Kbyte			

3.4 ダウンローダの使用法

本ボードでは、添付のソフトを利用してオンボードでユーザプログラムの書き込みが可能です。
 なお、添付ソフトは Windows95/98/NT4.0/2000 対応で、モトローラ S フォーマットに対応しています。

1) 書き込みソフトの準備

PC側のダウンロードソフトをインストールします。
 特にインストーラはありませんので、サンプルディスクの¥download¥pc¥sh3dl.EXE を適当なフォルダにコピーしてください。

次にターゲット側のダウンローダプログラムを用意します。
 サンプルディスクのダウンローダプログラムを EPROM に書き込み、ボード上にソケットに実装します。使用する ROM は前述の ROM サイズの設定等をご覧ください。
 通常は弊社出荷時に既にダウンローダを書き込んだ ROM (ビッグエンディアン用) が実装されていますので必要はありません。(リトルエンディアンで使用される場合には、リトルエンディアン用を EPROM に書き込んでご使用ください)
 gcc と日立 c は記述が異なるだけで、動作は全く同一なのでどちらを使用しても構いません。

【ダウンローダプログラム】

ビッグエンディアン用

¥download¥target¥hitachi¥big¥flash2.mot (日立c)

¥download¥target¥gcc¥big¥flash2.mot (gcc)

リトルエンディアン用

¥download¥target¥hitachi¥little¥flash2.mot (日立c)

¥download¥target¥gcc¥little¥flash2.mot (gcc)

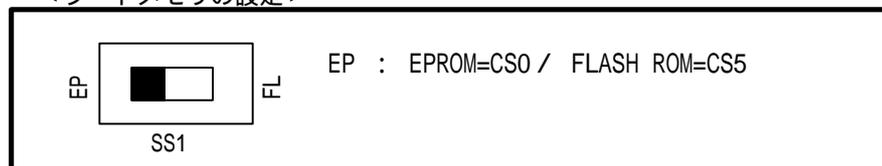
2) ボードの準備

モードの設定

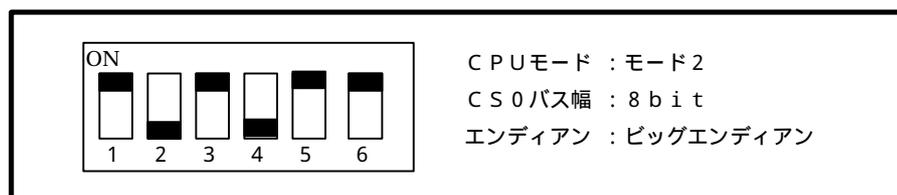
CPUのモードを以下の設定に合わせます。設定は電源を切った状態でおこなってください。

ブートメモリ : EPROM CPUモード : モード2

<ブートメモリの設定>



<ディップSW1 (S1) の設定 (ビッグエンディアンの場合)>



3) 書き込み手順

パソコンとボードをクロスケーブルで接続します。(接続は図3-4-3参照)
 sh3dl.exe をダブルクリックして起動します。
 [ポート]メニューより使用するパソコンのCOMポートを選択します。
 CPUボードの電源を投入します。
 [ファイル]メニューの[ダウンロード]を選択し、ダウンロードするファイルを選択します。
 します。ファイルを選択すると自動的にダウンロードを開始します。
 ダウンロードが終了すると、転送終了が表示されます。
 (この時点ではまだフラッシュROMには書き込まれていません)
 次に[ファイル]メニューの[書き込み]を選択します。
 すると、書き込み開始が表示され、フラッシュROMに書き込みが開始されます。
 終了すると書き込み終了が表示されます。

*動作を確認する場合は、サンプルディスク内のサンプルプログラムをダウンロードしてください。

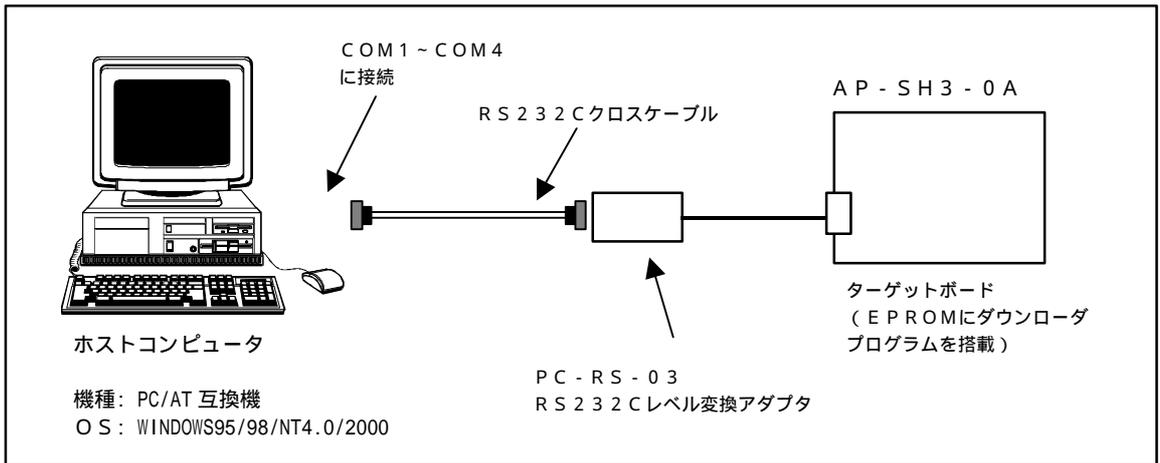


図 3 - 4 - 3 ダウンローダ使用時の接続

< PC - RS - 03 を使用しない場合 >

弊社のRS232C変換アダプタ(PC-RS-03)を使用しない場合には、以下のように接続してお使いください。

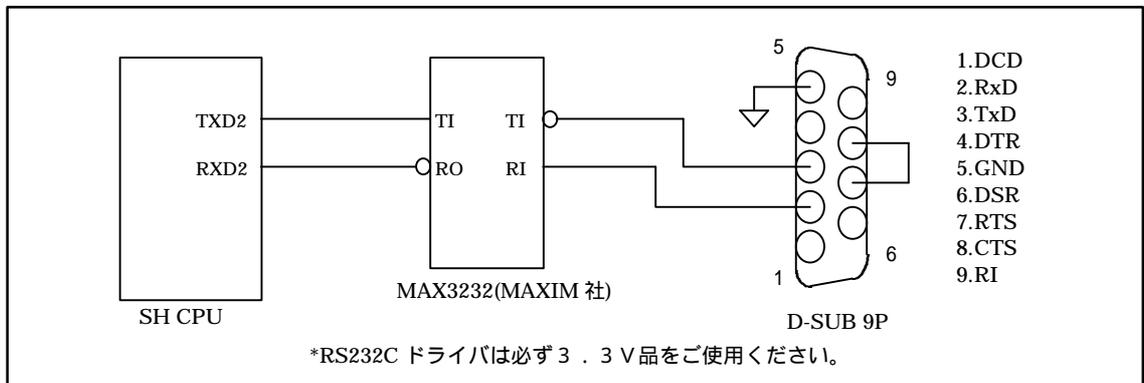


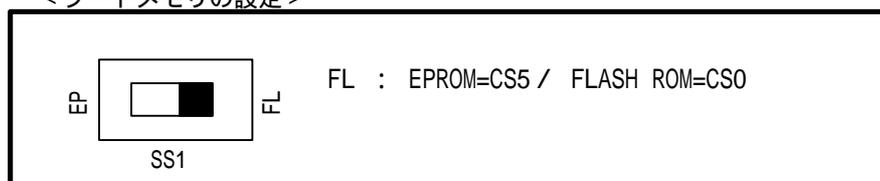
図 3 - 4 - 4 S C I の設計例

4) 動作の確認

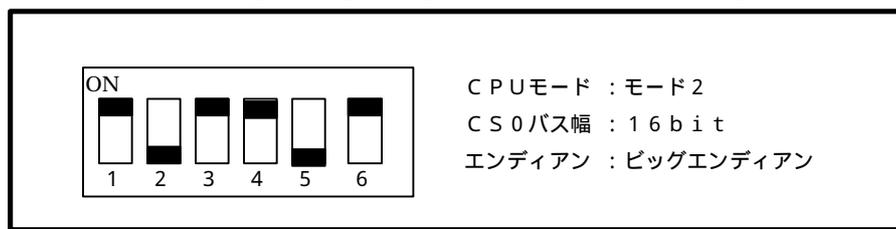
CPUのモードを以下の設定に合わせます。

ブートメモリ : フラッシュROM ・設定は電源を切った状態で行ってください。
CPUモード : モード2

<ブートメモリの設定>



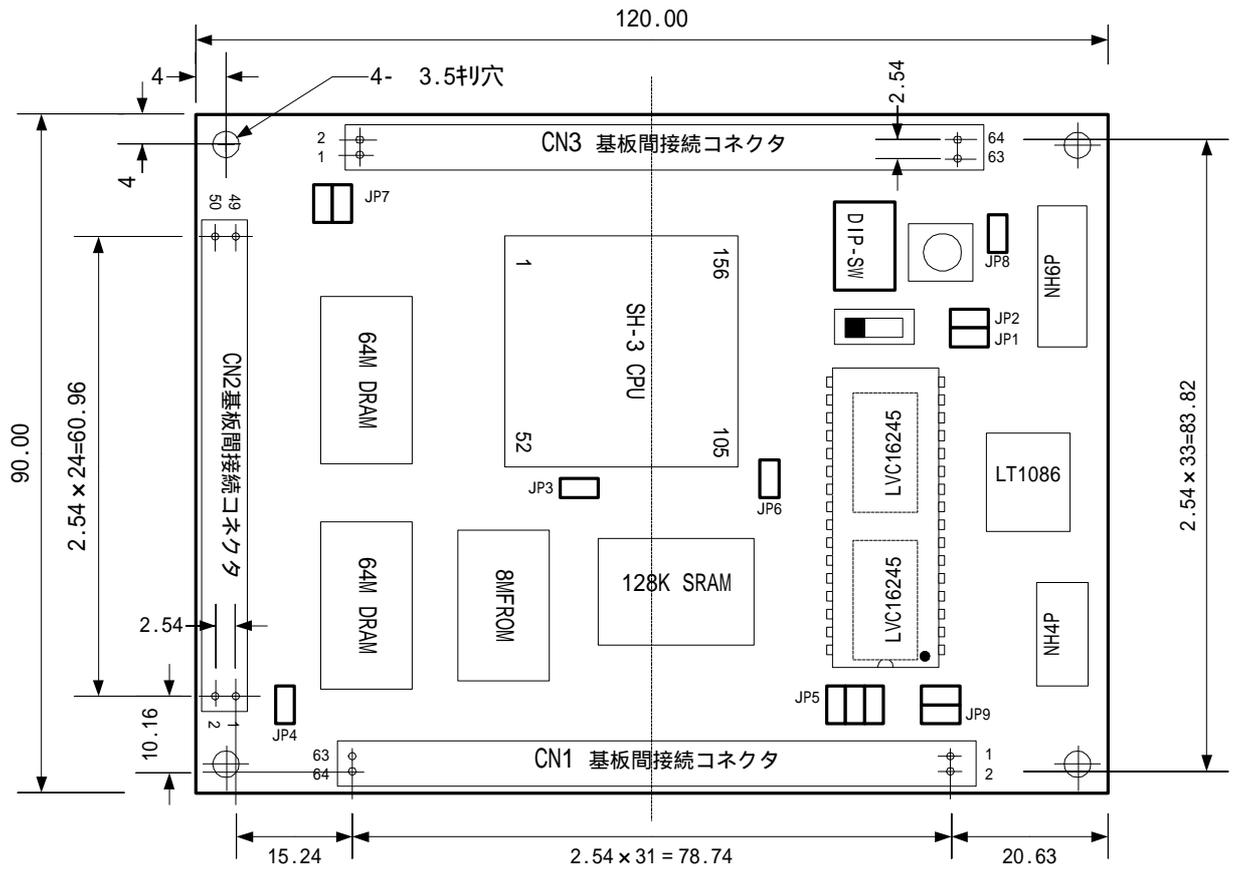
<ディップSW1 (S1) の設定 (ビッグエンディアンの場合)>



電源を投入すると、プログラムが動作します。

3.5 外形寸法図

図3-5 AP - SH3 - 0A基板寸法



CN1、CN2、CN3については、全て2.54mmピッチの格子の上にスルーホールが配置されています。

外部回路を増設されるお客さまは、市販のユニバーサルボードをご使用いただけます。

3.6 回路構成

添付回路図を参照