

高速16ビットCPUボード

アルファボードシリーズ

A P - H 8 - 0 B

(8ビットバス対応)

ハードウェア・マニュアル

第2版 1998/9/1

ALPHA PROJECT Co., LTD

AP - H 8 - 0 B ハ - ドウェア・マニュアル

この度は、アルファボ - ドシリ - ズ 「AP - H 8 - 0 B」 をお買いあげ頂きまして誠に有り難うございます。

本製品は、H 8 / 3 0 0 H C P Uを核とした高性能MCU H 8 / 3 0 0 2 (日立製) を搭載した汎用CPUボ - ドです。

本ボ - ドをお役立て頂くために、本マニュアルを十分お読み下さいますようお願いいたします。

今後共、弊社製品をご愛顧賜りますよう宜しくお願いいたします。

梱包内容	・ AP - H 8 - 0 B ボ - ド	× 1
	・ Dサブコネクタ (9 P I N)	× 1
	・ 電源用ハ - ネス (4 P I N)	× 1
	・ ハ - ドウェアマニュアル	× 1

本製品の内容及び仕様は予告なしに変更されることがありますのでご了承ください。
本製品は万全の注意を払って製作されていますが、万一初期不良品であった場合、お買い上げ頂いた販売店へ保証書を添えて御持参ください。

本ボ - ド及び弊社製品についてのお問い合わせは下記の TEL もしくは FAX にてお願いいたします。

なお、CPU 自体の機能等についてのお問い合わせには回答しかねますので、御了承ください。

お問い合わせ先

株式会社 アルファプロジェクト

〒433 - 8122

静岡県浜松市上島4 - 4 - 24

TEL (0 5 3) 4 6 4 - 2 1 6 6

FAX (0 5 3) 4 6 4 - 3 7 3 7

目次

1 . 製品概要	1
1 . 1 概要	1
1 . 2 機能及び特徴	1
1 . 3 仕様	2
2 . 機能説明	3
2 . 1 J P 設定	3
2 . 2 R S 2 3 2 C I / F	5
2 . 3 メモリバックアップ	6
2 . 4 リセット	6
2 . 5 端子配列	7
2 . 6 使用上の注意	9
3 . 技術資料	10
3 . 1 アドレスマップ	10
3 . 2 外形寸法図	11
3 . 3 回路構成	12

1. 製品概要

1.1 概要

アルファボ - ドシリ - ズ 「AP - H8 - 0B」はH8 / 300HCPUを核とした高性能MCU H8 / 3002 (日立製) を搭載した汎用CPUボードです。本ボードは外部接続コネクタへ外部拡張に必要な信号をすべて引き出してありますので、各種試作用途及び小ロットの製品への適用など、幅広い対応が可能です。

1.2 機能及び特徴

1) H8 / 3002 (16MHz) を採用

- ・アドレス空間 16Mバイト
- ・高速DMAコントローラ 4チャンネル
- ・シリアルインタフェース 2チャンネル
- ・16ビットインテグレートッドタイマ 5チャンネル
- ・割り込み 外部7本 内部要因30 NMI 1本
- ・I/Oポート 入出力38本 入力8本
- ・DRAMコントローラ (DRAM直接接続可能)
- ・外部メモリチップセレクト 4本
- ・ウォッチドッグタイマ 1チャンネル
- ・10ビットA/D変換器 8チャンネル
- ・水晶発振バッファ内蔵
- ・最高動作周波数 16MHz
- ・低消費電力

2) RAM 128Kバイト搭載 (標準)、ROM 128Kバイト搭載可能

RAMは標準で128Kバイト (最大512Kバイト) で、外部よりバックアップ用電池を接続することによりバックアップも可能です。

ROMは最大で128Kバイトまで搭載可能です。(最小32Kバイト)

3) RS232Cドライバを搭載

RS232Cドライバ及びDサブコネクタを搭載していますので、基板単体で通信テスト等が容易に行えます。

4) 外部拡張が容易

外部接続コネクタ(60PIN×2)に拡張に必要な信号線をすべて引き出してありますので、メモリの増設、I/Oの増設等が容易です。

1.3 仕様

A P - H 8 - 0 B仕様

CPU	H8/3002 (日立製) ICE用ソケット実装可能(山一電機 IC149シリーズ)
動作周波数	16MHz
メモリ	RAM 128KバイトSRAM実装済み(最大512Kバイト) ROM 最大128Kバイト搭載可(最小32Kバイト) (ROMはCS0、RAMはCS2に接続)
メモリバックアップ	バックアップ切替対応 外部にリチウム電池等を接続することによりバックアップ可能
シリアルI/F	同期/非同期 I/F 2チャンネル
パラレルI/F	入出力 38本 入力 8本
タイマ/カウンタ	16ビットインテグレ-テッドタイマ 5チャンネル
割り込み	割り込みコントロ-ラ内蔵 外部 7本 内部要因 30 NMI 1本
DMA	DMAコントロ-ラ内蔵 4チャンネル
DRAM	DRAMコントロ-ラ内蔵 外部にDRAMチップを直接接続可能
リセット	リセットSWを搭載 外部からのリセット入力も可能(オ-ブンコレクタ)
RS232C	ADM233相当品を実装済み TxD0、RxD0、TxD1、RxD1を内部接続
外部接続	60PINコネクタ×2 (2.54mmピッチ)
電源電圧	5V±10%
消費電力	MAX 100mA
使用環境条件	0~50 20~80%RH 結露なし
寸法	100×80 (mm)

2 . 機能説明

2 . 1 J P 設定

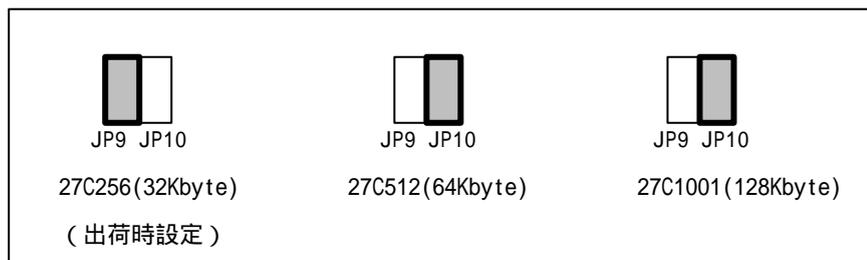
1) ボ - ド上 R A M の切り離し

本ボ - ドには標準で 1 2 8 K バイト (1 M b i t 品) の R A M が実装されていますが、外部にメモリを増設することにより、本ボ - ド上の R A M を使用されない場合は切り離すことができます。設定は J P 1 3 にて行います。

J P 1 3 O N : オンボード R A M を使用する (出荷時設定)
 O F F : オンボード R A M を使用しない

2) R O M サイズの選択

本ボ - ドは 2 5 6 K バイト、 5 1 2 K バイト、 1 M バイトの R O M を選択することが可能です。 R O M サイズの選択は J P 9、 J P 1 0 により設定します。



注) 使用する R O M と J P の設定は必ず合わせてください。 場合によってはデバイスが破壊される場合があります。

< ROMについて >

本ボードに搭載するROMは以下の品、もしくは互換品を使用してください。

32Kバイト	:	27C256	28PIN
64Kバイト	:	27C512	28PIN
128Kバイト	:	27C1001	32PIN

3) 動作モードの設定

H8/3002には4種類の動作モードがあります。

本ボードではJP6～JP8で設定します。

* ONは短絡ピンを挿入した状態

動作モード	端子設定			内容		
	JP6(MD0)	JP7(MD1)	JP8(MD2)	アドレス空間	バスモード初期値	内蔵RAM
モード1	OFF	ON	ON	1Mバイト	8ビット	有効
モード2	ON	OFF	ON	1Mバイト	16ビット	有効
モード3	OFF	OFF	ON	16Mバイト	8ビット	有効
モード4	ON	ON	OFF	16Mバイト	16ビット	有効

* 出荷時はモード1に設定

4) アナログ電源の設定

H8/3002にはA/D変換器が内蔵されており、アナログ電源は通常のデジタル電源とは別の入力ピンが用意されています。

本ボードではアナログ電源入力へ簡易的にデジタル電源を接続することができます。

設定はJP1～JP3にて行います。

JP1	:	AVSS (アナログGND) をGNDと接続
JP2	:	AVREF (A/D変換器基準電圧) をVCCと接続
JP3	:	AVCC (アナログVCC) をVCCと接続

* 出荷時はすべてON

5) RS232C I/Fの設定

本ボードにはRS232Cドライバが搭載されていますが、RS232Cを使用しない場合には切り離すことができます。設定はJP4、JP5で行います。

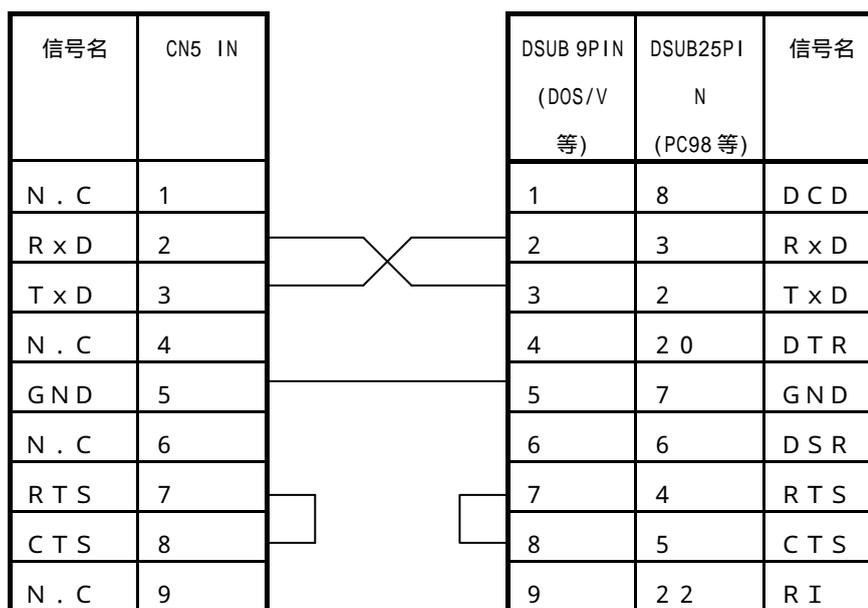
JP4 ON : チャンネル0をRS232Cレベルで使用する OFF : チャンネル0をRS232Cレベルで使用しない
JP5 ON : チャンネル1をRS232Cレベルで使用する OFF : チャンネル1をRS232Cレベルで使用しない

2.2 RS232C I/F

CPU内蔵のSIOは2チャンネルともRS232Cドライバに接続されています。信号はCN4にはCH0、CH1の両方が、CN5(DSUB 9PIN)にはCH1のみが接続されています。

CN5を経由して、パソコンなどの外部機器とRS232Cケーブルで接続すれば外部回路無しで通信を行うことが可能です。

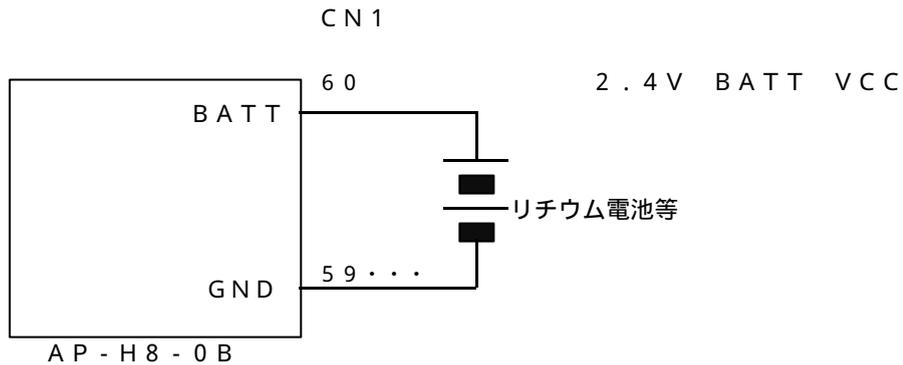
ケーブル結線例(クロスケーブル)



DSUB 9ピン メス

2.3 メモリバックアップ

本ボード上のRAMは外部にバックアップ電源を接続することによりバックアップ可能です。
 BATT端子(CN1 60PIN)にバックアップ電源を接続してください。
 なお、ニッカド電池等の2次電池を使用される場合には、別途充電回路が必要となります。



2.4 リセット

本ボードのリセット動作には以下の3つがあります。

1) 電源投入時及び電圧低下時のリセット動作

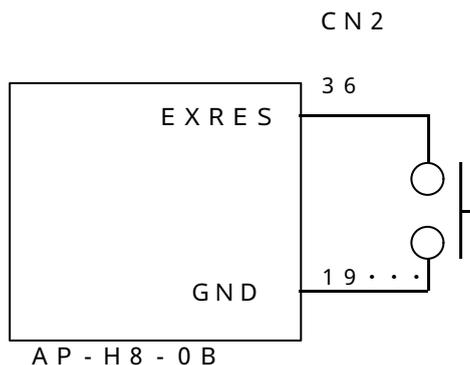
約4.5Vでシステムリセットされます。

2) リセットSWによるリセット動作

リセットSWを押すことにより強制的にシステムリセットされます。

3) 外部からの制御によるリセット

EXRES端子(CN2 36PIN)へ外部回路を接続することにより、外部からのリセット動作が可能となります。



2.5 端子配列

本ボードは外部拡張に必要な信号をCN1とCN2にすべて引き出してあります。

以下に各コネクタの端子配列を示します。

C N 1 端子配列

1	GND	GND	2
3	D15	D14	4
5	D13	D12	6
7	D11	D10	8
9	D9	D8	10
11	VCC	VCC	12
13	D7/P47	D6/P46	14
15	D5/P45	D4/P44	16
17	D3/P43	D2/P42	18
19	D1/P41	D0/P40	20
21	GND	GND	22
23	A15	A14	24
25	A13	A12	26
27	A11	A10	28
29	A9	A8	30
31	A7	A6	32
33	A5	A4	34
35	A3	A2	36
37	A1	A0	38
39	GND	GND	40
41	NMI	RD	42
43	LWR	IRQ0	44
45	IRQ1	CS2	46
47	TXD1	RXD1	48
49	RESET	CLK	50
51	A16	A17	52
53	A18	A19	54
55	-	AS	56
57	-	HWR	58
59	GND	BATT	60

C N 2 端子配列

1	PB7/TP15/ADTRG/DREQ1	PB6/TP14/DREQ0	2
3	PB5/TP13/TOXCB4	PB4/TP11/TOXCA4	4
5	PB3/TP11/TIOCB4	PB2/TP10/TIOCA4	6
7	PB1/TP9/TIOCB3	PB0/TP8/TIOCA3	8
9	VCC	VCC	10
11	PA7/TP7/TIOCB2/A20	PA6/TP6/TIOCA2/A21	12
13	PA5/TP5/TIOCB1/A22	PA4/TP4/TIOCA1/A23	14
15	PA3/TP3/TIOCB0/TCLKD	PA2/TP2/TIOCA0/TCLKC	16
17	PA1/TP1/TIOCB2/TCLKB	PA0/TP0/TIOCB2/TCLKA	18
19	GND	GND	20
21	RESET	STBY	22
23	IREQ5/SCK1/P95	IREQ4/SCK0/P94	24
25	RXD1/P93	RXD0/P92	26
27	TXD1/P91	TXD0/P90	28
29	GND	GND	30
31	P84/CS0	P83/CA1/IRQ3	32
33	P82/CS2/IRQ2	P81/CS3/IRQ1	34
35	P80/RFSH/IRQ0	EXRES	36
37	-	LWR	38
39	HWR	RD	40
41	AS	P62/BACK	42
43	P61/BREQ	P60/WAIT	44
45	GND	GND	46
47	P77/AN7	P76/AN6	48
49	P75/AN5	P74/AN4	50
51	P73/AN3	P72/AN2	52
53	P71/AN1	P70/AN0	54
55	AVSS	AVSS	56
57	AVref	AVref	58
59	AVCC	AVCC	60

注) H8/3002には兼用端子が多数存在するため、複数のコネクタPIN上に接続されている信号がありますので御注意ください。
各信号の機能はH8/3002のデータシートをご覧ください。

PINピッチ : 2.54mm

推奨コネクタ : HIF3H-60DA-2.54DSA (ヒロセ)

HIF3H-60PB-2.54DSA (ヒロセ)

C N 3 端子配列

1	V C C
2	V C C
3	G N D
4	G N D

電源コネクタ

C N 4 端子配列

1	R x D 0
2	T x D 0
3	R x D 1
4	T x D 1
5	V C C
6	G N D

R S 2 3 2 C

C N 5 端子配列

1	N . C
2	R x D
3	T x D
4	N . C
5	G N D
6	N . C
7	R T S
8	C T S
9	N . C

R S 2 3 2 C (D サブ 9 ピン)

C N 4 は R S 2 3 2 C ドライバと接続されており、
R S 2 3 2 C レベルの入出力となっています。

T T L 入出力レベルが必要な場合には J P 4 と J P 5 を O F F
にして、C N 2 より引き出してください。

C N 5 は標準的な I B M 互換機と同等のピン配置です。

なお、R T S と C T S は基板上のカットランド (R J P 1) で
短絡しています。(内部の信号線には接続されていません)

C N 3 : 使用コネクタ B 4 P - S H F - 1 A A (日 圧)
適合レセプタクル H 4 P - S H F - A A (日 圧)

C N 4 : 使用コネクタ B 6 P - S H F - 1 A A (日 圧)
適合レセプタクル H 6 P - S H F - A A (日 圧)

C N 5 : 使用コネクタ F C N 6 7 5 P 0 0 9 L / F # W B (富 士 通)
適合レセプタクル M I L 規 格 D - s u b コネクタ 9 ピン (一 般 品 で あ れ ば 可)

2.6 使用上の注意

- ・本製品を改造されたものについての動作は保証しかねますのでご了承願います。
カスタム品をご希望のお客様は弊社お問い合わせ先へご相談ください。
- ・極端な高温下や低温下、または振動の激しい環境での使用はご遠慮ください。
- ・高湿度、油の多い環境でのご使用はご遠慮ください。
- ・腐食性ガス、可燃性ガス等の環境中でのご使用はご遠慮ください。
- ・ノイズの多い環境での動作は保証しかねますのでご了承願います。

3 . 技術資料

3 . 1 アドレスマップ

本ボ - ドではROMがCS 0、RAMがCS 1にアサインされています。

メモリマップ

a) 1 Mバイトモ - ド (モ - ド 1、 2)

b) 1 6 Mバイトモ - ド (モ - ド 3、 4)

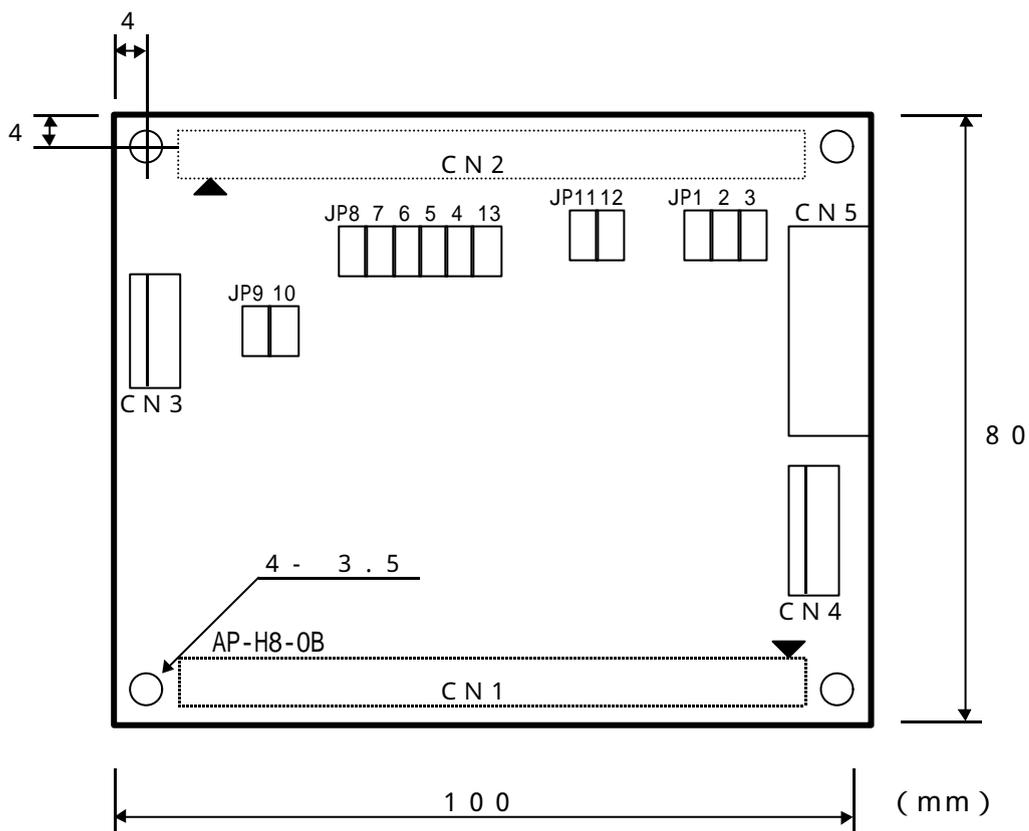
00000H	エリア 0 ROM (1 2 8 K バイ
1FFFFH 20000H	エリア 1 RAM (1 2 8 K バイト)
3FFFFH	エリア 2
	エリア 3
	エリア 4
	エリア 5
	エリア 6
	エリア 7
FFD10H	内蔵 RAM 5 1 2 バイト
FFF0FH FFF10H	外部 I / O 空間
FFF1BH FFF1CH	内部 I / O レジスタ
FFFFFH	

000000H	エリア 1 ROM (1 2 8 K バイト)
01FFFFH 020000H	ROM イメ - ジ
1FFFFFH 200000H	エリア 1 RAM (1 2 8 K バイト)
21FFFFH 220000H	RAM イメ - ジ
3FFFFFH	エリア 2
	エリア 3
	エリア 4
	エリア 5
	エリア 6
	エリア 7
FFFD10H	内蔵 RAM 5 1 2 バイト
FFF0FH FFF10H	外部 I / O 空間
FFF1BH FFF1CH	内部 I / O レジスタ
FFFFFH	

・ ROM サイズが
32K (27C256) の場合
000000H ~ 007FFFH
64K (27C512) の場合
000000H ~ 00FFFFH

3.2 外形寸法

図3-1 AP-H8-0B基板寸法



CN 1 - CN 2 PIN間寸法 (内側) : 68.58mm (2.54mm x 27)

3.3 回路構成

添付回路図を参照