

PC-DVI-01

LCD 出カタイミングパラメータについて

Rev1.1 2023/10/02

目 次

1. 概要	2
1.1 はじめに.....	2
1.2 対象とするシステム	2
2. タイミングパラメータの設定	3
2.1 パラメータの算出例	3

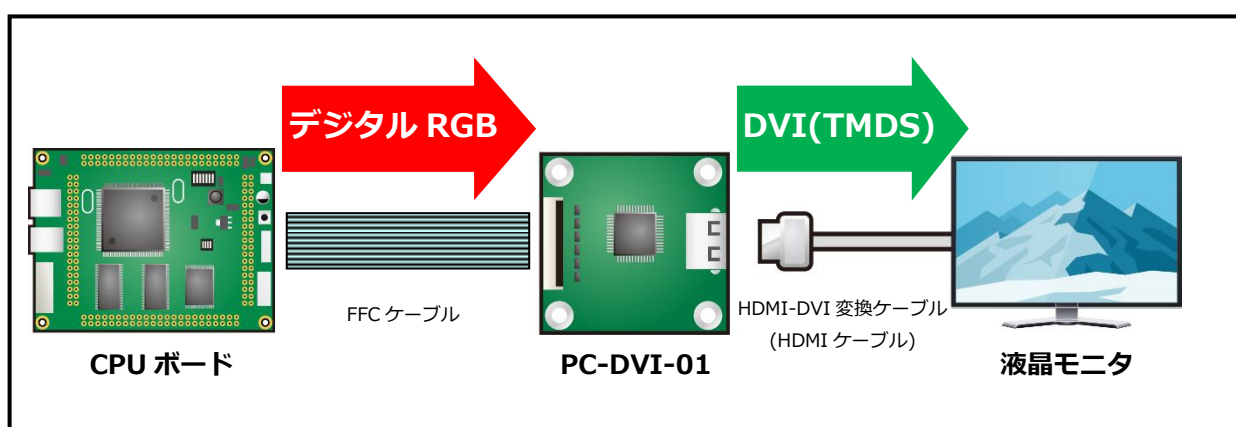
1. 概要

1.1 はじめに

本ドキュメントでは、PC-DVI-01 を市販の液晶モニタ等に接続して使用する際の、デジタル RGB の LCD タイミングパラメータの設定について説明します。

1.2 対象とするシステム

本ドキュメントでは、PC-DVI-01 に以下の機器を接続したシステムを対象とします。



I/F	接続機器
デジタル RGB I/F	デジタル RGB 出力 I/F を装備した CPU ボード
DVI I/F	DVI 入力 I/F を装備した液晶モニタ

Fig 1.2-1 PC-DVI-01 接続イメージ

2. タイミングパラメータの設定

2.1 パラメータの算出例

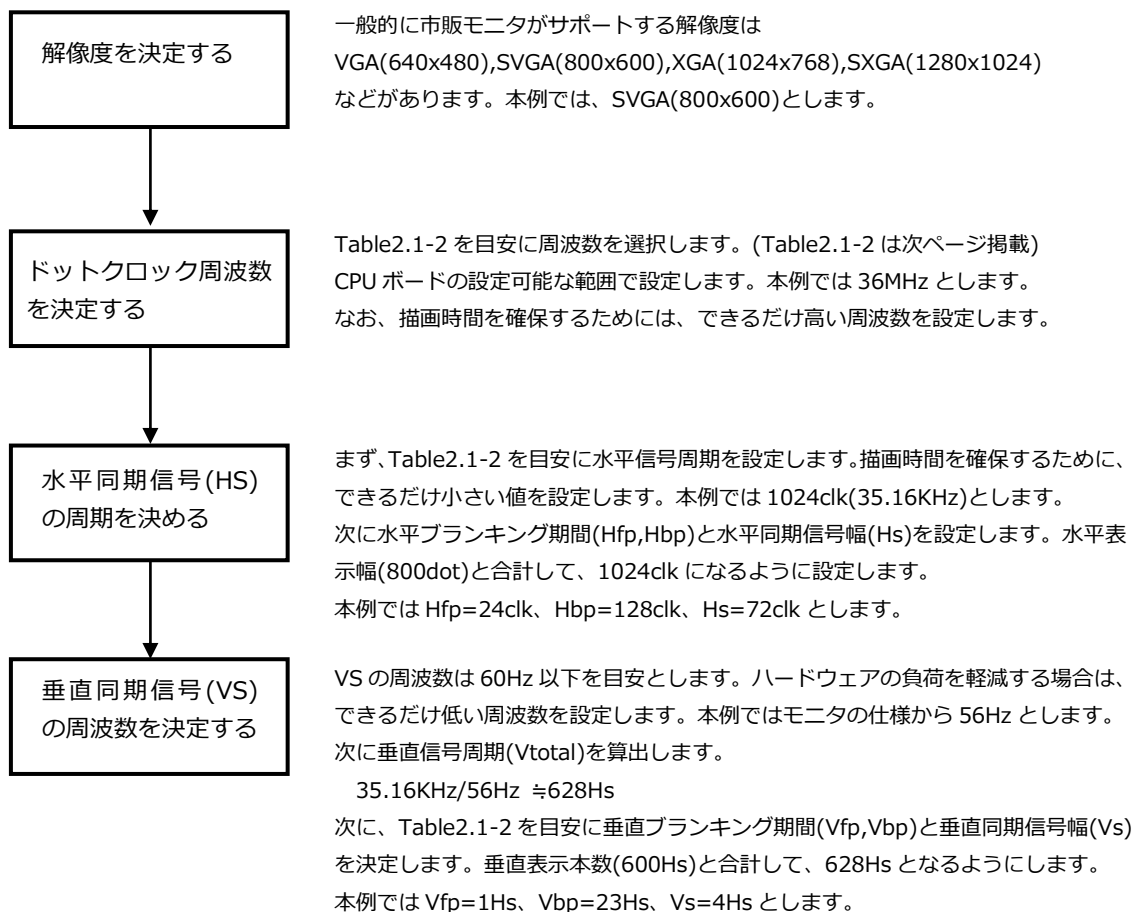
CPU ボードのデジタル RGB のタイミングパラメータは、液晶モニタの DVI 入力仕様に設定を合わせる必要があります。

以下に市販の液晶モニタの仕様を例に、タイミングパラメータの算出例を説明します。

本例では下記のフローにしたがってタイミングを決定します。なお、あくまで参考例ですので、お客様の用途、環境に合わせて、適宜設定してください。

項目	仕様	備考
解像度	最大 1280×1024	
水平同期信号周波数	30 ~ 81KHz	
垂直同期信号周波数	56 ~ 75Hz	

Table2.1-1 液晶モニタ仕様例

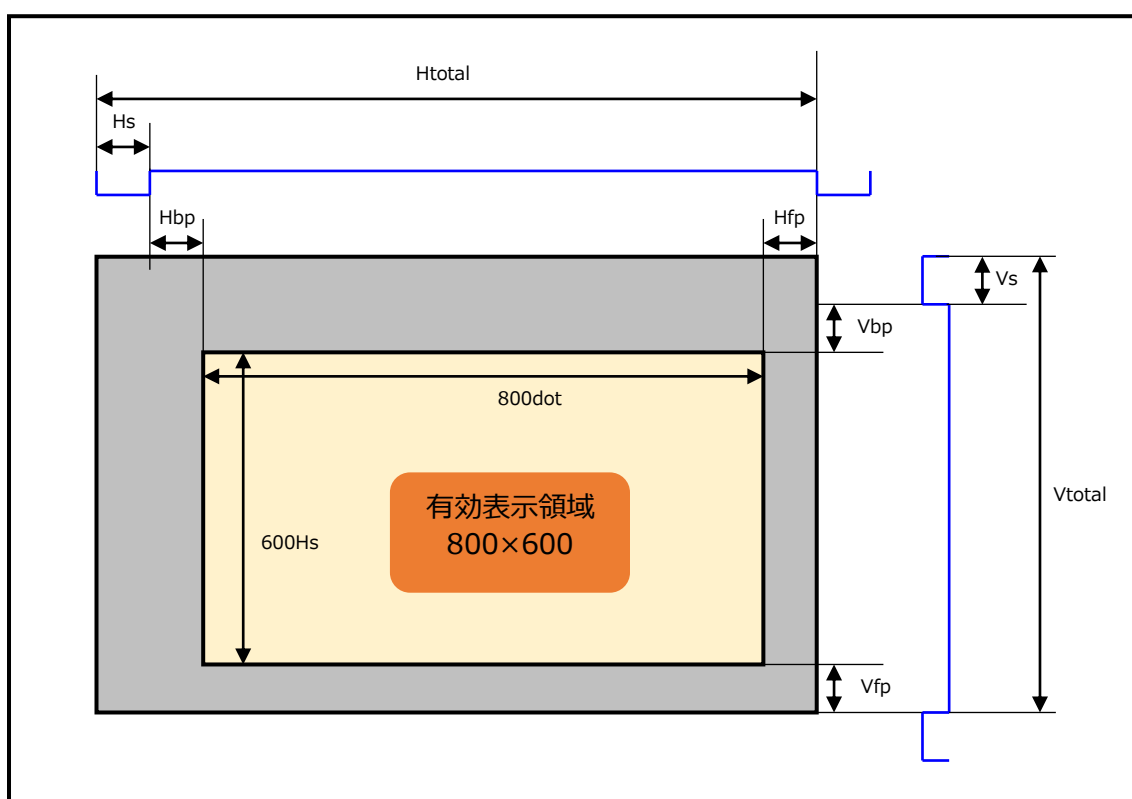


設定値はあくまで目安です。モニタの仕様が公開されている場合は、そちらに合わせてください。
また、モニタによっては入力許容範囲が異なりますので、正しく表示されない場合は実際のモニタで合わせ込みを
行ってください。

パラメータ	VGA(640x480)	SVGA(800x600)	XGA(1024x768)	SXGA(1280x1024)
ドットクロック	31.5~36MHz	36MHz~56MHz	65~94.5MHz	108~157.5MHz
水平ブランク(Hfp)	16~56clk	16~56clk	16~48clk	16~48clk
水平ブランク(Hbp)	80~128clk	64~160clk	144~208clk	224~248clk
水平同期信号幅(Hs)	40~56clk	64~128clk	96~136clk	112~160clk
水平信号周期(Htotal)	832~840clk	1024~1056clk	1312~1376clk	1688~1728clk
水平ブランク(Vfp)	1~9clk	1~37clk	1~3clk	1~3clk
垂直ブランク(Vbp)	16~29Hs	22~27Hs	29~36Hs	38~46 Hs
垂直同期信号幅(Vs)	2~3Hs	2~6Hs	3~6Hs	3Hs
垂直信号周期(Vtotal)	484~491Hs	625~666Hs	800~808Hs	1066~1072Hs

参考:VESA DMT

Table2.1-2 解像度別設定値目安



パラメータ	値
解像度	800x600dot
ドットクロック	36MHz
水平ブランク(Hfp)	24clk
水平ブランク(Hbp)	128clk
水平同期信号幅(Hs)	72clk
水平信号周期(Htotal)	1024clk
水平ブランク(Vfp)	1Hs
垂直ブランク(Vbp)	23Hs
垂直同期信号幅(Vs)	4Hs
垂直信号周期(Vtotal)	628Hs

Fig2.1-1 タイミング設定例

ご注意

- ・本文書の著作権は、株式会社アルファプロジェクトが保有します。
- ・本文書の内容を無断で転載することは一切禁止します。
- ・本文書に記載されている内容についての技術サポートは一切受け付けておりません。
- ・本文書の内容に基づき、システムを運用した結果、万一損害が発生しても、弊社では一切責任を負いませんのでご了承下さい。
- ・本文書の内容については、万全を期して作成いたしましたが、万一ご不審な点、誤りなどお気付きの点がありましたら弊社までご連絡下さい。
- ・本文書の内容は、将来予告なしに変更されることがあります。



株式会社アルファプロジェクト
〒431-3114
静岡県浜松市中央区積志町 834
<https://www.apnet.co.jp>
E-Mail: query@apnet.co.jp