

AP-RZA3-0A (RZ/A3UL CPU BOARD)

IPL サンプルプログラム解説

第 1.1 版 2023 年 10 月 02 日

1. 概要

1.1 概要

本アプリケーションノートでは、AP-RZA3-0A に付属する「Initial Program Loader (以下、IPL) サンプルプログラム」について解説します。

解説するサンプルプログラムは下記のものになります。

サンプルプログラム	動作内容
IPL サンプルプログラム	・ SPI Flash ブートの動作

1.3 本サンプルプログラムについて

本サンプルプログラムおよび本書含むアプリケーションノートは、弊社 Web サイトのボード紹介ページで公開されています。

株式会社アルファプロジェクト

AP-RZA3-0A 製品ページ <https://www.apnet.co.jp/product/rza/ap-rza3-0a.html>

1.3 ライセンスについて

本サンプルプログラムは、ルネサス エレクトロニクス社が公開する「Initial Program Loader (IPL) for Renesas RZ/A Series」(IPL v1.2.0) を AP-RZA3-0A 用に移植して作成されています。

rza-initial-program-loader 公開ページ <https://github.com/renesas/rza-initial-program-loader>

本サンプルプログラムは MIT ライセンス等のソフトウェアライセンスが適用されています。ライセンスについてはプログラム内の「sample¥ap_rza3_0a_ipl_sample¥docs¥license.rst」をご参照ください。

1.4 開発環境について

本サンプルプログラムは統合開発環境「e2 studio」を用いて開発されています。

本サンプルプログラムに対応する開発環境、コンパイラ、デバッガのバージョンは次の通りです。

ソフトウェア	バージョン	備考
e2studio	2023-01	–
GCC	10.3.1.20210621	A-Profile AArch64 bare-metal
MSYS2	2023/03/18 版	–

デバッガ	ハードウェアバージョン	備考
J-Link	V11	Segger Microcontroller Systems 社 ハードウェアバージョン V10 以下はご使用になれませんのでご注意ください。

※AP-RZA3-0A と J-Link を直接接続することはできません。

AP-RZA3-0A 側(ハーフピッチコネクタ)と J-Link 側(フルピッチコネクタ)を接続するための変換アダプタが必要となります。

変換アダプタについては、J-Link 取扱店へご確認ください。

1.5 ワークスペースについて

本サンプルプログラムのプロジェクトファイルは次のフォルダに格納されています。

ご使用のワークスペースにコピーして使用してください。

サンプルプログラム	フォルダ
IPL サンプルプログラム プロジェクトフォルダ	¥sample¥ap_rza3_0a_ipl_sample

2. サンプルプログラムの構成

2.1 フォルダ構成

サンプルプログラムは以下のフォルダで構成されています。
なお、フォルダ数が多いため一部を省略して記述します。

¥ sample	AP-RZA3-0A サンプルプログラムフォルダ
└─ ¥ ap_rza3_0a_ipl_sample	IPL サンプルプログラムフォルダ
├─ ¥ .settings	設定ファイルフォルダ
├─ ¥ bl1	BL1 フォルダ
├─ ¥ bl2	BL2 フォルダ
├─ ¥ bl2u	BL2u フォルダ
├─ ¥ bl31	BL31 フォルダ
├─ ¥ build	ビルドフォルダ
└─ ¥ a3ul	AP-RZA3-0A ビルドフォルダ
├─ ¥ debug	AP-RZA3-0A デバッグビルドフォルダ
└─ ¥ release	AP-RZA3-0A リリースビルドフォルダ
├─ ¥ common	共通フォルダ
├─ ¥ docs	資料フォルダ
├─ ¥ drivers	ドライバフォルダ
├─ ¥ fdt	FDTs フォルダ
├─ ¥ include	インクルードフォルダ
├─ ¥ lib	ライブラリフォルダ
├─ ¥ licenses	ライセンスフォルダ
├─ ¥ make_helpers	Make 補助フォルダ
├─ ¥ plat	プラットフォームフォルダ
└─ ¥ renesas	ルネサス社製 CPU 用プラットフォームフォルダ
├─ ¥ services	サービスコールフォルダ
└─ ¥ tools	ツールフォルダ

2.2 ファイル構成

サンプルプログラムは以下のファイルで構成されています。

なお、ファイル数が多いため一部を省略して記述します。

<¥sample¥ap_rza3_0a_ipl_sample フォルダ内>

.cproject	…	CPROJECT ファイル
.project	…	PROJECT ファイル
ap_rza3_0a_ipl_sample Debug.launch	…	AP-RZA3-0A IPL サンプルプログラム デバッグおよびランタイム設定ファイル
readme.rst	…	リードミーファイル

<¥sample¥ap_rza3_0a_ipl_sample¥build¥a3ul¥debug フォルダ内>

rza3ul_ap_rza3_0a_ipl.bin	…	サンプルプログラム デバッグビルド バイナリファイル
rza3ul_ap_rza3_0a_ipl.elf	…	サンプルプログラム デバッグビルド ELF ファイル
rza3ul_ap_rza3_0a_ipl.map	…	サンプルプログラム デバッグビルド マップファイル
rza3ul_ap_rza3_0a_ipl.srec	…	サンプルプログラム デバッグビルド モトローラ S ファイル

<¥sample¥ap_rza3_0a_ipl_sample¥build¥a3ul¥release フォルダ内>

rza3ul_ap_rza3_0a_ipl.bin	…	サンプルプログラム リリースビルド バイナリファイル
rza3ul_ap_rza3_0a_ipl.elf	…	サンプルプログラム リリースビルド ELF ファイル
rza3ul_ap_rza3_0a_ipl.map	…	サンプルプログラム リリースビルド マップファイル
rza3ul_ap_rza3_0a_ipl.srec	…	サンプルプログラム リリースビルド モトローラ S ファイル

<¥sample¥ap_rza3_0a_ipl_sample¥plat¥renesas¥rz¥board¥a3ul_ap_rza3_0a フォルダ内>

rz_board.mk	…	AP-RZA3-0A 用 make ファイル
-------------	---	------------------------

<¥sample¥ap_rza3_0a_ipl_sample¥plat¥renesas¥rz¥common¥drivers¥ddr フォルダ内>

ddr.c	…	DDR 共通ファイル
param_swizzle_ap_rza3_0a.c	…	AP-RZA3-0A DDR ファイル

<¥sample¥ap_rza3_0a_ipl_sample¥plat¥renesas¥rz¥common¥drivers¥xspidevice¥octaflash_mx25um フォルダ内>

octaflash_mx25um.c	…	AP-RZA3-0A OctaFlashROM ドライバファイル
octaflash_mx25um_api.h	…	AP-RZA3-0A OctaFlashROM ドライバ API ファイル
rz_xspidevice.mk	…	AP-RZA3-0A OctaFlashROM ドライバ用 make ファイル

<¥sample¥ap_rza3_0a_ipl_sample¥plat¥renesas¥rz¥soc¥a3ul¥drivers¥ddr フォルダ内>

ddr_a3ul.c	…	RZ/A3UL DDR レジスタ制御ファイル
param_mc_ap_rza3_0a.c	…	AP-RZA3-0A DDR 設定ファイル

3. 動作説明

3.1 サンプルプログラムの動作

本サンプルプログラムは、SPI Flash ブート時に最初に起動するプログラムとして働き、ユーザアプリケーションプログラム(以下、ユーザプログラム)を起動するための動作を行います。

本サンプルプログラムは主に以下の動作をします。

- ① DDR SDRAM の初期化します。
- ② シリアル FlashROM 空間内のアドレス「0x20020000」から 480Byte のデータを読み出します。
480Byte のデータは以下で構成されるユーザプログラムのヘッダ情報として扱います。

オフセット	サイズ (Byte)	説明
+0x00	8	ユーザプログラムのエントリアドレス
+0x08	8	「ユーザプログラムのエントリアドレス」の逆数パラメータ
+0x10	8	ユーザプログラムの転送先アドレス
+0x18	8	「ユーザプログラムの転送先アドレス」の逆数パラメータ
+0x20	8	ユーザプログラムのサイズ
+0x28	8	「ユーザプログラムのサイズ」の逆数パラメータ
+0x30	432	ダミーデータ (0x00 埋め)
+0x1E0	32	文字列「RZ FSP Application」(残領域は 0x00 埋め)

- ③ 読み出した 480Byte の各パラメータについて、逆数パラメータやプログラム内文字列と比較することでデータに異常が無いかを確認します。
データが異常であった場合、処理を終了します。
- ④ シリアル FlashROM 空間内のアドレス「0x20020200」から「ユーザプログラムのサイズ」の量だけ「ユーザプログラムの転送先アドレス」にメモリデータを転送していきます。
- ⑤ RAM 空間に転送したユーザプログラムへジャンプし、ユーザプログラムの動作に移ります。

本サンプルプログラムの動作については、ルネサス社の「Initial Program Loader (IPL) for Renesas RZ/A Series」と、資料「Initial Program Loader Application Note (Octa Flash Boot Edition)」も併せてご参照ください。

3.2 サンプルプログラムのダウンロード

本サンプルプログラムは上述した通り、SPI Flash ブート時に最初に起動し、シリアル FlashROM 空間の指定アドレスに書き込まれたユーザプログラムを任意の RAM 空間にコピーし、実行するプログラムです。

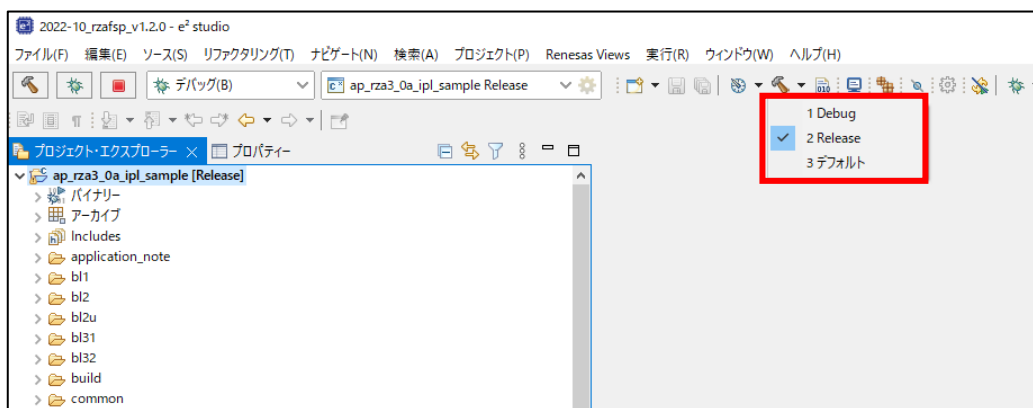
本サンプルプログラム単独で動作を確認することはできず、ユーザプログラムをあらかじめシリアル FlashROM へ書き込んでおくことで動作確認ができます。

本節では IPL サンプルプログラムを CPU ボードへダウンロードして実行するための手順を説明します。

3.2.1 サンプルプログラムのビルド

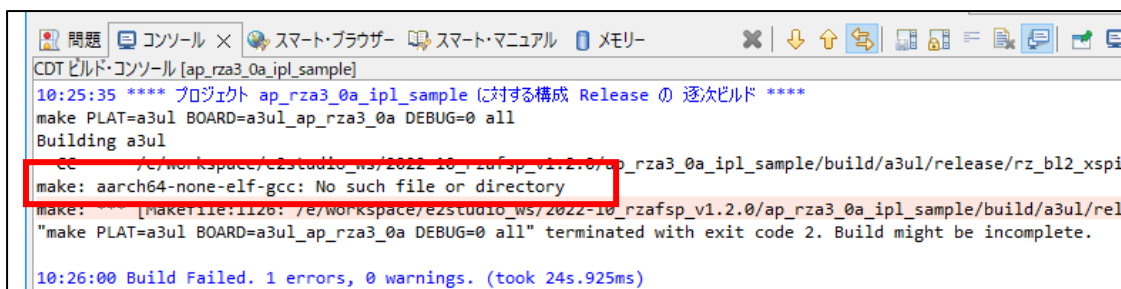
「AN1653 RZ/A3UL CPU BOARD 開発チュートリアル」を参考に、本サンプルプログラムを e2studio にインポートしてビルドしようとした場合、デバッグ設定が 3 種類用意されています。

それぞれの設定について説明します。



デバッグモード	説明
Debug	デバッグ情報あり (DEBUG=1) でビルドします。 IPL サンプルプログラムのデバッグをする場合に使用します。
Release	デバッグ情報なし (DEBUG=0) でビルドします。また、デバッグ用機能を無効化することで本サンプルプログラムのサイズや処理速度を最適化します。 IPL サンプルプログラムのリリース時に使用します。
デフォルト	「Debug」と同じ。

e2studio のインストール時に、インストール先をデフォルト設定から変更した場合、本プロジェクトをビルドすると下記のようなエラーメッセージが表示されることがあります。

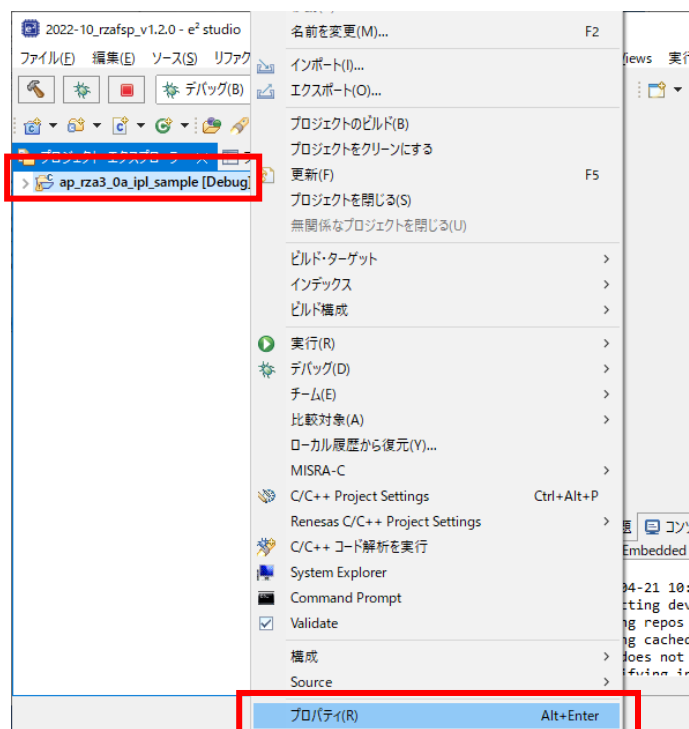


```
CDTビルド・コンソール [ap_rza3_0a_ipl_sample]
10:25:35 **** プロジェクト ap_rza3_0a_ipl_sample (に対する構成 Release の 逐次ビルド ****
make PLAT=a3ul BOARD=a3ul ap_rza3_0a DEBUG=0 all
Building a3ul
CC /e:/workspace/e2studio_ws/2022-10_rzafsp_v1.2.0/ap_rza3_0a_ipl_sample/build/a3ul/release/rz_b12_xspi
make: aarch64-none-elf-gcc: No such file or directory
make: [makefile:1126: /e:/workspace/e2studio_ws/2022-10_rzafsp_v1.2.0/ap_rza3_0a_ipl_sample/build/a3ul/rel
"make PLAT=a3ul BOARD=a3ul ap_rza3_0a DEBUG=0 all" terminated with exit code 2. Build might be incomplete.

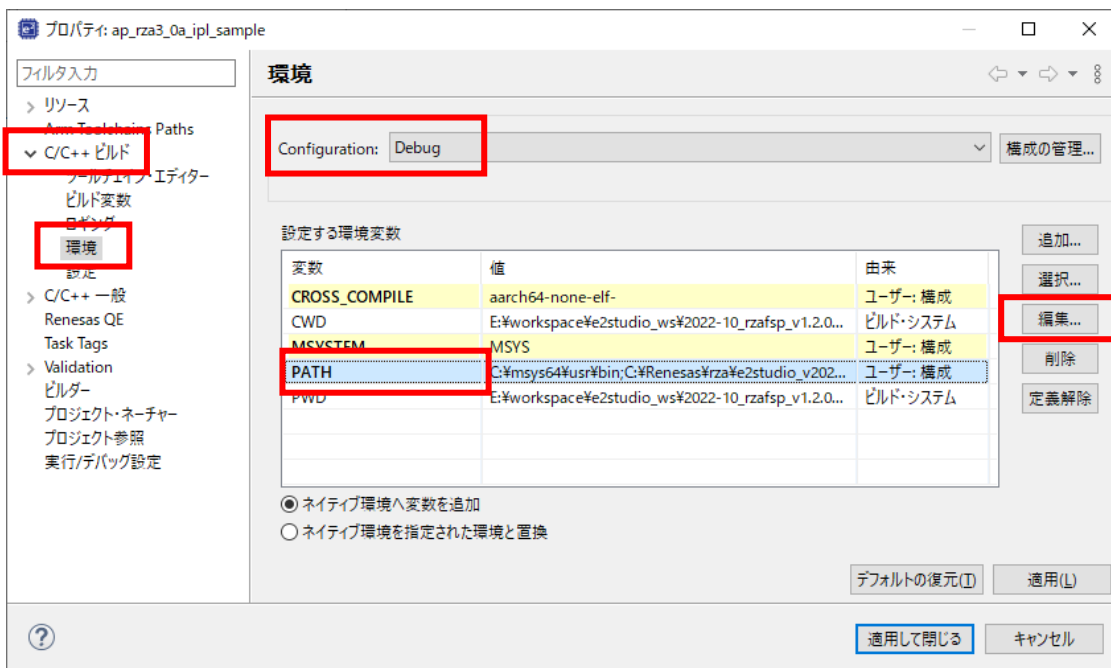
10:26:00 Build Failed. 1 errors, 0 warnings. (took 24s.925ms)
```

上記のようなエラーメッセージが表示された場合、以下の手順に従ってプロジェクト設定を変更してください。

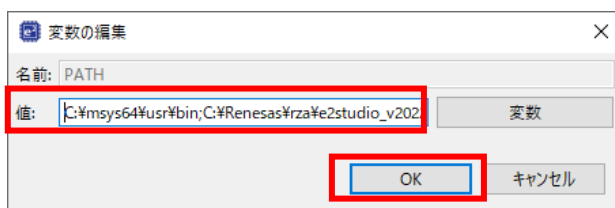
- ① プロジェクトを選択して右クリックをし、「プロパティ」を選択します。



- ② プロパティウィンドウから変更が必要なビルド設定を選び（例として Debug ビルド）、「C/C++ビルド」>「環境」を選択したうえで、「PATH」を選択して「編集」ボタンを押します。



- ③ 「値」に含まれる内容を下記の赤字の通りに編集して、OK ボタンを押します。



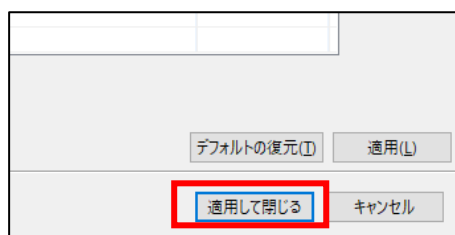
C:\msys64\usr\bin;C:\Renesas\rza\%e2studio_v2023-01_fsp_v1.2.1\%toolchains\gcc_arm_aarch64\10.3-2021.07\gcc-arm-10.3-2021.07-mingw-w64-i686-aarch64-none-elf\bin;

↓↓↓

C:\msys64\usr\bin; [ユーザが e2studio をインストールしたフォルダパス] %toolchains\gcc_arm_aarch64\10.3-2021.07\gcc-arm-10.3-2021.07-mingw-w64-i686-aarch64-none-elf\bin;

※使用するコンパイラのバージョンが異なる場合は、青字部分の変更も必要です。使用する環境に従ってコンパイラのパスを修正してください。

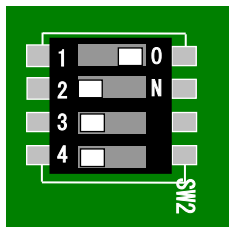
- ④ 「適用して閉じる」を押し、プロパティウィンドウを閉じ、再度ビルドをお試しください。



3.2.2 サンプルプログラムのデバッグ

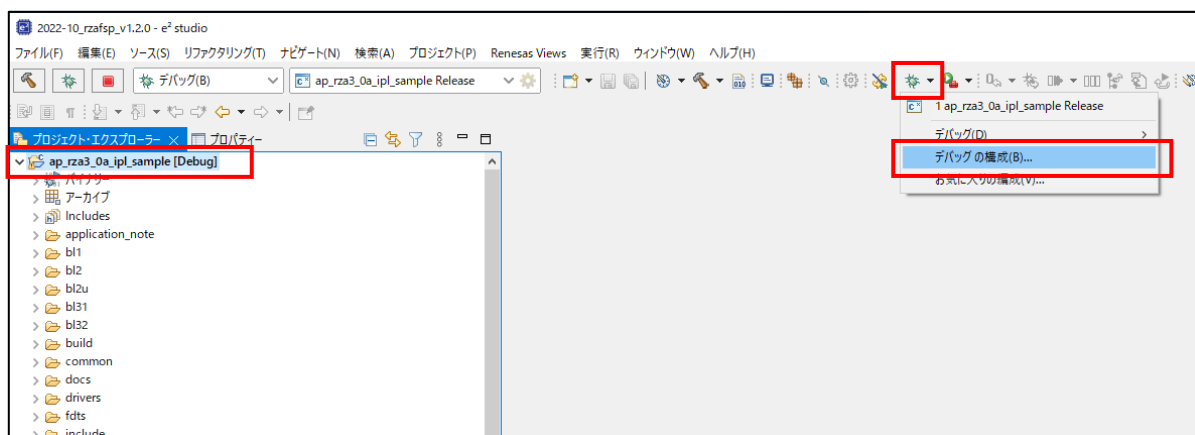
本サンプルプログラムをデバッグする場合は上述の通り、「Debug」ビルドでなければデバッグ情報が出力されません。
必ず「Debug」ビルドを行った後、以下の順にデバッグを行ってください。

- ① ボード上のディップスイッチを設定します。



<SW2 設定>	
SSCG 設定	: 不問
ブートモード	: SPI Flash ブートモード(OFF)
デバッグ設定	: デバッグモード(OFF)

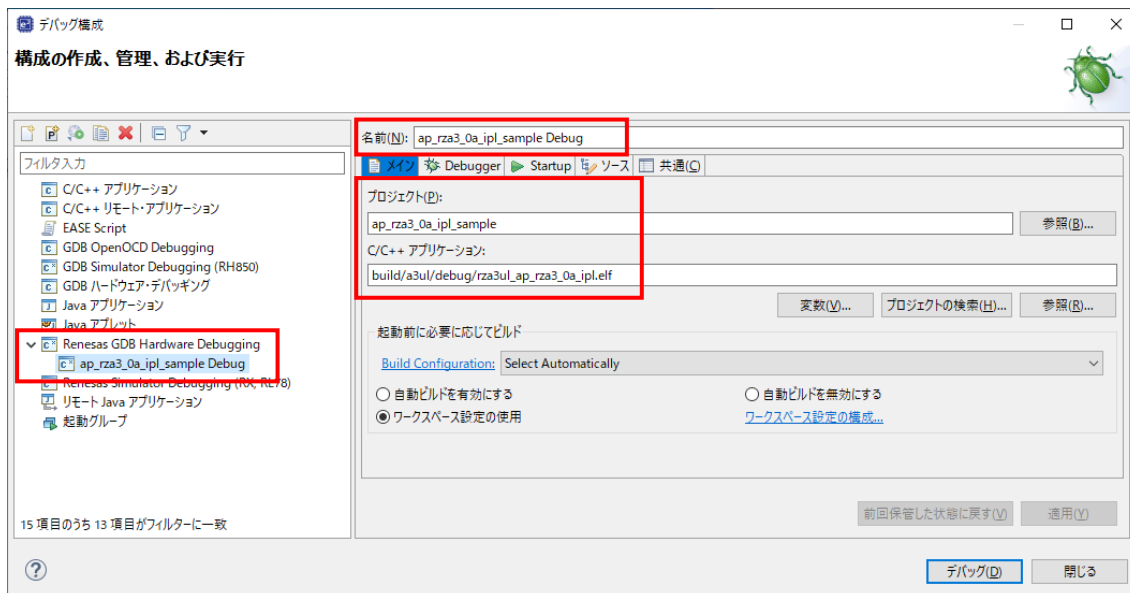
- ② ボードに電源を投入します。
- ③ プロジェクトを選択し、ツールバーのデバッグアイコンから [デバッグの構成] を開きます。



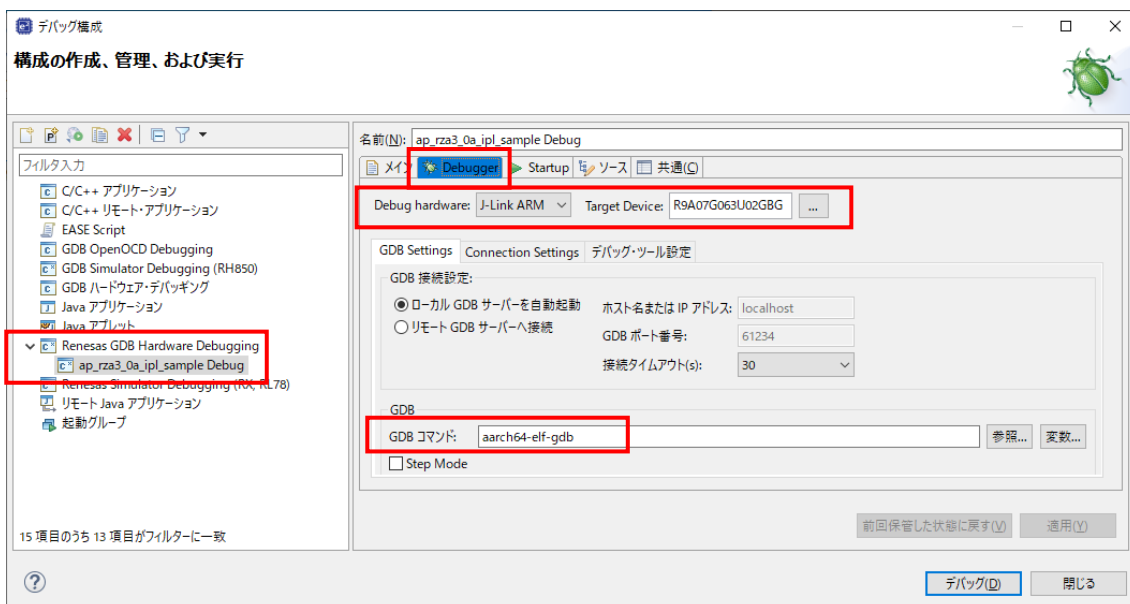
④ [Renesas GDB Hardware Debugging] のデバッグ設定から [ap_rza3_0a_ipl_sample Debug] を選択し、下記の内容になっていることを確認してください。

また、デバッグ設定が見つからない場合はデバッグ設定を新規作成してください。

- [名前] : ap_rza3_0a_ipl_sample Debug
- [プロジェクト] : ap_rza3_0a_ipl_sample
- [C/C++アプリケーション] : build/a3ul/debug/rza3ul_ap_rza3_0a_ipl.elf

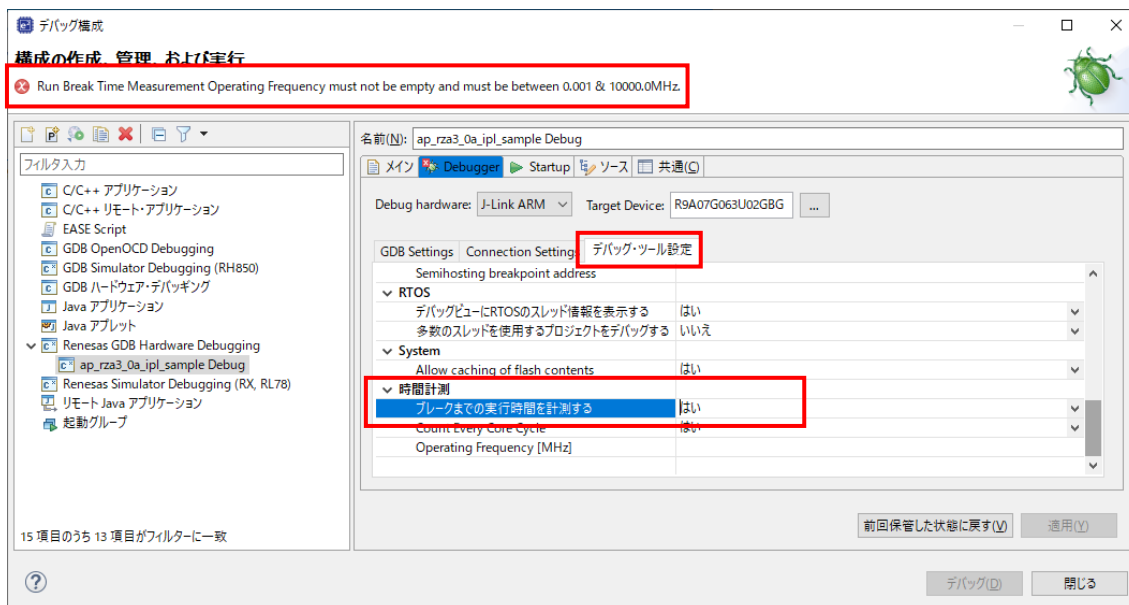


⑤ [Debugger] タブを選択し、[Debug hardware] を [J-Link ARM]、[Target Device] に「R9A07G063U02GBG」、[GDB コマンド]に「aarch64-elf-gdb」がそれぞれ設定されていることを確認してください。

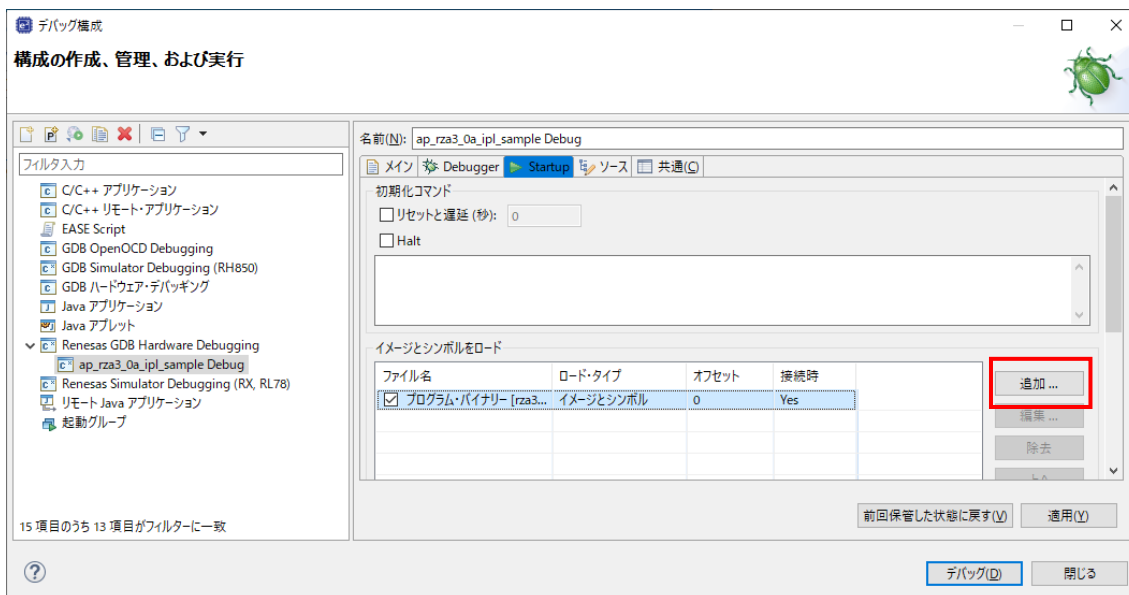


デバッグ設定を新規作成した場合などに、[Target Device] に「R9A07G063U02GBG」を選択するとウィンドウ上にエラーメッセージ「Run Break Time ~」が表示されることがあります。

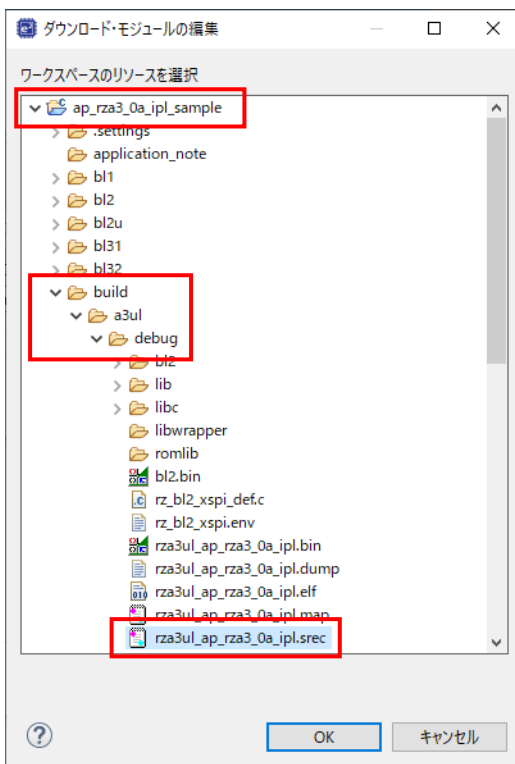
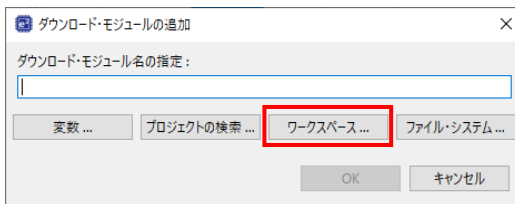
エラーメッセージが表示された場合は、「デバッグ・ツール設定」>「時間計測」>「ブレークまでの実行時間を計測する」を「いいえ」に変更してください。



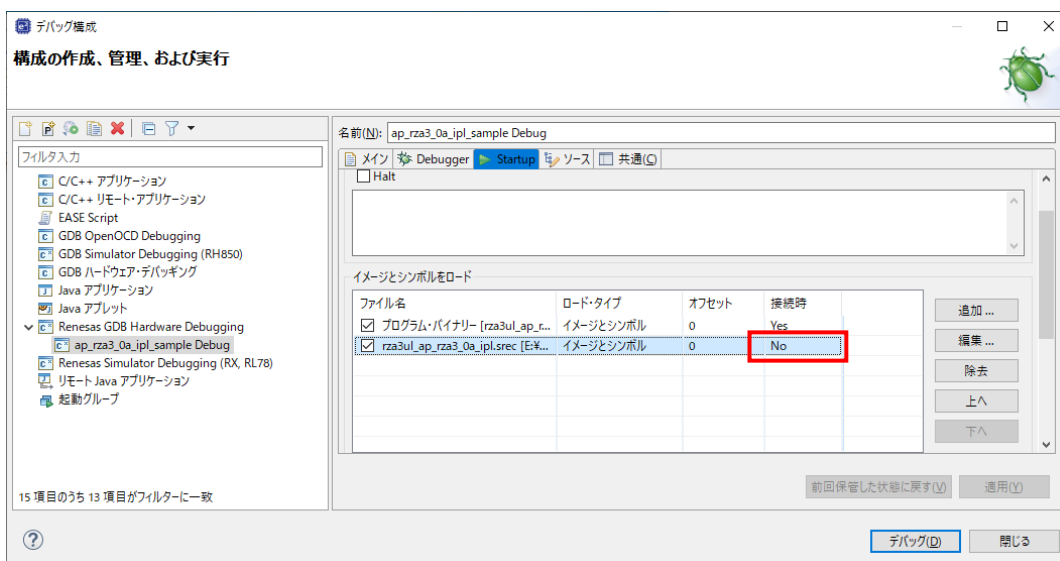
- ⑥ [Startup] タブを選択し、[イメージとシンボルをロード] の「追加」ボタンを押してください。



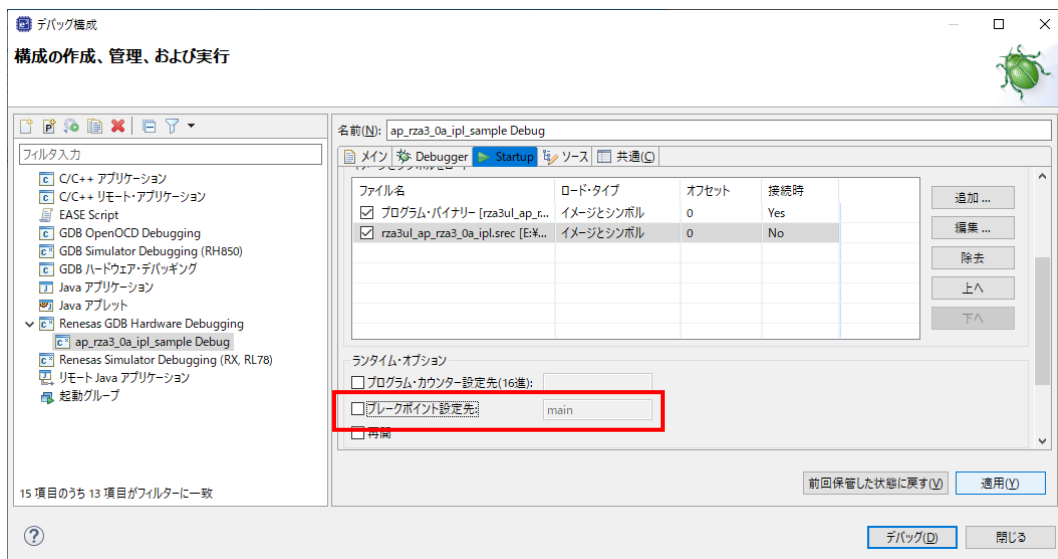
- ⑦ 「ワークスペース」を押し、サンプルプログラムの「build¥a3ul¥debug¥rza3ul_ap_rza3_0a_ipl.srec」を選択してウインドウを閉じてください。



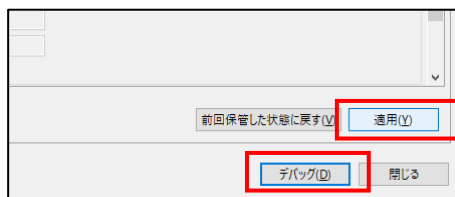
- ⑧ 追加した「rza3ul_ap_rza3_0a_ipl.srec」の接続時設定を「No」に設定します。



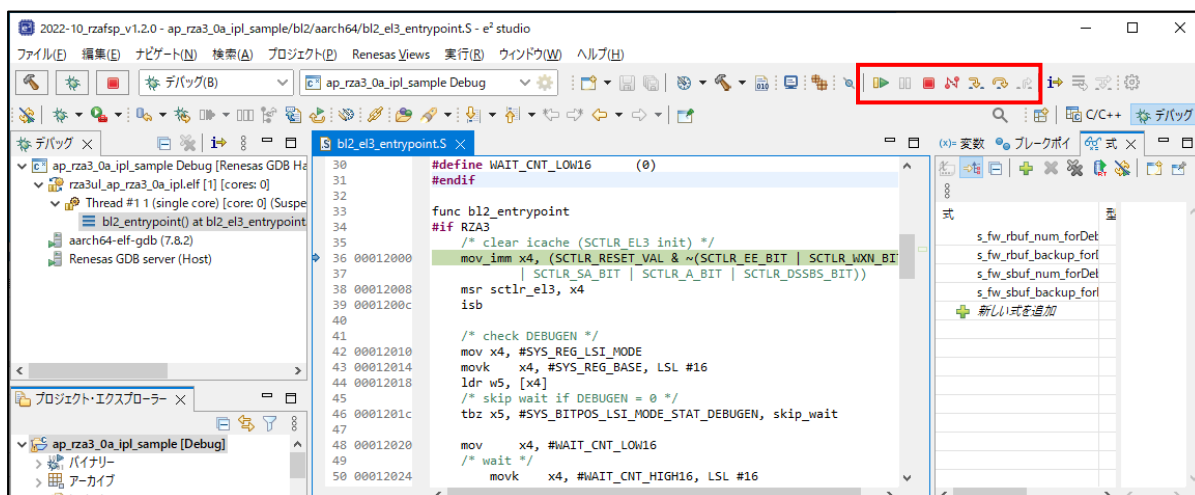
- ⑨ 「ブレークポイント設定先」を無効化します。



- ⑩ 「適用」ボタンを押して設定を保存し、続けて「デバッグ」ボタンを押します。



- ⑪ ボードとの接続が完了したら「再開」ボタンや「中断」ボタンを使い、サンプルプログラムのデバッグを行ってください。

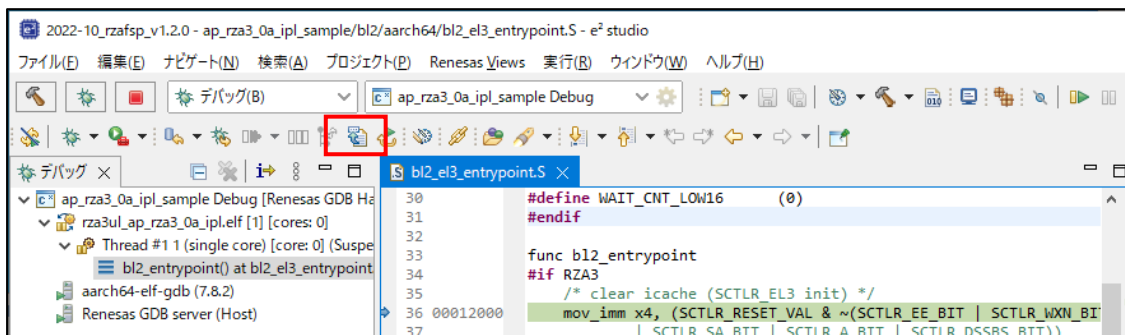


なお、プログラムを実行すると「3.1 サンプルプログラムの動作」の通り、シリアル FlashROM 内のユーザプログラムを RAM 領域にコピーし、実行します。

「AN1653 RZ/A3UL CPU BOARD 開発チュートリアル」や「AN1658 AP-RZA3-0A シリアル FlashROM の書き込み方法」を参考にユーザプログラムの書き込みを予め行ってください。

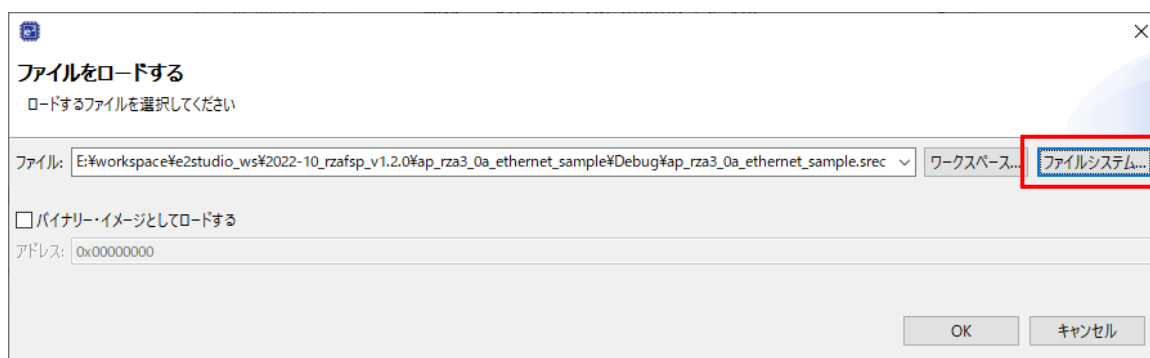
なお、書き込みを行っていない場合は、次の手順を行うことでユーザプログラムを書き込むことができます。

- ① ボードとの接続が完了した直後の状態で、「ファイルのロード」ボタンを押します。

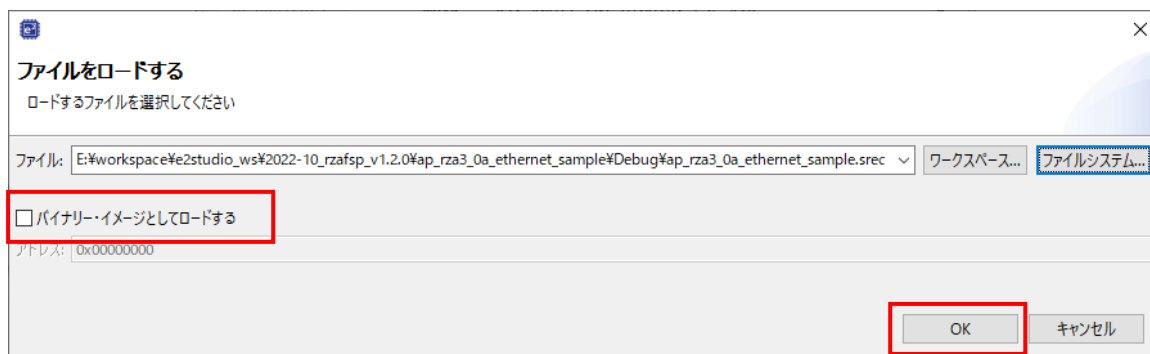


- ② 「ファイルシステム」を選択し、ユーザプログラムの S モトローラファイルを選択します。

下図は AP-RZA3-0A Ethernet サンプルプログラムの Debug ビルドのデータ (ap_rza3_0a_ethernet_sample¥Debug¥ap_rza3_0a_ethernet_sample.srec) を選択した場合のイメージ例です。



- ③ 「バイナリー・イメージとしてロードする」を無効化した状態で「OK」ボタンを押します。



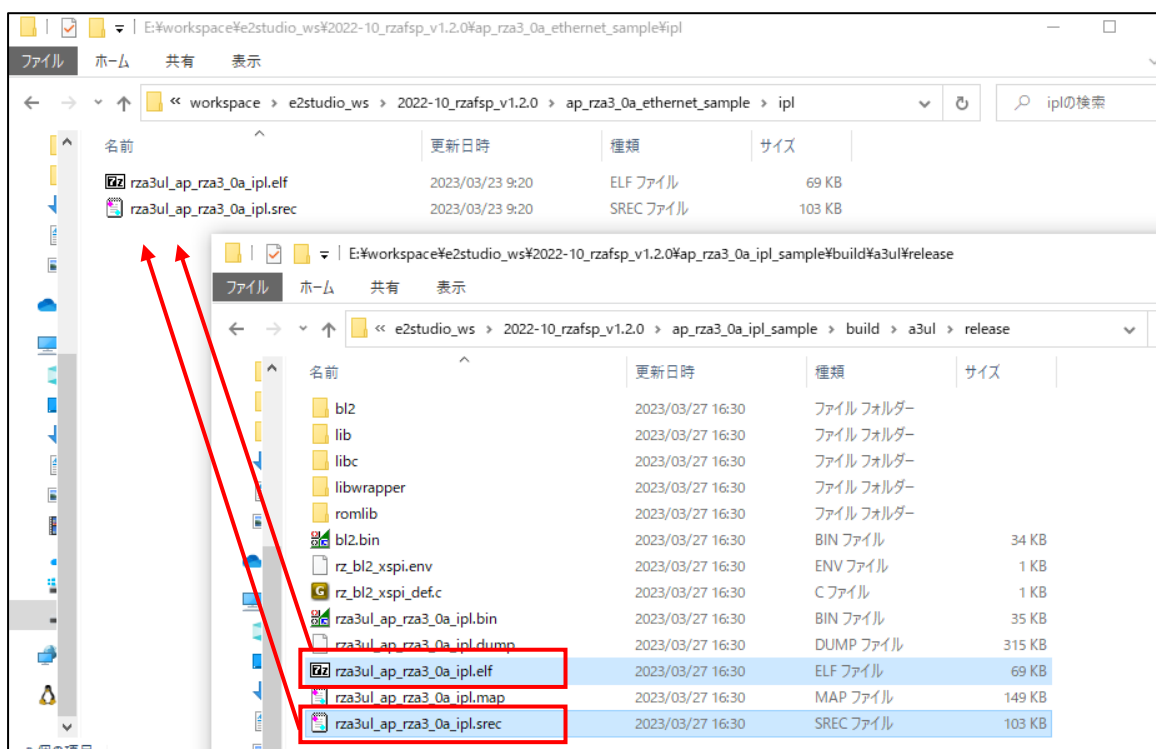
以上の作業をすることで、J-Link からユーザプログラムを CPU ボードのシリアル FlashROM へ書き込みが開始されます。その後、IPL サンプルプログラムを実行し、書き込んだユーザプログラムが動作することを確認してください。

3.2.3 リリースデータの反映

「Debug」ビルドで本サンプルプログラムのデバッグを終えた後、IPL サンプルプログラムの「Release」ビルドで出力したリリースデータをユーザプログラムと組み合わせるための手順を説明します。

- ① 「Release」ビルドを行います。
- ② サンプルプログラムの「build\%a3ul\%release」を開き、「rza3ul_ap_rza3_0a_ipl.srec」「rza3ul_ap_rza3_0a_ipl.elf」をユーザプログラムのプロジェクトへコピーします。

下図は AP-RZA3-0A Ethernet サンプルプログラム内の IPL フォルダに移動する場合のイメージ例です。



以上で IPL サンプルプログラムのリリースデータがユーザプログラムに反映されました。

「AN1653 RZ/A3UL CPU BOARD 開発チュートリアル」の「3.2.3 デバッグ方法」を参考に、ユーザプログラムの動作確認を行い、CPU リセット解除直後の IPL サンプルプログラムの動作が更新されていることを確認してください。

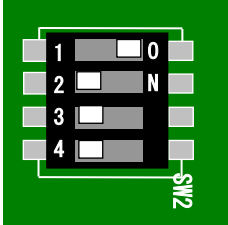
4. 開発環境使用時の各設定値

開発環境を使用する際の、AP-RZA3-0A 固有の設定を以下に示します。

ビルド・動作確認方法	
項目名	設定値
サンプルプログラムフォルダ	sample¥ap_rza3_0a_ipl_sample
プロジェクト	ap_rza3_0a_ipl_sample
デバッグ時のボード設定	「4.1 スイッチ設定」参照
デバッグ用出力フォルダ	ap_rza3_0a_ipl_sample¥build¥rza3¥debug
デバッグ用実行ファイル	rza3ul_ap_rza3_0a_ipl.elf
Debug hardware	J-Link ARM
Target Device	R9A07G063U02GBG
SerialFlash 書き込み用フォルダ	ap_rza3_0a_ipl_sample¥build¥rza3¥release
書き込みファイル	rza3ul_ap_rza3_0a_ipl.srec

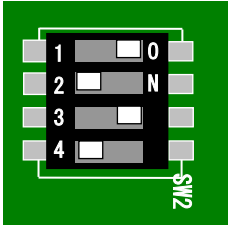
4.1 スイッチ設定

・デバッグをする場合



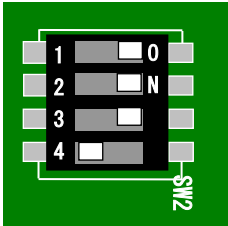
<SW2 設定>	
SSCG 設定	: 不問
ブートモード	: SPI Flash ブートモード(OFF)
デバッグ設定	: デバッグモード(OFF)

・SPI Flash ブートをする場合



<SW2 設定>	
SSCG 設定	: 不問
ブートモード	: SPI Flash ブートモード(OFF)
デバッグ設定	: ノーマルモード(ON)

・SD ブートをする場合



<SW2 設定>	
SSCG 設定	: 不問
ブートモード	: SD ブートモード
デバッグ設定	: ノーマルモード(ON)

Fig4.1-1 デバッグ・各ブート時のボード設定

ご注意

- ・本文書の著作権は株式会社アルファプロジェクトが保有します。
- ・本文書の内容を無断で転載することは一切禁止します。
- ・本文書に記載されているサンプルプログラムの著作権は株式会社アルファプロジェクトが保有します。
- ・本サンプルプログラムで使用されているミドルウェアおよびドライバの著作権はルネサス エレクトロニクス株式会社が保有します。
- ・本文書に記載されている内容およびサンプルプログラムについてのサポートは一切受け付けておりません。
- ・本文書の内容およびサンプルプログラムに基づき、アプリケーションを運用した結果、万一損害が発生しても、弊社では一切責任を負いませんのでご了承ください。
- ・本文書の内容については、万全を期して作成いたしました。万一ご不審な点、誤りなどお気づきの点がありましたら弊社までご連絡ください。
- ・本文書の内容は、将来予告なしに変更されることがあります。

商標について

- ・RZ および RZ/A3UL は、ルネサス エレクトロニクス株式会社の登録商標、商標または商品名称です。
- ・Arm[®]は Arm Ltd.の登録商標です。
- ・e2 studio は、ルネサス エレクトロニクス株式会社の登録商標、商標または商品名称です。
- ・J-Link は、SEGGER Microcontroller GmbH & Co. KG の登録商標もしくは商標です。
- ・その他の会社名、製品名は、各社の登録商標または商標です。



株式会社アルファプロジェクト
〒431-3114
静岡県浜松市中央区積志町 834
<https://www.apnet.co.jp>
E-Mail: query@apnet.co.jp