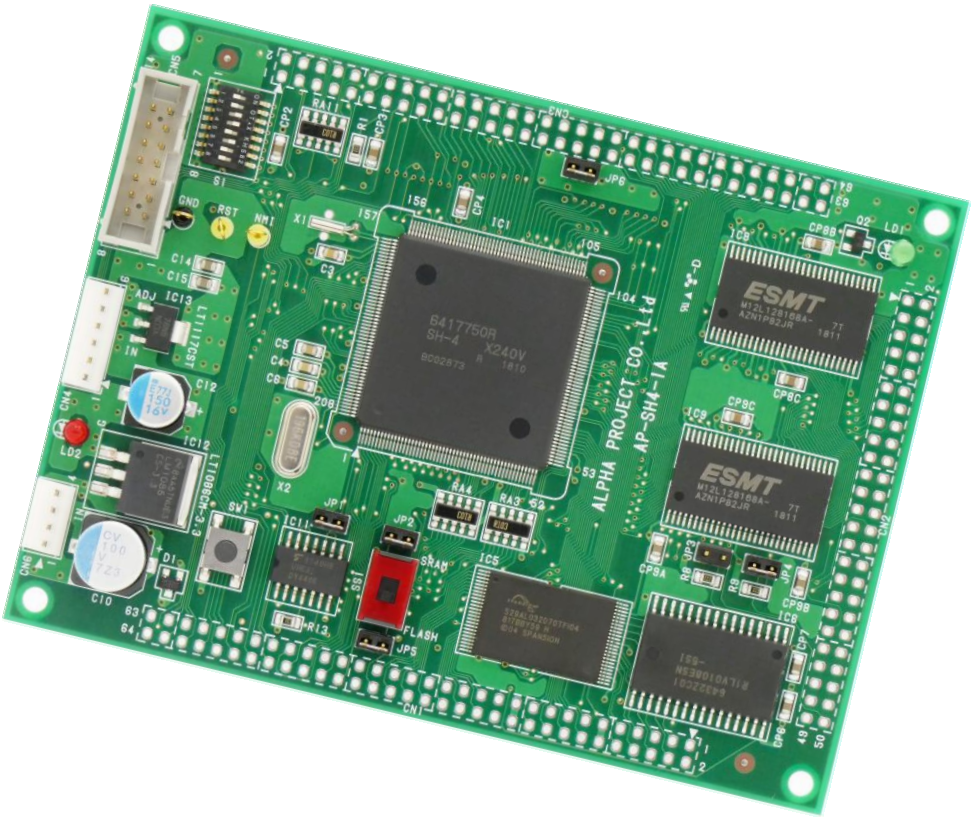
SH-4 SH7750R CPU ボード

AP-SH4-1A

ハードウェアマニュアル

10　版



ALPHA PROJECT
株式会社アルファプロジェクト

RoHS Compliant

©2023 Alpha Project Co., Ltd.

ご使用になる前に

このたびは AP-SH4-1A をお買い上げいただき誠にありがとうございます。
本製品をお役立て頂くために、このマニュアルを十分お読みいただき、正しくお使いください。
今後共、弊社製品をご愛顧賜りますよう宜しくお願いいたします。

梱包内容

本製品は、下記の品より構成されております。梱包内容をご確認のうえ、万が一、不足しているものがあればお買い上げの販売店までご連絡ください。

AP-SH4-1A 梱包内容

●AP-SH4-1A	1 枚	●短絡ソケット	1 個
●電源ハーネス(4Pin)	1 本		
●マニュアル・サンプルプログラムのダウンロード・保証のご案内			1 枚

■本製品の内容及び仕様は予告なしに変更されることがありますのでご了承ください。

取り扱い上の注意

●本製品には、民生用の一般電子部品が使用されており、一般的な民生用途の電子機器への使用を意図して設計されています。宇宙、航空、医療、原子力、運輸、交通、各種安全装置などで人命、事故に関わる用途および多大な物的損害を発生させる恐れのある用途でのご使用はご遠慮ください。
●極端な高温下や低温下、または振動の激しい環境での使用はご遠慮ください。
●水中、高湿度、油の多い環境でのご使用はご遠慮ください。
●腐食性ガス、可燃性ガス等の環境中でのご使用はご遠慮ください。
●基板の表面が水に濡れていたり、金属に接触した状態で電源を投入しないでください。
●定格を越える電源を加えないでください。

■ノイズの多い環境での動作は保証しかねますのでご了承ください。
■連続的な振動(車載等)や衝撃が発生する環境下でのご使用は、製品寿命を縮め、故障が発生しやすくなりますのでご注意ください。
■発煙や発火、異常な発熱があった場合には、すぐに電源を切ってください。
■本製品を仕様範囲を越える条件において使用した場合、故障の原因となりますので、ご注意ください。
■本書に記載される製品および技術のうち、「外国為替および外国貿易法」に定める規制貨物等（技術）に該当するものを輸出または国外に持ち出す場合には同法に基づく輸出許可が必要です。
■本製品マニュアル、回路図の著作権は株式会社アルファプロジェクトが保有しております。これらを無断で転用、掲載、譲渡、配布することは禁止します。

保証

■保証期間内において、本マニュアル等に記載の注意事項に従い正常な使用状態で故障した場合、保証対象といたします。
■製品保証の内外を問わず、製品を運用した結果による、直接的および間接的損害については、弊社は一切補償いたしません。
■保証対象は、製品本体とします。ソフトウェア・マニュアル・消耗品・梱包箱は保証対象外とさせていただきます。
■本保証は日本国内においてのみ有効です。海外からのご依頼は受付しておりません。
■製品保証規定の詳細につきましては、ホームページをご覧ください。

©2023 Alpha Project Co., Ltd.

目　次

１．　製品紹介　１

１．１　製品概要 …… １
１．２　機能および特長 …… １

２．　仕様概要　２

２．１　仕様概要 …… ２
２．２　外観 …… ３
２．３　外形寸法 …… ４
２．４　回路構成 …… ５
２．５　アドレスマップ …… ６

３．　機能説明　７

３．１　メモリの使用／未使用の選択 …… ７
３．２　ブートメモリの設定 …… ８
３．３　RAM サイズの設定 …… ８
３．４　RDY 端子の設定 …… ９
３．５　モニタ LED の設定 …… ９
３．６　モード端子の設定 …… １０
３．７　メモリバックアップ …… １２
３．８　リセット …… １３
３．９　外部からの電源の供給 …… １４

４．　コネクタ　１５

４．１　コネクタの端子配列 …… １５
４．２　推奨コネクタ …… １９
４．３　外部回路との拡張方法 …… １９

５．　技術資料　２０

５．１　メモリの設定 …… ２０
５．２　FlashROM の書き込み方法 …… ２１
５．３　5V 回路インターフェース …… ２２
５．４　EPROM の接続方法 …… ２３

©2023 Alpha Project Co., Ltd.

６．　関連製品のご案内　２４

６．１　通信アダプタ　２４
６．２　インテリジェント SD カードリーダライタ　２４
６．３　Flash 書き込みツール　２５
６．４　デバッグツール　２５

７．　その他　２６

■製品サポートのご案内　■エンジニアリングサービスのご案内

©2023 Alpha Project Co., Ltd.

1.　製品紹介

1．1　製品概要

AP-SH4-1A は、SH-4 をコアとした高性能プロセッサ SH7750R（ルネサス エレクトロニクス製）を搭載した汎用 CPU ボードです。外部接続コネクタへ外部拡張に必要な信号をすべて引き出してありますので、各種試作用途及び小ロットの製品への適用など、幅広い対応が可能です。

1．2　機能及び特長

■　32 ビット RISC CPU SH7750R（ルネサス エレクトロニクス製）を搭載

＜SH7750R 概要＞
・外部 64 ビット／内部 32 ビット構成
・FPU 64 ビット浮動小数点コプロセッサ内蔵
・キャッシュメモリ 命令キャッシュ 16Kbyte オペランドキャッシュ 32Kbyte
・MMU 内蔵　　4G バイトアドレス、256 アドレス空間
・パイプライン　5 段パイプライン
・高速 DMA コントローラ 8 チャネル
・シリアルインターフェース 2 チャネル
・32 ビットタイマ 5 チャネル
・RTC 内蔵
・割り込み 独立外部 5 本（NMI、IRL3～IRL0）
・パラレルポート 20 本（兼用端子含む）
・最高動作周波数 240MHz（PLL 使用時）
・低消費電力
・JTAG（H-UDI）内蔵

■　大容量メモリ搭載

本ボードには多様なニーズを想定して 3 種類のメモリが搭載されています。
プログラムメモリとして、FlashROM 4Mbyte を搭載しています。
RAM は、高速 SDRAM が 32Mbyte、バックアップ可能なメモリとして SRAM が 256Kbyte（最大 1Mbyte）搭載されています。

■　外部拡張が容易

外部拡張に必要な信号は全て拡張コネクタ（64Pin×2、50Pin×1）に全て引き出してありますので、お客様の回路に容易に組み込めます。

■　通信用コネクタを装備

シリアル I/F コネクタを装備しておりますので、外付けに RS232 アダプタ（PC-RS-04 別売）や、USB アダプタ（PC-USB-04 別売）、LAN アダプタ（PC-LAN-02 別売）などを接続することで、簡単に PC との通信が行えます。

■　回路図を全て公開

回路図は全て公開されていますので、回路動作の確認やデバッグにお役立ていただけます。
また、教育や研修用途にも最適です。

©2023 Alpha Project Co., Ltd.

２．　仕様概要

２．１　仕様概要

項　目	仕　様
CPU	HD6417750RF240（208Pin QFP）
クロック	動作周波数 CPU コア　　最大 235.9296MHz（19.6608MHz 水晶振動子使用） バスクロック　最大 78.6432MHz
メモリ	FlashROM　4Mbyte　16 ビット SDRAM　32Mbyte 32 ビット SRAM　256Kbyte 16 ビット 命令キャッシュ 16Kbyte　オペランドキャッシュ 32Kbyte
外部メモリチップセレクト	チップセレクト端子 7 本　PCMCIA インターフェース内蔵 CS0:FlashROM、CS1:SRAM、CS3:SDRAM 使用 各メモリはマスク可能 CS0 と CS1 は入れ替え可能（デバッグ時に使用）
メモリバックアップ	バックアップ切替対応 外部にバックアップ電池等を接続することによりＳＲＡＭバックアップ可能
I/O	シリアルインターフェース　2 チャネル パラレルインターフェース　I/O 20ビット
タイマ／カウンタ	32 ビットタイマ　5 チャネル
割り込み	割り込みコントローラ内蔵 外部 5 本　NMI 1 本　その他内部周辺割り込み
DMA	DMA コントローラ内蔵　8 チャネル
DRAM	SDRAM、DRAM コントローラ内蔵
RTC	内蔵クロック、カレンダ機能　32.768KHz 水晶接続
リセット	リセット SW を搭載　外部からのリセットも可能（オープンコレクタ）
動作モード	DIP-SW で変更可能
外部接続	外部拡張　64Pin コネクタ×2　(2.54mm ピッチ) 50Pin コネクタ×1　(2.54mm ピッチ) シリアル I/F　6Pin コネクタ H-UDI コネクタ　14Pin コネクタ 電源コネクタ　4Pin コネクタ
電源電圧	5V±5%／3.3V±5%（CPU コア：1.5V I/O：3.3V） 外部からの 3.3V 供給動作可
消費電力	MAX:1200mA　TYP:600mA　（参考値）
動作温度	0℃～70℃ 20～80%RH　結露なし
基板寸法	120×90（mm）

©2023 Alpha Project Co., Ltd.

２．２　外観

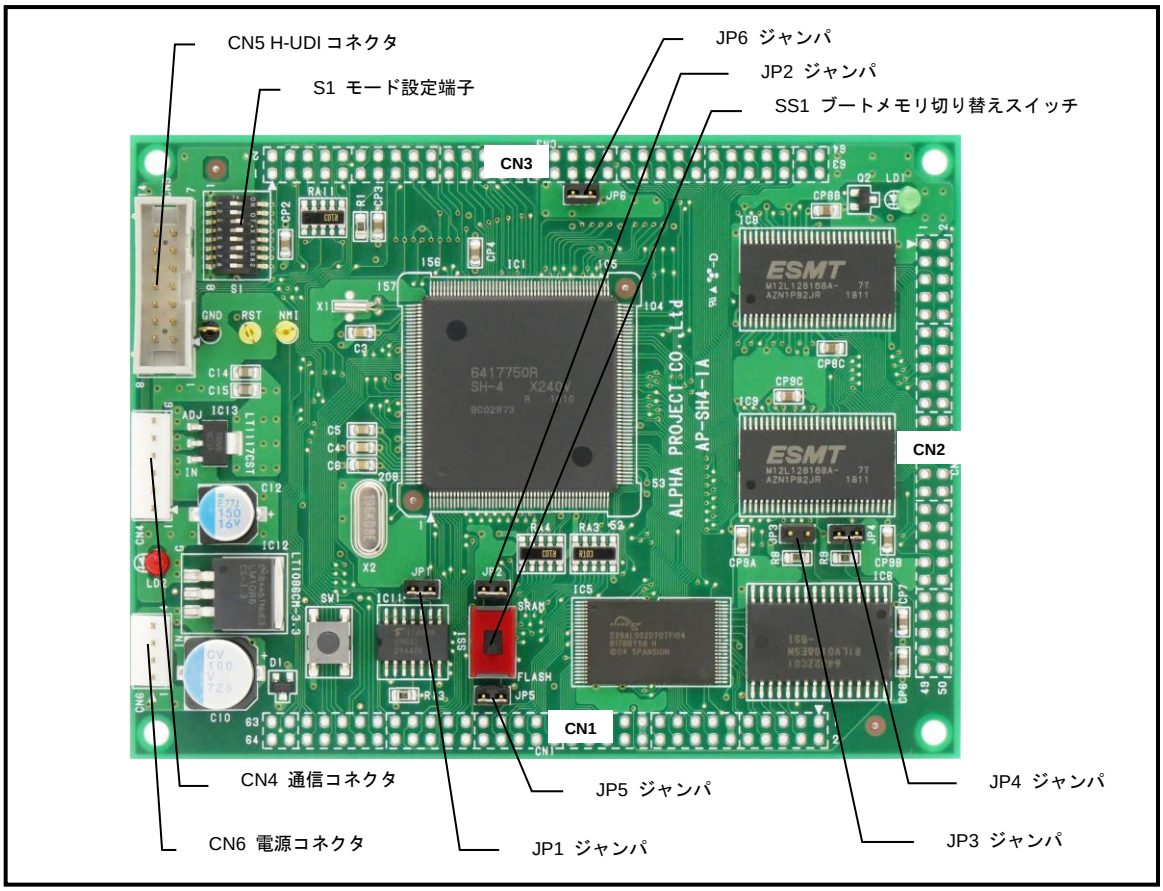


Fig 2.2-1　外形図

コネクタ番号	コネクタ型番/メーカー	用途	備考
CN1	XG4H-6431/オムロン	拡張コネクタ	未実装
CN2	XG4H-5031/オムロン	拡張コネクタ	未実装
CN3	XG4H-6431/オムロン	拡張コネクタ	未実装
CN4	B6P-SHF-1AA/日圧	通信コネクタ	
CN5	7614-6002/住友 3M	H-UDI コネクタ	
CN6	B4P-SHF-1AA/日圧	電源コネクタ	

Table 2.2-1　コネクター覧

©2023 Alpha Project Co., Ltd.

２．３　外形寸法

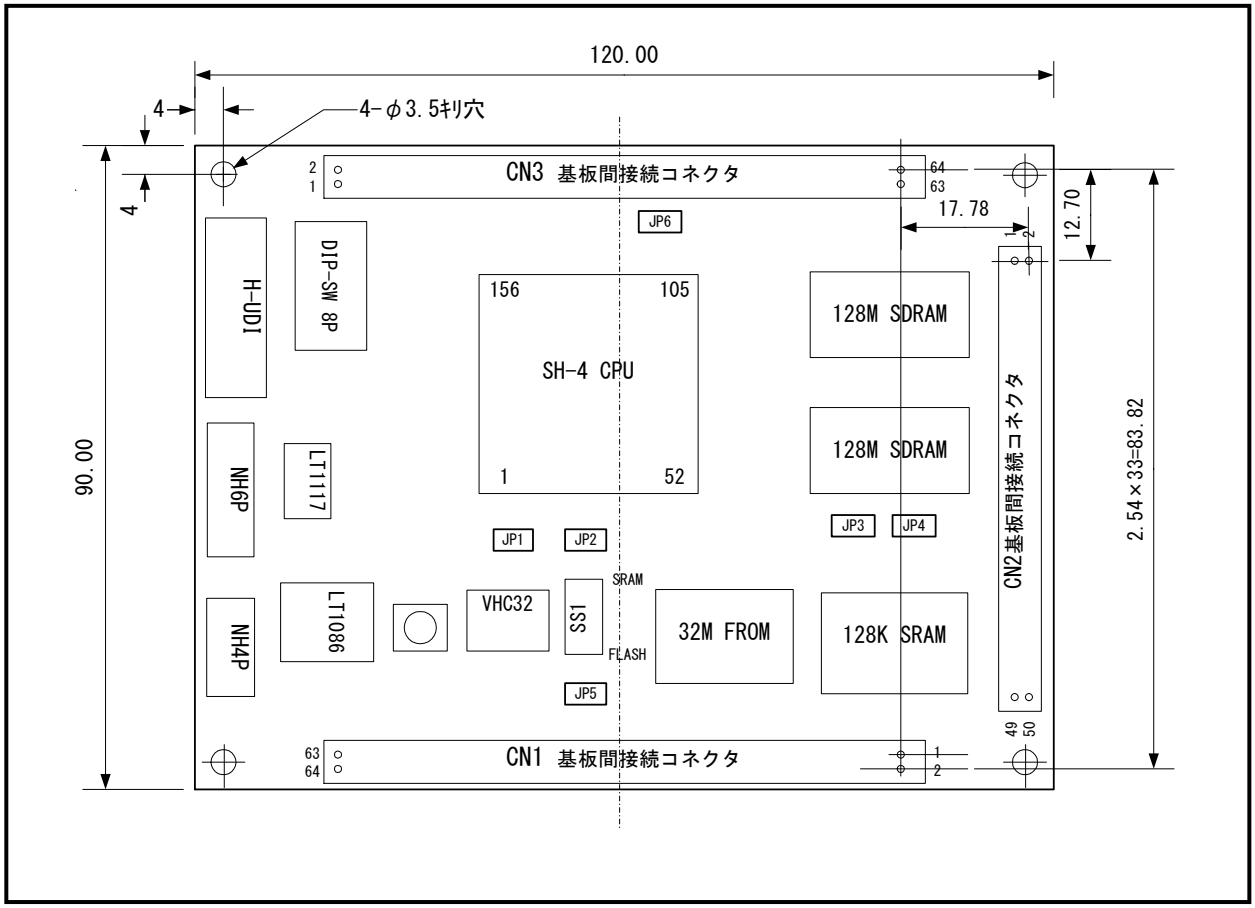


Fig 2.3-1　外形寸法図

©2023 Alpha Project Co., Ltd.

２．４　回路構成

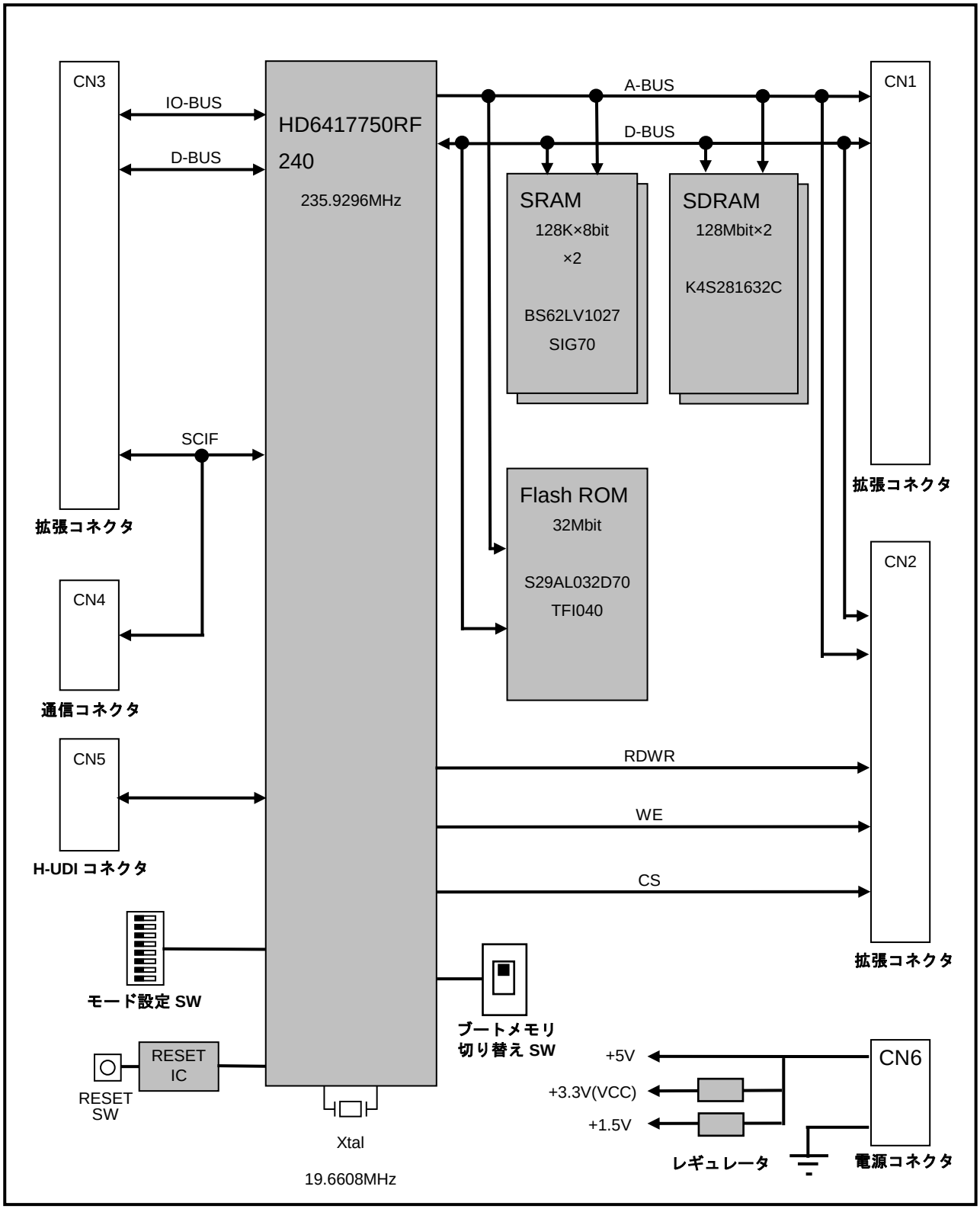


Fig 2.4-1　回路ブロック図

※.回路の詳細は回路図を参照してください。

©2023 Alpha Project Co., Ltd.

２．５　アドレスマップ

本ボードのＣＳアサインは以下のようになっています。

メモリ種別	CS エリア		アクセスサイズ	メモリサイズ
	FlashROM ブート	SRAM ブート		
Flash	CS0	CS1	16bit	4MByte
SDRAM	CS3	CS3	32bit	32Mbyte
SRAM	CS1	CS0	16bit	256Kbyte

Table 2.5-1　CS アサイン

メモリマップ（物理空間アドレス）

FlashROM ブート

H’ 00000000 H’ 003FFFFF	エリア 0（CS0） FlashROM 4MByte
H’ 00400000 H’ 03FFFFFF	イメージ
H’ 04000000 H’ 0403FFFF	エリア 1（CS1） SRAM 256KByte
H’ 04040000 H’ 07FFFFFF	イメージ
H’ 08000000 H’ 0BFFFFFF	エリア 2（CS2） ユーザ開放
H’ 0C000000 H’ 0DFFFFFF	エリア 3（CS3） SDRAM 32MByte
H’ 0E000000 H’ 0FFFFFFF	イメージ
H’ 10000000 H’ 13FFFFFF	エリア 4（CS4） ユーザ開放
H’ 14000000 H’ 17FFFFFF	エリア 5（CS5） ユーザ開放
H’ 18000000 H’ 1BFFFFFF	エリア 6（CS6） ユーザ開放
H’ 1C000000 H’ 1FFFFFFF	エリア 7 予約領域

SRAM ブート

H’ 00000000 H’ 0003FFFF	エリア 0（CS0） SRAM 256KByte
H’ 00040000 H’ 03FFFFFF	イメージ
H’ 04000000 H’ 043FFFFF	エリア 1（CS1） FlashROM 4MByte
H’ 04400000 H’ 07FFFFFF	イメージ
H’ 08000000 H’ 0BFFFFFF	エリア 2（CS2） ユーザ開放
H’ 0C000000 H’ 0DFFFFFF	エリア 3（CS3） SDRAM 32MByte
H’ 0E000000 H’ 0FFFFFFF	イメージ
H’ 10000000 H’ 13FFFFFF	エリア 4（CS4） ユーザ開放
H’ 14000000 H’ 17FFFFFF	エリア 5（CS5） ユーザ開放
H’ 18000000 H’ 1BFFFFFF	エリア 6（CS6） ユーザ開放
H’ 1C000000 H’ 1FFFFFFF	エリア 7 予約領域

Fig 2.5-1　アドレスマップ

©2023 Alpha Project Co., Ltd.

３．　機能説明

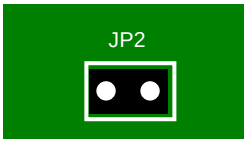
本ボードは、使用用途に応じてさまざまな設定の変更が行えます。お客様の用途に合わせて最適な設定にしてください。
なお、設定を変更する際には必ず電源を切ってから行ってください。

３．１　メモリの使用／未使用の選択

本ボードには各種のメモリが搭載されていますが、使用しないメモリについては未使用にすることが可能です。
未使用にした場合はそのメモリの使用空間に別のデバイスを割り当てることが可能です。

３．１．１　FlashROM の使用／未使用の選択（CS0 or CS1）

JP2 設定



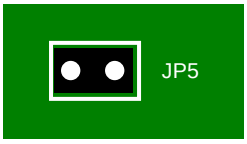
短絡　：　FlashROM を使用する（出荷時設定）

未短絡　：　FlashROM を使用しない

Fig 3.1-1　JP2 設定

３．１．２　SRAM の使用／未使用の選択（CS0 or CS1）

JP5 設定



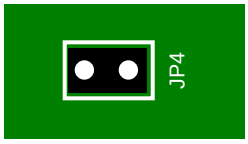
短絡　：　SRAM を使用する（出荷時設定）

未短絡　：　SRAM を使用しない

Fig 3.1-2　JP5 設定

３．１．３　SDRAM の使用／未使用の選択（CS3）

JP4 設定



短絡　：　SDRAM を使用する（出荷時設定）

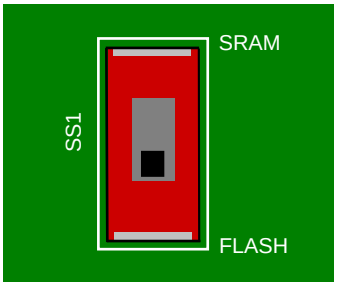
未短絡　：　SDRAM を使用しない

Fig 3.1-3　JP4 設定

©2023 Alpha Project Co., Ltd.

３．２　ブートメモリの設定

本ボードでは、ブートメモリを FlashROM または SRAM の何れかに設定することができます。これは CS0 エリアをどちらに割り当てるか切り替えて設定します。この設定を利用して、簡単に JTAG デバッガが使用できます。



SRAM　：　SRAM＝CS0／FlashROM＝CS1

FLASH　：　SRAM＝CS1／FlashROM＝CS0（出荷時設定）

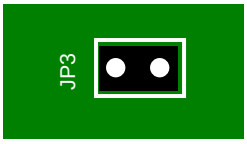
Fig 3.2-1　SS1 の設定

３．３　RAM サイズの設定

本ボードは標準で 1Mbit の SRAM が実装されていますが、将来的な拡張のために 4Mbit の SRAM も実装可能となっています。本ボードに実装可能な SRAM は以下のものです。

1Mbit 品　：　BS62LV1027SIG70（BSI）　32Pin　互換品
4Mbit 品　：　R1LV0408CSP-55C（ルネサス エレクトロニクス）　32Pin　互換品

JP3 設定



短絡　：　RAM サイズ 4Mbit

未短絡　：　RAM サイズ 1Mbit（出荷時設定）

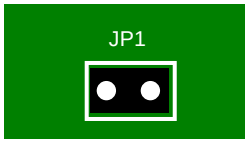
Fig 3.3-1　JP3 設定

©2023 Alpha Project Co., Ltd.

３．４　RDY 端子の設定

SH7750R には低速デバイスとのインターフェースのために RDY 端子が用意されています。
この端子は、チップ内部のプルアップ回路により外付け抵抗なしでプルアップが可能ですが、初期値がプルアップ設定になっており RDY 端子がアクティブ HI のため、オープンにしておくとブートプログラムが動作しません。
そのため、本ボードでは RDY 端子を GND に接続できるように JP が用意されています。RDY 端子を使用しない場合には必ず ON にしてください。

JP1 設定



短絡　：　RDY を使用しない（出荷時設定）

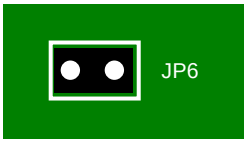
未短絡　：　RDY を使用する

Fig 3.4-1　JP1 設定

３．５　モニタ LED の設定

本ボードには、簡単なテスト用にモニタ LED（緑）が実装されています。ポートは P19 を使用していますが、使用しない場合には切り離すことが可能です。

JP6 設定



短絡　：　モニタ LED を使用する（出荷時設定）

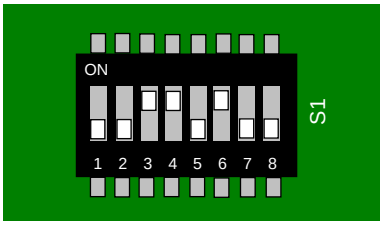
未短絡　：　モニタ LED を使用しない

Fig 3.5-1　JP6 設定

©2023 Alpha Project Co., Ltd.

３．６　モード端子の設定

SH7750R には、モード設定端子があり、クロックモード、CS0 のバス幅、エンディアンなどを設定します。
AP-SH4-1A では、S1 の DIP-SW で設定します。



＜出荷時設定＞

クロックモード	：	モード３
CS0 バス幅	：	16bit
エンディアン	：	ビッグエンディアン
エリア０メモリタイプ	：	通常メモリ
マスタ／スレーブ	：	マスタ
クロック入力	：	水晶発振子（固定）

Fig 3.6-1　S1 の設定

！注意
モード端子の設定は、必ず電源を切った状態で行ってください。

３．６．１　クロックモードの設定

SH7750R には 6 種類のクロックモードがあります。詳細は SH7750R のデータシートをご覧ください。

モード	S 1			PLL1	PLL2	*初期クロック周波数		
	1(MD0)	2(MD1)	3(MD2)			CPU	BUS	周辺
モード０	ON	ON	ON	ON (x12)	ON	235.9296M	58.9824M	58.9824M
モード１	OFF	ON	ON	ON (x12)	ON	235.9296M	29.4912M	29.4912M
モード２	ON	OFF	ON	ON (x6)	ON	117.9648M	39.3216M	19.6608M
モード３	OFF	OFF	ON	ON (x12)	ON	235.9296M	78.6432M	39.3216M
モード４	ON	ON	OFF	ON (x6)	ON	117.9648M	58.9824M	29.4912M
モード５	OFF	ON	OFF	ON (x12)	ON	235.9296M	117.9648M	58.9824M
モード６	ON	OFF	OFF	OFF(x6)	OFF	19.6608M	9.8304M	9.8304M

注：※19.6608MHz 水晶振動子使用時とします。

Table 3.6-1　クロックモードの設定

©2023 Alpha Project Co., Ltd.

３．６．２　エリア０バス幅の設定

S1		CS0 バス幅
4(MD3)	5(MD4)	
ON	ON	64bit
OFF	ON	8bit
ON	OFF	16bit
OFF	OFF	32bit

Table 3.6-2　エリア 0 バス幅の設定

３．６．３　エンディアンの設定

S1	エンディアン
6(MD5)	
ON	ビッグエンディアン
OFF	リトルエンディアン

Table 3.6-3　エンディアンの設定

３．６．４　エリア０のメモリタイプの設定

S1	メモリタイプ
7(MD6)	
ON	MPX バス
OFF	通常メモリ

Table 3.6-4　エリア 0 のメモリタイプの設定

３．６．５　マスタ／スレーブの設定

S1	メモリタイプ
8(MD7)	
ON	スレーブ
OFF	マスタ

Table 3.6-5　マスタ／スレーブの設定

©2023 Alpha Project Co., Ltd.

３．７　メモリバックアップ

本ボード上の RAM は外部にバックアップ電源を接続することによりバックアップ可能です。BATT 端子（CN1　64Pin）にバックアップ電源を接続してください。なお、ニッカド電池等の 2 次電池を使用される場合には、別途充電回路が必要となります。

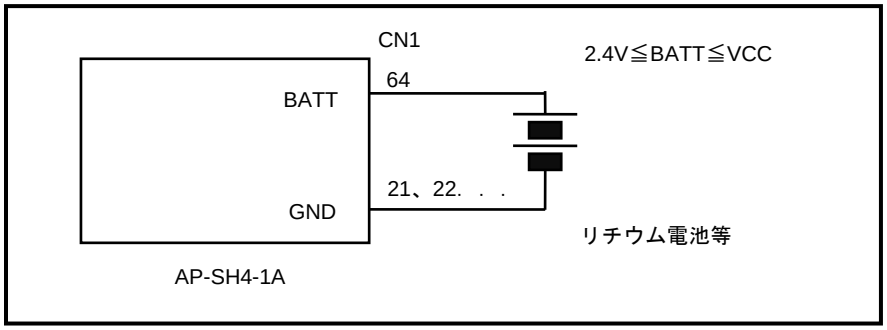


Fig 3.7-1　メモリバックアップ

©2023 Alpha Project Co., Ltd.

３．８　リセット

AP-SH4-1A のリセットには次の 3 つの動作があります。

（１）　電源投入時及び、電圧降下時のリセット動作

5V 供給時に約 4.3V（VCC 電圧 約 3.0V）でシステムリセットされます。RESET は専用 IC(BD45301G（Rohm 製））により、約 100ms 間の LOW パルスが出力されます。CPU はパワーオンリセット例外処理を開始します。

（２）　リセット SW によるリセット動作

リセット SW を押すことにより強制的にシステムリセットされます。こちらも専用 IC により、約 100ms 間の LOW パルスが出力されます。CPU は、パワーオンリセット例外処理を開始します。

（３）　外部からの制御によるリセット

#RESET 端子（CN1 48Pin）へ外部回路を接続することにより、外部からのリセット動作が可能となります。
（パワーオンリセット）RESET 信号はオープンコレクタ出力なのでワイアード OR 接続が可能です。この場合は、外部の RESET 回路により、安定時間分の RESET パルスを保持する必要があります。

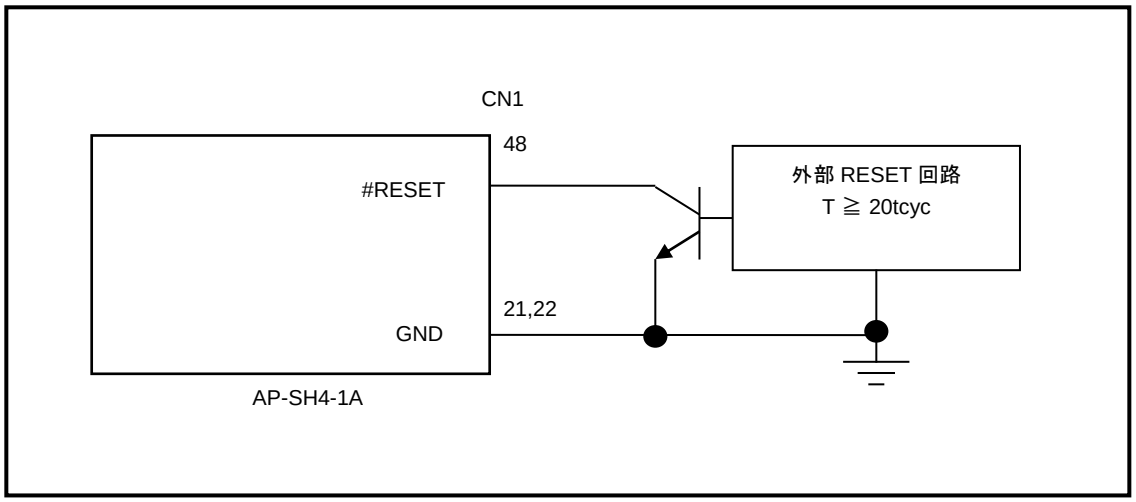


Fig 3.8-1　外部制御によるリセット

©2023 Alpha Project Co., Ltd.

３．９　外部からの電源の供給

本ボードは電源コネクタより DC5V を供給して動作しますが、外部回路で 3.3V の電源が用意されている場合には、CN1、CN2、CN3 より、3.3V を直接供給して動作させることができます。

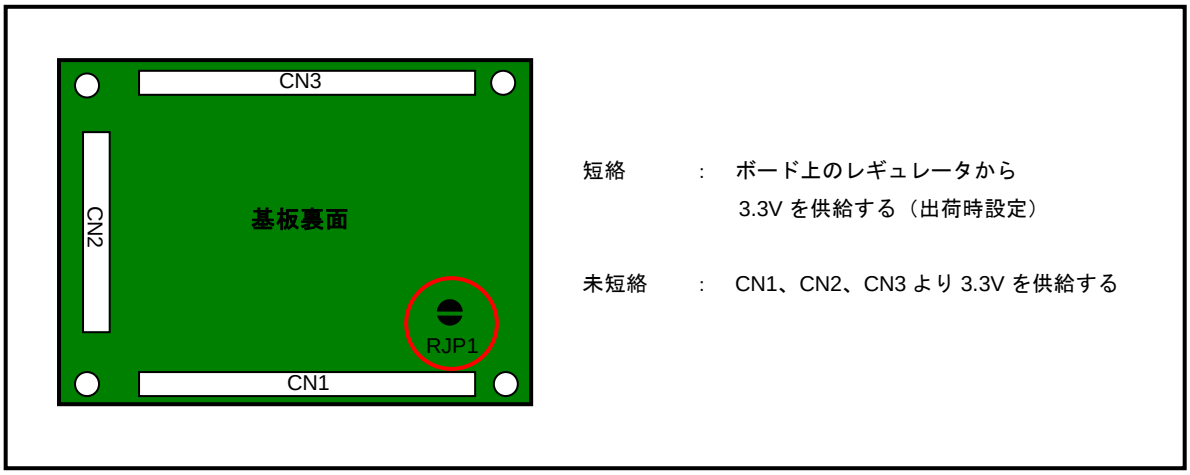


Fig 3.9-1　RJP1 設定

！注意
RJP1 を短絡した状態で、絶対に外部から 3.3V を印加しないでください。

RJP1 を短絡しないことにより、ボード上の 3.3V レギュレータの出力と、3.3V 電源ラインは切り離され、CN1, CN2, CN3 より DC3.3V を供給することができます。なお、RJP1 はハンダジャンパとなっておりますので、短絡する際には十分な量でハンダ付けをしてください。回路の構成については、回路図をご覧ください。

©2023 Alpha Project Co., Ltd.

４．　コネクタ

４．１　コネクタの端子配列

AP-SH4-1A は外部拡張に必要な信号を CN1,CN2,CN3 にすべて引き出してあります。以下に各コネクタの端子配列を示します。

CN1 拡張コネクタ

No.	信号名	No.	信号名
1	+5V	2	+5V
3	D15	4	D14
5	D13	6	D12
7	D11	8	D10
9	D9	10	D8
11	VCC	12	VCC
13	D0	14	D1
15	D2	16	D3
17	D4	18	D5
19	D6	20	D7
21	GND	22	GND
23	A0	24	A1
25	A2	26	A3
27	A4	28	A5
29	A6	30	A7
31	A8	32	A9
33	A10	34	A11
35	A12	36	A13
37	A14	38	A15
39	GND	40	GND
41	NMI	42	#RD/#CASS/#FRAME
43	#WE0/#CAS0/DQM0	44	#WE1/#CAS1/DQM1
45	#CS4	46	#CS5
47	#CS6	48	#RESET
49	A19	50	A18
51	A17	52	A16
53	#IRL0	54	#IRL1
55	#IRL2	56	#IRL3
57	#DREQ0	58	DRAK0
59	DACK0	60	#DREQ1
61	DRAK1	62	DACK1
63	GND	64	BATT

信号名に#がついているものは負論理をあらわします。

©2023 Alpha Project Co., Ltd.

CN2 拡張コネクタ

No.	信号名	No.	信号名
1	D31	2	D30
3	D29	4	D28
5	D27	6	D26
7	D25	8	D24
9	VCC	10	VCC
11	D23	12	D22
13	D21	14	D20
15	D19	16	D18
17	D17	18	D16
19	GND	20	GND
21	#RAS	22	RD/#WR
23	#WE2/#CAS2/DQM2/#IOICRD	24	#WE3/#CAS3/DQM3/#IOICWR
25	-	26	-
27	#WE4/#CAS4/DQM4	28	#WE5/#CAS5/DQM5
29	#WE6/#CAS6/DQM6	30	#WE7/#CAS7/DQM7/#REG
31	A25	32	A24
33	A23	34	A22
35	A21	36	A20
37	GND	38	GND
39	CKIO	40	CKE
41	#RDY	42	MD5/#RAS2
43	#BACK/#BSREQ	44	#BREQ/#BSACK
45	#BS	46	-
47	#CS0	48	#CS1
49	#CS2	50	#CS3

信号名に#がついているものは負論理をあらわします。

©2023 Alpha Project Co., Ltd.

CN3 拡張コネクタ

No.	信号名	No.	信号名
1	+5V	2	+5V
3	RXD	4	SCK2/#MRESET
5	#CTS2	6	MD0/SCK
7	MD1/TXD2	8	TXD20
9	MD2/RXD2	10	RXD2I
11	MD7/TXD	12	TXD0
13	MD8/#RTS2	14	GND
15	MD3/#CE2A	16	MD4/#CE2B
17	MD6/#IOIS16	18	IOISI
19	VCC	20	VCC
21	D63	22	D62
23	D61	24	D60
25	D59	26	D58
27	D57	28	D56
29	GND	30	GND
31	D55	32	D54
33	D53	34	D52
35	D51/P19	36	D50/P18
37	D49/P17	38	D48/P16
39	GND	40	GND
41	D47/P15	42	D46/P14
43	D45/P13	44	D44/P12
45	D43/P11	46	D42/P10
47	D41/P9	48	D40/P8
49	GND	50	GND
51	D39/P7	52	D38/P6
53	D37/P5	54	D36/P4
55	D35/P3	56	D34/P2
57	D33/P1	58	D32/P0
59	-	60	-
61	-	62	TCLK
63	STATUS0	64	STATUS1

信号名に#がついているものは負論理をあらわします。

SH7750R の端子の多くは兼用端子となっています。詳しくは回路図と SH7750R データブックをご覧ください。

！注意

ユーザ回路を拡張される場合には、データバス、アドレスバス、コントロール信号にはバスバッファを追加し、配線長をできるだけ短くしてください。特に高速なバスクロックで使用される場合には、反射等により正常に動作しない場合がありますので、配線には十分留意してください。

©2023 Alpha Project Co., Ltd.

CN4 シリアル通信 I/F コネクタ

No.	信号名
1	RXD2I
2	TXD2O
3	RTS2
4	CTS2
5	VCC (3.3V)
6	GND

CN5 H-UDI コネクタ

No.	信号名
1	TCK
2	#TRST
3	TDO
4	#ASEBRK/BRKACK
5	TMS
6	TDI
7	#RESET
8	GND
9	GND
10	GND
11	-
12	GND
13	GND
14	GND

信号名に#がついているものは負論理をあらわします。

CN6 電源コネクタ

No.	信号名
1	+5V
2	+5V
3	GND
4	GND

©2023 Alpha Project Co., Ltd.

４．２　推奨コネクタ

CN1、CN2、CN3 用のコネクタは CPU ボードオプション品（拡張コネクタセット）として取り扱いしておりますのでお問い合わせください。

CN1、3 ：	推奨コネクタ	：XG4H-6431	（オムロン）
	適合レセプタクル	：XG4C-6431	（オムロン）
CN2 ：	推奨コネクタ	：XG4H-5031	（オムロン）
	適合レセプタクル	：XG4C-5031	（オムロン）
CN4 ：	使用コネクタ	：B6P-SHF-1AA	（日圧）
	適合レセプタクル	：H6P-SHF-AA	（日圧）
CN5 ：	使用コネクタ	：7614-6002	（住友 3M）
	適合レセプタクル	：XG4M-1430-T	（オムロン）
CN6 ：	使用コネクタ	：B4P-SHF-1AA	（日圧）
	適合レセプタクル	：H4P-SHF-AA	（日圧）

４．３　外部回路との拡張方法

外部に回路を拡張する場合には、スタッキング接続が最も一般的な方法です。
リボンケーブル等で接続する方法もありますが、長さに比例して信号が劣化しますので注意してください。
本ボードの拡張コネクタは全て 2.54mm ピッチで配置されているので、拡張の基板には市販のユニバーサル基板が使用できます。

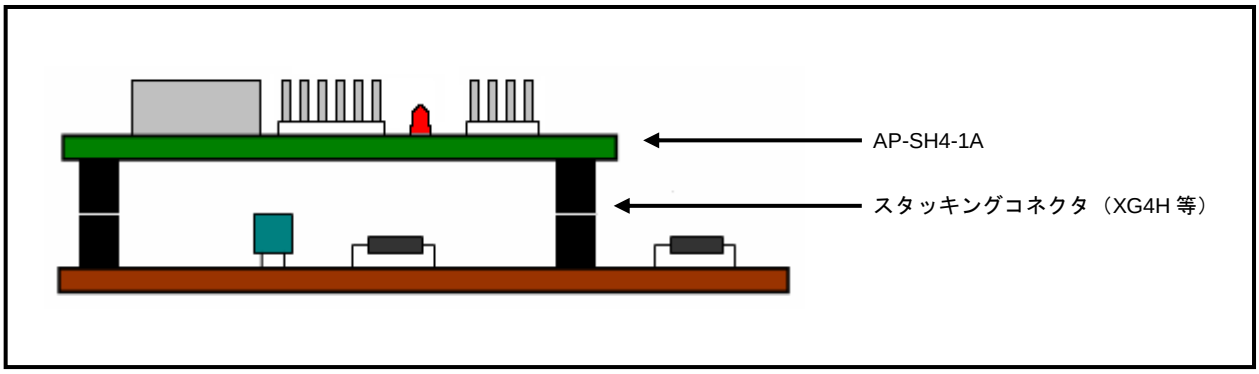


Fig 4.3-1　外部回路との拡張方法

©2023 Alpha Project Co., Ltd.

５．　技術資料

５．１　メモリの設定

５．１．１　SDRAM の設定

本ボードに搭載されている SDRAM は、2M×16bit×4Bank 品です。
DRAM コントローラの設定例を以下に示します。サンプルプログラムと合わせてご覧ください。

（バスクロック：19.6608MHz×4＝78.6432MHz）

エリア 3 メモリタイプ	:	SDRAM
エリア 3 バス幅	:	32bit
サイクル間アイドル指定	:	0
メモリデータサイズ	:	32bit
アドレスマルチプレクス	:	(128M：2M×16bit×4)×2
リフレッシュ	:	ON
リフレッシュサイクル	:	4Kcycle/64msec
リフレッシュ後 RAS プリチャージ	:	6cycle
書き込みプリチャージ遅延	:	3cycle
リフレッシュ後のコマンド間隔	:	6＋TRCcycle
RAS-CAS レインテンシ	:	2
バースト長	:	8
ラップタイプ	:	シーケンシャル

５．１．２　ウェイト設定

本ボード上のメモリアクセスのウェイト数の設定例（参考）を以下に示します。

メモリ種別		バスクロック周波数 (CKIO)			チップセレクト
		×1 19.6608MHz	×3 58.9824MHz	×4 78.6432MHz	
FlashROM	S29AL032D70TFI040	2WAIT	6WAIT	6WAIT	CS0(1)
SRAM	BS62LV1027SIG70	2WAIT	6WAIT	6WAIT	CS1(0)
SDRAM	K4S281632C-TC75	前述 5.1.1 参照			CS3

Table 5.1-1　メモリウェイト設定

©2023 Alpha Project Co., Ltd.

５．２　FlashROM の書き込み方法

５．２．１　デバッガを使用した書き込み方法

弊社製 JTAG デバッガ XrossFinder 等の FlashROM 書き込み機能を有するデバッガを使用することで、FlashROM への書き込みを行うことができます。書き込み方法の詳細につきましては、各デバッガのマニュアルを参照してください。
（XrossFinder については、「6.3 デバッグツール」を参照してください。）

５．２．２　ダウンローダを使用した書き込み方法

本ボード付属のダウンローダを使用する事で、FlashROM へのオンボード書き込みを行うことができます。
ダウンローダの詳細については、「AN142 AP-SH4-1A 付属ダウンローダの使い方」を参照してください。

５．２．３　FlashWriterEX を使用した書き込み方法

「FlashWriterEX」は、マルチダウンロードアダプタ「HJ-LINK」もしくは USB-JTAG アダプタ「XrossFinder」と併用することにより、H-UDI 経由で FlashROM への書き込みを行うことができます。各アダプタと CPU ボードの接続図を以下に示します。
FlashWriterEX の環境設定の詳細は、「AN131 サンプルプログラム解説」を参照してください。

＊「FlashWriterEX」と「HJ-LINK」「XrossFinder」は本製品には含まれておりません。

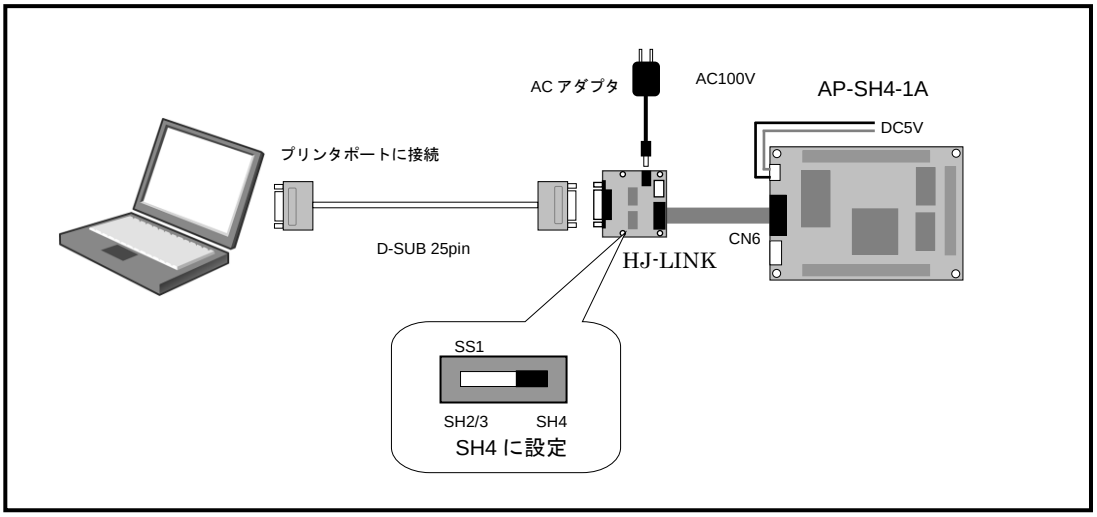


Fig5.2-1　HJ-LINK を使用した接続

©2023 Alpha Project Co., Ltd.

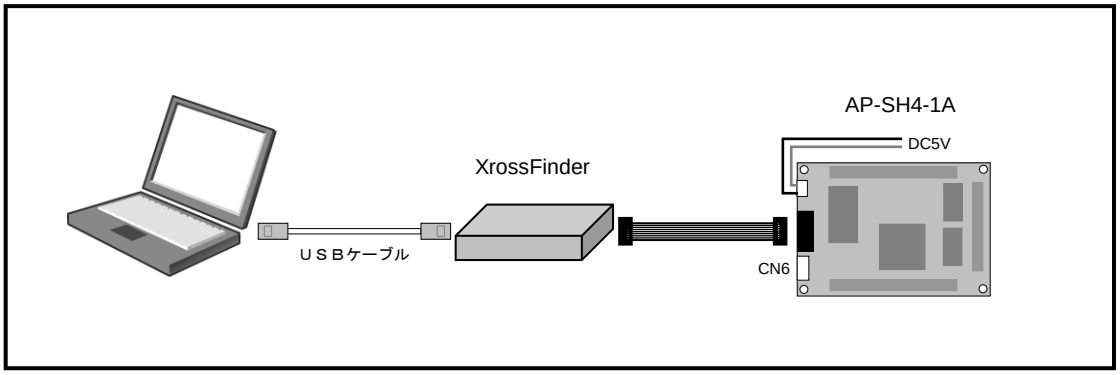


Fig5.2-2　XrossFinder を使用した接続

５．３　5V 回路インターフェース

SH7750R の端子は全て 3.3V インターフェースです。（5V 入力は許容されません）5VCMOS レベル等の回路と接続する場合には、HCT や VHC 等を中継してインターフェースをとってください。

3.3V 回路→5.0V 回路

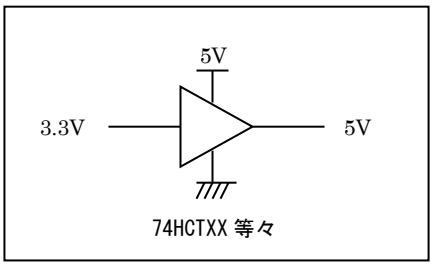


Fig 5.3-1　3.3V→5.0V 回路インターフェース

5.0V 回路→3.3V 回路

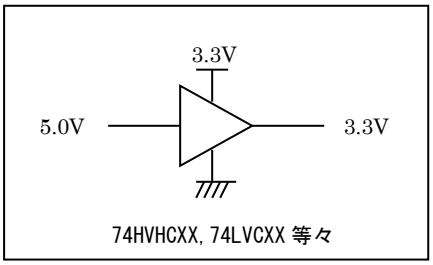


Fig 5.3-2　5.0V→3.3V 回路インターフェース

©2023 Alpha Project Co., Ltd.

５．４　EPROM の接続方法

本ボードは、JTAG デバッガの使用を前提としているため、EPROM ソケットを搭載しておりません。したがって EPROM を使用する場合には、外付けでメモリを拡張する必要があります。以下に EPROM を使用する場合の回路構成例を示します。

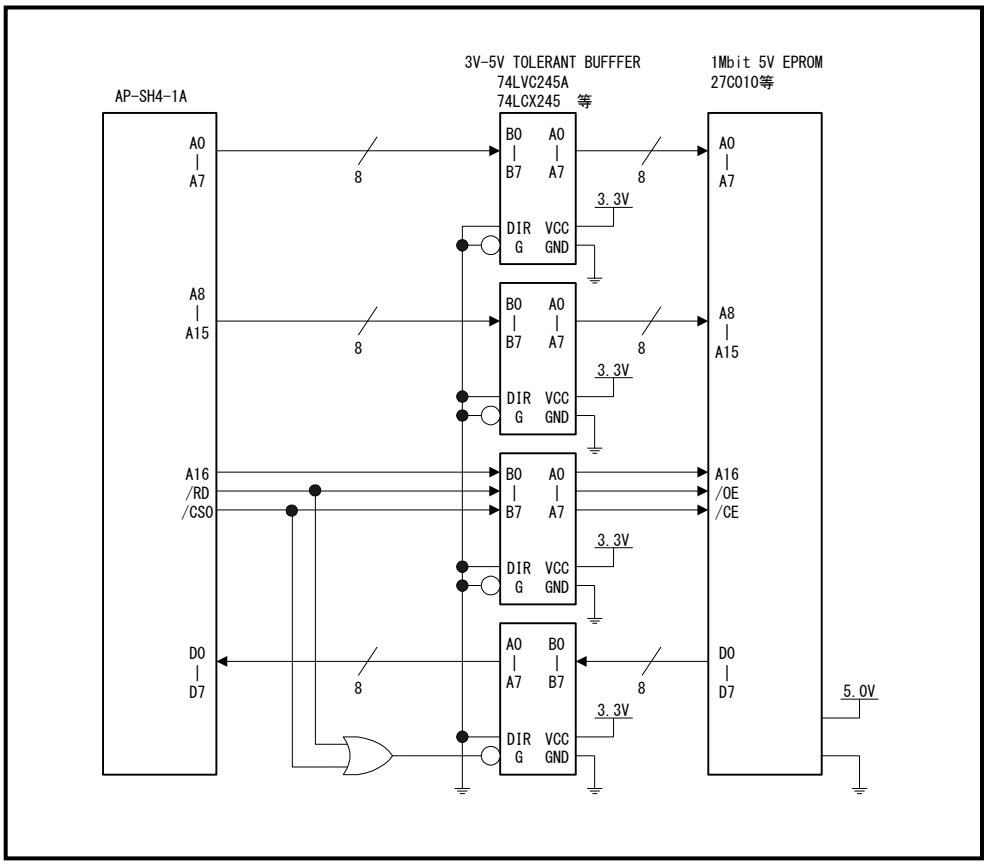


Fig 5.4-1　EPROM の接続例

上記の例は、ボード上の FlashROM の代わりに CS0 に EPROM を接続してブート ROM とする場合です。
AP-SH4-1A の設定は　JP2=OFF　SS1＝FLASH　S1-4/5/7/8＝OFF/ON/OFF/OFF に設定します。16bit バス幅の EPROM もほぼ同様な接続で使用できます。FlashROM も同時に使用する場合には、ジャンパ線でボード上の JP2 に CS4 等を接続してください。なお、3V の EPROM を使用する場合には、トレラントバッファは必要ありません。

©2023 Alpha Project Co., Ltd.

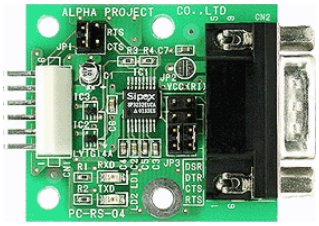
６．　関連製品のご案内

６．１　通信アダプタ

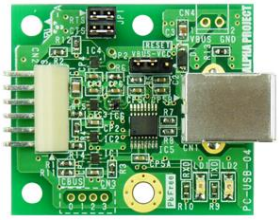
通信コネクタ(CN4)に通信アダプタを接続することで、さまざまな通信に対応することができます。

製品名	製品機能	備考
PC-RS-04	TTL⇔RS232 コンバータ	3.3V/5V 対応
PC-USB-04	シリアル⇔USB コンバータ	3.3V/5V 対応
PC-LAN-02	シリアル⇔LAN コンバータ	3.3V/5V 対応
PC-RS485-01A	TTL⇔RS422/485 コンバータ	3.3V/5V 対応

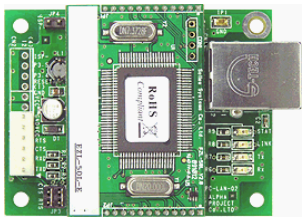
PC-RS-04



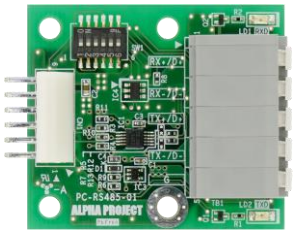
PC-USB-04



PC-LAN-02



PC-RS485-01A



※2023 年 10 月現在の状況となっており、予告なしに変更される場合があります。

６．２　インテリジェント SD カードリーダライタ

PC-SDRW-0２は、アルファボードシリーズのシリアル I/F に接続するインテリジェント SD カードリーダライタです。
本製品を使用することにより、CPU ボードへ簡単にストレージ機能を付加することが可能です。

製品名	製品機能	備考
PC-SDRW-02	SD カードリーダライタ	3.3V/5V 対応

PC-SDRW-02

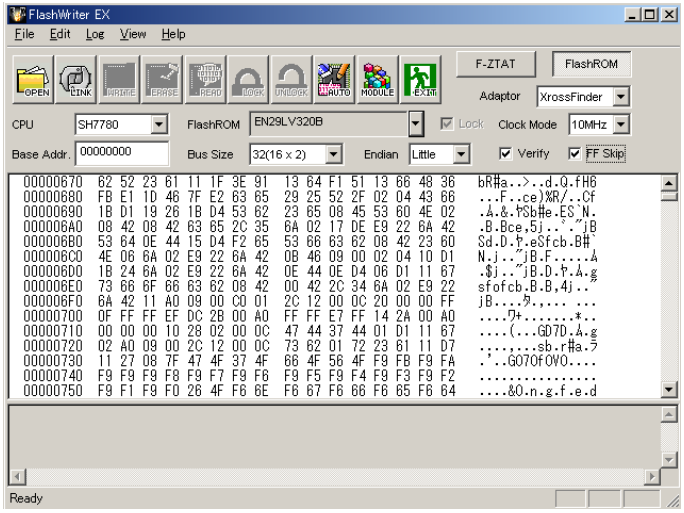
※2023 年 10 月現在の状況となっており、予告なしに変更される場合があります。

©2023 Alpha Project Co., Ltd.

６．３　Flash 書き込みツール

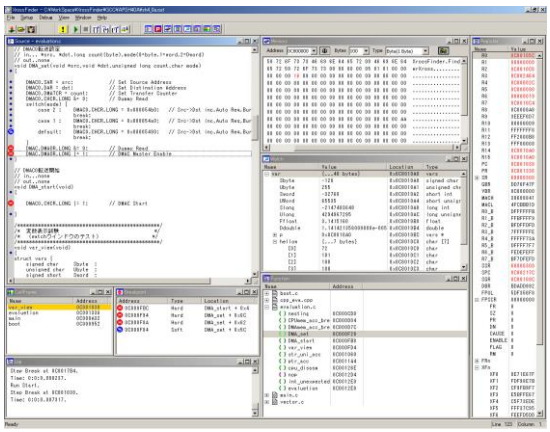
FlashWriterEX は、SH-2/3/4 用の Falsh 書き込みソフトで 800 種類以上の FlashROM と FlashROM 内蔵型のマイコンに対応しています。ユーザシステムのバージョンアップソフトの配布に便利なライティングモジュール作成機能等も備えており開発から量産用途まで、幅広くご利用いただけます。

*1 H-UDI インターフェースとして、「XrossFinder」または「HJ-LINK」が必要です。



６．４　デバッグツール

JTAG デバッガ「XrossFinder」は、ルネサス エレクトロニクス SuperH マイコン SH-2/3/4 に対応した JTAG(H-UDI)デバッガです。
小型で USB バスパワーに対応しているので省スペースで快適なデバッグ環境を実現しています。
GNU C／C++、ルネサス エレクトロニクス製 C／C++ クロスコンパイラに対応しています。
低価格なので、初めて導入される方や大量に導入を検討されているお客様にも最適です。



©2023 Alpha Project Co., Ltd.

7.　その他

製品サポートのご案内

●ユーザ登録

ユーザ登録は弊社ホームページにて受け付けております。ユーザ登録をしていただきますと、バージョンアップや最新の情報等を E-Mail でご案内させていただきますので、是非ご利用ください。

弊社ホームページアドレス　https://www.apnet.co.jp

●修理の依頼

修理をご依頼いただく場合は、下記サイトにある製品保証規定と修理規定をご確認の上、「お問い合わせフォーム」より製品サポートへご連絡ください。

修理・故障に関するお問い合わせ

https://www.apnet.co.jp/support/index.html

●製品サポートの方法

製品サポートについては、FAX もしくは E-Mail でのみ受け付けております。お電話でのお問い合わせは受け付けておりませんのでご了承ください。なお、お問い合わせの際には、製品名、使用環境、使用方法等、問題点などを詳細に記載してください。

技術的なお問い合わせ

Ｅ－Ｍａｉｌ	query@apnet.co.jp

以下の内容に該当するお問い合わせにつきましては受け付けておりませんのであらかじめご了承ください。

■本製品の回路動作及びＣＰＵおよび周辺デバイスの使用方法に関するご質問
■ユーザ回路の設計方法やその動作についてのご質問
■関連ツールの操作指導
■その他、製品の仕様範囲外の質問やお客様の技術によって解決されるべき問題

●ソフトウェアのサポート

ソフトウェアに関する技術的な質問は、受け付けておりませんのでご了承ください。
サポートをご希望されるお客様には、個別に有償にて承りますので弊社営業までご相談ください。

©2023 Alpha Project Co., Ltd.

エンジニアリングサービスのご案内

弊社製品をベースとしたカスタム品やシステム開発を承っております。
お客様の仕様に合わせて、設計から OEM 供給まで一貫したサービスを提供いたします。
詳しくは、弊社営業窓口までお問い合わせください。

営業案内窓口

ＴＥＬ	053-401-0033（代表）
ＦＡＸ	053-401-0035
Ｅ－Ｍａｉｌ	sales@apnet.co.jp

©2023 Alpha Project Co., Ltd.

改定履歴

版数	日付	改定内容
１版	2003/02/06	新規作成
２版	2003/08/28	PC-RS-03 を PC-RS-04 に変更（全体）
		FlashWriterEX を使用したフラッシュメモリの書き込み方法を追加
３版	2005/07/20	ダウンローダを消去してしまった場合の書き込み方法の誤植を修正
		基板図面のＣＮ番号の修正、基準線追加
		日立製作所からルネサステクノロジに変更
４版	2005/09/09	ダウンローダを消去してしまった場合の書き込み方法の追加
５版	2007/09/14	全体の書式を変更
		ダウンローダの使用方法の記載を削除
６版	2008/12/18	関連製品のご案内を更新(6 章)
７版	2019/01/17	梱包内容　変更
		「取り扱い上の注意」修正
		「保証」修正
		ルネサステクノロジの社名をルネサスエレクトロニクスに変更
		リセット IC の変更
		ホームページの URL の変更
８版	2019/08/30	製品写真の変更
		「6. 関連製品のご案内」修正
		「製品サポートのご案内」修正
９版	2021/02/05	関連製品のご案内を更新(６章)
		製品サポートのご案内を更新(７章)
１０版	2023/10/02	関連製品のご案内を更新(６章)
		住所を更新

参考文献

「SH7750R グループハードウェアマニュアル」　ルネサス エレクトロニクス株式会社

その他　各社データシート

本文書について

・本文書の著作権は株式会社アルファプロジェクトが保有します。
・本文書の内容を無断で転載することは一切禁止します。
・本文書の内容は、将来予告なしに変更されることがあります。
・本文書の内容については、万全を期して作成いたしましたが、万一ご不審な点、誤りなどお気付きの点がありましたら弊社までご連絡ください。
・本文書の内容に基づき、アプリケーションを運用した結果、万一損害が発生しても、弊社では一切責任を負いませんのでご了承ください。

商標について

・ SH-4 および SH7750R は、ルネサス エレクトロニクス株式会社の登録商標、商標または商品名称です

・その他の会社名、製品名は、各社の登録商標または商標です。

ALPHA PROJECT
株式会社アルファプロジェクト
〒431-3114
静岡県浜松市中央区積志町８３４
https://www.apnet.co.jp
E-Mail: query@apnet.co.jp