AP-SH2A-0A (SH7211 CPU BOARD) サンプルプログラム解説

5.1版 2023年10月02日

1. 概要

1. 1 概要

本サンプルプログラムは、AP-SH2A-0A の動作を確認する簡単なプログラムです。また、弊社製 XrossFinder デバッガを使用す るためのサンプルとしてご利用いただけます。サンプルプログラムは、周辺機能の中で使用頻度の高いと思われるシリアル通 信、タイマ割り込み処理を行なっています。

1.2 動作モード

本サンプルプログラムは、AP-SH2A-0A で動作します。クロックモードは下記のようになっています。 モードの設定方法等につきましては、「AP-SH2A-0A ハードウェアマニュアル」をご覧ください。 なお、下記以外の条件で動作させる場合には、ソースファイルやコンパイラオプションなどを変更する必要があります。

CPUモード モード 2、クロック CPU = 160MHz、周辺 = 40MHz、バス = 40MHz
 CS3 バスサイズ 16bit、ビッグエンディアン
 デバッグモード XrossFinder 使用時は SW1 の 6 を 0N に、未使用の場合は 0FF として下さい。

XrossFinder をご使用の場合、CPU ボードの設定を製品出荷時の状態とし、以下の DIPSW SW1 と SW3 の設定を行って下さい。

デバッグ時

- ・ SW1 1~6 101011(1=0N, 0=0FF とします)
- ・ SW3 外付け SDRAM を使用する場合は、シルク表記の1側に合わせ、R7 を実装状態とする。

内蔵フラッシュ ROM 書き込み時

SW1 - 1~6 - 101001(1=0N, 0=0FF とします)
 ※この設定でもデバッグ可能ですが、クロックが CPU = 40MHz 固定になります。

1. 3 開発環境について

本サンプルプログラムは統合開発環境 High-performance Embedded Workshop(以下、「HEW」という)を用いて開発されています。 サンプルプログラムに対応する開発環境、コンパイラのバージョンは次になります。

フォルダ	開発環境	バージョン	コンパイラ名	バージョン	備考
shc	HEW	V3.01.08.000	SHC ^{**1}	V9.0.1.0	SuperH ファミリ用 C/C++コ
		以降	(ルネサス エレクトロニクス)	以降	ンパイラパッケージに付属

※1 「SuperH ファミリ用 C/C++コンパイラ」です。ルネサス エレクトロニクス社のウェブサイトより評価版をダウンロードで きます。

2. サンプルプログラムの構成

2.1 フォルダ構成

サンプルプログラムは下記のようなフォルダ構成になっています。



2.2 ファイル構成

(1) SHC 用サンプルプログラム

SHC 用サンプルプログラムは以下のファイルで構成されています。

<shc¥ap_sh2a_0a¥フォルダ内></shc¥ap_sh2a_0a¥フォルダ内>		
ap_sh2a_0a. hws	•••	HEW 用プロジェクトファイル
<shc¥ap_sh2a_0a¥src フォルダ内=""></shc¥ap_sh2a_0a¥src>		
main.c	•••	メイン処理
timer.c	•••	タイマ処理
sci.c	•••	シリアル処理
vector.c	•••	割込みベクタテーブル
boot.c	•••	初期化処理
common.h	•••	共通ヘッダファイル
7211. h	•••	SH7211 内部レジスタ定義ヘッダファイル
BoardDepend.h	•••	ボード依存定義ファイル
section.src	•••	セクション定義
<shc¥ap_sh2a_0a¥debug フォルダ内=""></shc¥ap_sh2a_0a¥debug>		
ap_sh2a_0a. abs	•••	RAM 動作用オブジェクトファイル(elf 形式)
ap_sh2a_0a.mot	•••	RAM 動作用モトローラ S フォーマット形式ファイル
ap_sh2a_0a.map	•••	RAM 動作用マップファイル
		コンパイル後は「.obj」、「.lib」等のファイルが生成されます
<shc¥ap_sh2a_0a¥release フォルダ内=""></shc¥ap_sh2a_0a¥release>		
ap_sh2a_0a. abs	•••	ROM 動作用オブジェクトファイル(elf 形式)
ap_sh2a_0a.mot	•••	ROM 動作用モトローラ S フォーマット形式ファイル
ap_sh2a_0a.map	•••	ROM 動作用マップファイル
		コンパイル後は「.obj」、「.lib」等のファイルが生成されます

3. ビルド・デバッグ方法

サンプルプログラムのビルド手順と XrossFinder を使用したダウンロードの手順を説明します。

3. 1 SHC 用サンプルプログラム (Ver9 以降)

(1)ビルド

HEW (SHC Ver9以降)を使用した場合のサンプルプログラムのビルド方法を説明します。

- ① HEW を起動し、ap_sh2a_0a. hwp を読み込みます。
- ② 最初の読み込みを行なったときに、「ワークスペース(Workspace)が移動しました」という内容の確認メッセージ が表示されますので「はい」を選択してください。
- ③ 最初の読み込みを行なったときに、コンパイラバージョンによって、バージョンの選択を行なうダイアログが表示 されることがあります。表示された場合には、使用するコンパイラバージョンを選択してください。
- ④ [Build]ボタン横のリストボックス [Configuration Section]から、[Debug]または[Release]を選択します。
 [Debug]を選択した場合、¥Debug ワークフォルダ内に RAM 動作用のオブジェクトが生成されます。
 [Release]を選択した場合、¥Release ワークフォルダ内に ROM 動作用のオブジェクトが生成されます。
- ⑤ メニューの [Build] [Build] を実行してください。ap_sh2a_0a. mot、ap_sh2a_0a. abs が出力されます。
 このとき、マップファイルは、ワークフォルダに作成されます。

(2) RAM上でのデバッグ

- ① AP-SH2A-0A のスイッチを「1.2 動作モード」の「デバッグ時」に設定します。
- ② XrossFinder を起動します。

このとき、System Setup ダイアログの CPU の欄には、7211F を選択します。

- ③ ¥Sample フォルダ直下にある XrossFinder_sh2a_0a. xfc コマンドファイルを読み込みます。
- ④ ¥Debug フォルダ内のオブジェクトファイル ap_sh2a_0a.abs を XrossFinder で読み込んで動作を確認して下さい。

(3) ROM上でのデバッグ

- ① AP-SH2A-OA のスイッチを「1.2動作モード」の「内蔵フラッシュ ROM 書き込み時」に設定します。
- XrossFinder を起動します。
 このとき、System Setup ダイアログの CPU の欄には、7211F を選択します。
- ③ ¥Sample フォルダ直下にある XrossFinder_sh2a_0a. xfc コマンドファイルを読み込みます。
 (コマンドファイルの PC, VBR 設定は RAM 動作設定になっていますので、ROM 動作設定に変更しておいて下さい)
- ④ ¥Release フォルダ内のオブジェクトファイル ap_sh2a_0a.abs を XrossFinder で読み込みます。
- ⑤ XrossFinderのメニューからFlashWriter EXを起動し、ボードにプログラムを書込みます。
 FlashWriter EX for XrossFinder ダイアログのFlashROMの設定は、On-Chipを選択して下さい。
- ⑥ AP-SH2A-0A のスイッチを「1.2 動作モード」の「デバッグ時」に設定し、 動作確認を行なって下さい。

(4) XrossFinder 未使用時の確認方法

FlashWriter EX を使用して ¥Release フォルダ内の ap_sh2a_0a.mot をボードに書込み、動作確認を行ってください。

XrossFinder、FlashWriter EXの使用方法につきましては、各製品のマニュアルを参照して下さい。 HEWの詳細な使用方法につきましては、HEWのマニュアルを参照してください。 アプリケーションノート AN138

4. 動作説明

4.1 サンプルプログラムの動作

本サンプルプログラムは、下記の動作を行ないます。

- SCI1 でエコーバックを行ないます。(送受信割り込み使用)
 RXD から受信をした値をそのまま、TXD へ送信します。
 シリアルの設定は、38400bps、8bit 長、パリティなし、ストップビット1です。
 動作確認は、パソコン上のターミナルソフト(ハイパーターミナル等)を使用して下さい。
- LD2 (緑の LED) を 1sec 周期で ON/OFF します。
- CN2の次のポートより方形波を出力します。周期とピン番号を次に示します。

CN2 方形波出力端子一覧

ピン番号	ピン名	周期	備考
23	PA23/SCK1/TIOCOB/IRQ5/A23	1sec	CMT 使用



4. 2 RAM 動作時のメモリマップ

メモリマップを以下に示します。





4. 3 ROM 動作時のメモリマップ

メモリマップを以下に示します。



Fig 4.3-1 メモリマップ (ROM 動作時)

ご注意

- ・本文書の著作権は株式会社アルファプロジェクトが保有します。
- ・本文書の内容を無断で転載することは一切禁止します。
- ・本文書に記載されているサンプルプログラムの著作権は株式会社アルファプロジェクトが保有しますが、お客様のアプリケーションで 使用される場合には、ご自由にご利用いただけます。
- 本文書の内容は、将来予告なしに変更されることがあります。
- ・本文書に記載されている内容およびサンプルプログラムについての質問等のサポートは一切受け付けておりませんのでご了承ください。
- ・本文書の内容については、万全を期して作成いたしましたが、万一ご不審な点、誤りなどお気付きの点がありましたら弊社までご連絡 下さい。
- ・本文書の内容およびサンプルプログラムに基づき、アプリケーションを運用した結果、万一損害が発生しても、弊社では一切責任を負いませんのでご了承下さい。

商標について

- ・SuperHは、ルネサス エレクトロニクス株式会社の登録商標、商標または商品名称です。
- 本文書では下記のように省略して記載している場合がございます。ご了承ください。
 High-performance Embedded Workshop は HEW
- ・その他の会社名、製品名は、各社の登録商標または商標です。



株式会社アルファプロジェクト 〒431-3114 静岡県浜松市中央区積志町 834 https://www.apnet.co.jp E-Mail: query@apnet.co.jp