MS104-FPGA/CⅢ FLASHROM の書き込み方法

3.1版 2023年10月02日

1. 概要

1.1 概要

本アプリケーションノートは MS104-FPGA/CIIIに搭載されている FLASHROM に USB-Blaster を使用してサンプル HDL プログラムを書き込む手順と、MS104-FPGA/CIIIに搭載されている FLASHROM にプログラムを書き込むためのファイル (POF)の出力方法 について解説します。

1.2 準備物

- MS104-FPGA/CIII
- ・PC(OS : WindowsXP/7/10、Quartus II 8.0 SP1 以降 インストール済)
- ・MS104-FPGA/CⅢのサンプルプログラム
- USB-Blaster
- •AC アダプタ等の電源

1.3 FLASHROM の書き込みの流れ

<STEP1>

搭載されている FLASHROM にプログラムを書き込むにはまず、FPGA が FLASHROM を認識するためのプログラム、パラレルフ ラッシュローダ (PFL)*1を FPGA にダウンロードする必要があります。PFL は JTAG 経由で FPGA にダウンロードします。PFL は MS104-FPGA/CIIIのサンプルプログラムに収録されております。



Fig 1-1 PFL のダウンロード

*1 パラレルフラッシュローダ(PFL)について

PFL は FLASHROM などの JTAG ポートを持たないデバイスに対して、FPGA の JTAG ポートを経由して FLASHROM にプログラム を書き込むための機能です。詳細は Cyclone IIIデバイスハンドブックを参照してください。

<STEP2>

PFL が FPGA にダウンロードされている状態で、次に目的のコンフィギュレーションプログラムを FLASHROM に書き込みます。 コンフィギュレーションプログラムは FPGA の JTAG を経由して FLASHROM に書き込みます。



Fig 1-2 コンフィギュレーションプログラムの書き込み

<STEP3>

コンフィギュレーションプログラムが FLASHROM に書き込まれた後、電源を再投入するか、リコンフィギュレーションをすると、FPGA に書き込まれていた PFL が消去され、FLASHROM からコンフィギュレーションを開始します。



Fig 1-3 FLASHROM からのコンフィギュレーション

2. 書き込み手順

MS104-FPGA/CⅢに搭載されている FLASHROM の書き込み手順を以下に示します。ここでは MS104-FPGA/CⅢ単体での FLASHROM の 書き込み手順を紹介します。書き込みを開始する前に MS104-FPGA/CⅢの設定を出荷時状態としてください。

<STEP1> FPGAに PFL を書き込む

①接続

MS104-FPGA/CⅢ、USB-Blaster、PCを以下のように接続してください。



Fig 2-1 MS104-FPGA/C皿、USB-Blaster、PCの接続

②QuartusⅡの起動

QuartusⅡを起動し、[Tools]-[Programmer]または[Programmer]アイコンから Programmer を起動します。





③電源の投入

MS104-FPGA/CⅢの電源を投入します。



Fig 2-3 電源の投入

④ハードウェアのセットアップ

[Programmer の Mode:]を「JTAG」に設定します。[Hardware Setup]をクリックするとハードウェアセットアップウインドウが表示されます。[Currently selected hardware:]から「USB-Blaster[USB-0]」を選択してください。

🗳 Quartus II -	[Chain1.cdf]									
Eile Edit Proce	ssing <u>T</u> ools <u>W</u> indow									
🔔 Hardware Setup	D USB-Blaster (USB-0)				Mode	e: JTAG		*	Progress:	0%
Enable real-time	SP to allow background prog	ramming (for MAX II devi	ces)	-						1
Mu Start	File	Device	Checksum	Usercode	Program/ Configure	Verify	Blank- Check	Examine	Bit Erase	CLAMP
🛍 Stop										
Auto Detect									-	
X Delete	Hardware	Setup								
Add File	Hardware	Settings JTAG Sett	ines							
Change Ele	Select a	programming hardware	setup to use whe	en programming o	evices. This pr	ogramming	hardware :	setup applie	s	
Ch Chun Do	Currently	re conerit programmer w	uco pie	Are BICD OI					ī	
contention.	- Ausia	ble kardware items	No Hard	ster (USB-U)						
Add Device	Har	dware	USB-Bla	ster [USB-0]			Addition	NGI CALL		
1 Up	USE	I-Blaster	Local	U	SB-0	F	Remove Ha	ardware		
Down										
									1	
								Close		
For Help, press F1										CAP NUM

Fig 2-4 ハードウェアのセットアップ

⑤Auto Detect の開始

Programmer の[Auto Detect]をクリックして、デバイス検出を開始します。検出が完了すると以下のように検出された FPGA EP3C16 が表示されます。



Fig 2-5 Auto Detect の開始

⑥ファイルの選択

検出された EP3C16 の File <none>をダブルクリックするか、または EP3C16 を選択し、[Change File]をクリックする とプログラムファイルの選択画面が表示されます。ここで FPGA にダウンロードするファイルを選択します。ファイル は Quartus II ワークフォルダ内の [fpga] - [ms104-fpga_write]内にある「ms104-fpga_write.sof」を選択してくださ い。

Lon Processing	ick Weden							
Hardware Setup. USB	Elaster (USB-0)			Mod	e JTAG	•	logiess	0.5
Enable real-time ISP to allo	e background program	ning (for NAX X dev	ces)					
Start Lan	In		Denne lumut	Program/	ver Stark		touty	ISP
unores	EP	3016	00000000 chana)	1 canyor		11		T MARK
Auto Detect	Select Programs	sing File					28	
Telete	2+13038890	no104fpee	rite	-	⇔ 🗈 🖒 🗊 '			
4454		100	_					
hanna Ela I	最近使ったファイル	antitites, e	rite.sut					
in the second se								
100000	\$201-97							
do Device.	1							
<u> </u>	TYLEFT IF							
1997	9							
	71 3021-9							
	74 2410-0							
	*1 #313-5							
		7718-500	ma104/pga_write.sof			E RK 0	2	
		and the state of the local						

Fig 2-6 ファイルの選択

⑦PFL のダウンロードの開始

⑥で選択した SOF ファイルを FPGA にダウンロードします。Program/Configure ボックスをチェックし、[Start]をクリ ックします。



Fig 2-7 PFL のダウンロードの開始

⑧PFL のダウンロードの完了

ダウンロードを開始すると、Quartus II の Massages ウインドウにログが出力され、ダウンロードが完了すると「Ended Programmer opetation ・・・」と表示されます。以上で FPGA に PFL のダウンロードが完了しました。

Info:	Configuring device index i
Info	Configuration succeeded 1 device(s) configured
) Info:	Successfully performed operation(s)
Info:	Ended Programmer operation at Wed Dec 10 11:53:35 2008

Fig 2-8 PFL のダウンロードの完了

<STEP2> FLASHROM にコンフィギュレーションプログラムを書き込む

①Auto Detect の開始

PFLの書き込みが完了したら、電源を落とさずに MS104-FPGA/3Ⅲのリセットスイッチ SW2 を押し*2、[Auto Detect]をクリックします。今度は EP3C16 の下層に FLASHROM CFI_64MB が検出されます。

Duartes II	- [Ohain1.cdf+]										E	68
Eve Edit Pijo Lite Edit Pijo Enable reaktor	essing _cos _ginds nupUSB-Blaster(USB selSP to allow background	er i 0) d programming (for MAXX II de	wices)		Mode	DATE		•	Progress		100 %	
Start	Re	Davica	Orectum	Useroode	Program/	Vasilu	Blank	Exercise	Security	Frase	ISP	
alle Stor → Auto Densol → Auto Densol → Delsse → Add File → Add File	Crones	07160	000000	FEFFFFF								
For Help, press F	1									0	AP NUM	

Fig 2-9 Auto Detect の開始

*2 PFL 書き込み後のリセットについて

FLASHROM にコンフィギュレーションプログラムの書き込みを行う場合、PFL を書き込んだ後で必ずリセットスイッチ SW2 でリセットを行ってください。誤動作を招く場合があります。

②ファイルの選択

検出された CFI_64MB の File <none>をダブルクリックするか、または CFI_64MB を選択し、[Change File]をクリック するとプログラムファイルの選択画面が表示されます。ここで FLASHROM に書き込むファイルを選択します。ファイル は Quartus II ワークフォルダ内の [fpga] - [ms104-fpga_sample]内にある「ms104-fpga_sample.pof」を選択してくだ さい。

Adventure Cate	I HISP Rischer B	SR.01					LIKAR		-			100.00
Pranomane Sets				24		Mode	0.040		•	Progress	_	100.4
Linable real-time	ISP to allow backgro	and program	ning (for MAX II dev	ces)								
Start	File		Device	Checksum	Usercode	Program/ Configure	Verity	Blank- Check	Examine	Security Bit	Erase	CLAMP
	Choneo		P3C16	00000000	FFFFFFFF					0		
de de Diatact	Select	New Proc	ramming File							X	- LL	
	771	11.705800	Constitutiona a	anolo			e 🗈 r	1 170-			1	
Uetete			ind.							-		
Add File		0	ma104/pea.sa	inple pot								
Change File	1659	したファイル										
GayeTile												
Add Davine	7	じトップ										
105		2										
Op	71	4/3KL#9										
Duen												
	एर्न	1)11-3										
	R4 :	わりつう										
			77-13-800	ma104fpga	sample.pof			-	B9x	@		
			ファイルの種類の	POF Files	(*pof)		_		千代	セル		
									-			



③FLASHROM の書き込み開始

②で選択した POF ファイルを FLASHROM に書き込みます。書き込むファイルの Program/Configure ボックスをチェック し、Start をクリックします。

Fundale and the	up	in the MAY I do i			Mode: J	TAG		101 10			100,2	
Enable Isartin	e ISP to allow background program	In the second	ces)	Incode	Program/	21.4	Blank	-	Security	T	ISP	T
Pro	chen chone) L C:/allera/80sp1/gdesigns/.	EP3C16 CFL_64MB	00000000 000E8FC3	FFFFFFF	Coringure	Very	Check		Bit		CLAMP	
Auto Detect	LPage_0	And a second second second	1000000000					o tento	235	8	12	
Delete												
Add File												
Thirty File												
SaveFile												
Add Device.												
96												
le Doim												
lp Doim												
le Doim												
Jp Dolem												
HP Dolem												
lir Lown												
lit Lisen												
HE Dibeen												
Up Döm												

Fig 2-11 FLASHROM の書き込み開始

④FLASHROM の書き込み完了

_

書き込みを開始すると、Quartus II の Massages ウインドウにログが出力され、書き込みが完了すると「Ended Programmer opetation ・・・」と表示されます。以上で FLASHROM にコンフィギュレーションプログラムが書き込まれました。

i)	Info:	Programming	status:	erasing fla:	sh mem	ory at h	byte	add:	ress OxO	00008000
i)	Info:	Programming	status:	programming	flash	memory	at	byte	address	0x00020000
i)	Info:	Programming	status:	programming	flash	memory	at	byte	address	0x00040000
i)	Info:	Programming	status:	programming	flash	memory	at	byte	address	0x00060000
i)	Info:	Programming	status:	programming	flash	memory	at	byte	address	0x00080000
i)	Info:	Successfully	perform	med operation	n(s)					
i)	Info:	Ended Progra	ammer op	eration at We	ed Dec	10 11:5	55:1	26 20	80	

System (19) / Processing / Extra Info / Info / Warning / Critical Warning / Error / Suppressed / Flag /

Fig 2-12 FLASHROM の書き込み完了

〈STEP3〉 FLASHROM から FPGA のコンフィギュレーションをする

①リコンフィギュレーション

FLASHROM にコンフィギュレーションプログラムが書き込まれた状態でリコンフィギュレーションスイッチ SW1 を押すか、または電源を再投入すると FPGA に書き込まれている PFL が消去され、FPGA は FLASHROM からのコンフィギュレーションを開始します。

サンプル HDL プログラムの動作につきましては、アプリケーションノート「AN1202 サンプル HDL プログラム解説」を 参照してください。

3. POF ファイルの出力方法

Quartus II でソースをコンパイルすると、コンフィギュレーション用の SOF ファイル^{*1}が出力されます。FLASHROM に SOF ファイ ルを書き込むことはできませんので、FLASHROM にプログラムを書き込むためには、SOF ファイルを POF ファイル^{*1}に変換する必要があります。以下に SOF ファイルを POF ファイルに変換する方法を示します。

*1 SOF ファイル、POF ファイルについて

SOF ファイル(SRAM Object File)は、FPGA に対して JTAG 経由でコンフィギュレーションするためのファイルです。 POF ファイル(Programmer Object File)は、FLASHROM などの外部のコンフィギュレーション用のデバイスに対して FPGA の JTAG を経由してプログラムを書き込むためのファイルです。

()コンパイル

Quartus II で編集したソースをコンパイルします。コンパイルが正常に完了すると、自動的にワークフォルダに SOF ファイルが出力されます。

②Convert Programming Files

QuartusⅡの[File]メニューから[Convert Programming Files]を選択します。

Fine States and the second and th	Files	D. Connect Descention Film				
The frequency of the frequency of the first set of the fi	-t ^{en} kutlbifpa,zanpiev) B B nenik (tötop Lytt nenik (tötv	Key, Lanvert Programming Falss Specify the reput lites to You can also report to	connect and the type of programming like at the information from other files and serve	to penerate. The conversion satup information	created here for	
tyre (organis fing (das tyre (organis fing (das Constraints) fing (formula fing (das Constraints) fing (formula fing (das Constraints) fing (formula fing (das Fingers) Fingers		- Conversion set in Nat				
Company menng ber Programme Tigen Tige		OpenCo	rgetion Setup Data.	Save Conversion Setu	0. [
anoverte film d'Energiane		- Output programming A	lo In and a state of the state		3	
		Dates.	Certification device: [19736	W Made 1200 Passion	Cedal w	
Arter Marcel and Andrews		Filepare	output_Repol	-1 mm Turrand		
P Menoufur fa The first states		Advanced.	Renote/Local update difference-lijer	NUME:	-	
ter de la contra la contra de			🗭 Mgeony Map File			
		Input files to convert				
generate (b fine / fin		File/Data area	Properties	Start Address	Add Hex Data	
promet) B for ∯ forgeton) 2.240 [B for ∯ forgeton] 2.240 [B for # for the instance constant secury wave information for file test-get 4. If the instance constant secury wave information for file test-get		SOF Data	Peer_0	(auto)	Add Sol Data	
provent) [f fm d beginten]					AMER.	
generativ Brite (Financian) 2010 Brite (Financian) 2010 Brite Brite Station Concerner seems information for file test-get 4 Life Briter Brite Station Concerner seems information for file test-get					Employ	
present) Bite (Frequence) Des Texts more than the file text and constant meany were information for file text pet ↓ Size more the file text and constant meany were information for file text pet					a a p	
jewere Brie (d'organise) Sign Jarme → Tile instance senary users information for file test-pet					Low	
Steen () (free (foreguine) Stee (foreguine) ↓ There many use file meriode consists manery uses information for file test pot					(Darriss)	
jenente] Brien (de begruten) Spen (many metric) Brien (de begruten) Den (many metric) Brien series monstant sementy unsue information for file test-pet					1	
Second B for [d frageton] Expe [manage] ↓ Taffe Menory Non File cort.ong contains entry unique information for file test-pol				Denarati	Close	
innerv[][fre [€region]]pg [Basy2 ↓ Mire Boury Bug Film Fort ang concease menory seep information for film test pet						
Date lennage U for Benory We file test-any constant memory wage infometion for file test-pet	and the second sec					
↓ Taffo Benory Nos File nert.nap consists energy unique information for file nert.pot	Hierarche B Files & Design Linits					
A CALL TRANSFORMED TAXABLE TAXAB	Tierarche B Flex @ Design Linits	opteins memory usage information for file ter	t.pof			
(a) And the second of the second of the second of the second seco	onienethy 18 fan ∲Dengeline Type ↓ Thfo: Nemory Nep File test.mag					

Fig 3-1 Convert Programming Files

③出力ファイルの設定

Output programming file の項目を以下のように設定してください。

項目	設定値	説明
Programming file type	Programmer Object File(.pof)	POF ファイルに変換
Configuration device	CFI_64MB	FLASHROM 64Mbit(8MByte)
Mode	Active Parallel	コンフィギュレーションモード:アクティブパラレル
File name	任意のファイル名.pof	出力ファイル名の設定

nect Navigator	X B Count Researcher Files						
g Files ²⁴⁵ im/D04pga_samples/ 1j01 mem4k_108/kipp 1j01 mem4k_108/kip		Specify the input like to o You can also input like to full	convert and the type o file information from o	if programming Ne to get then Ness and save the o	setale. conversion telup information :	canaled have for	
		Conversion setup Bes Open Cory	yenion Setup Data.		Seve Conversion Setup	. j	
		- Output programming file	-				
		Determine the gase	Conliguation devi	or CPL_64MB	Mode Active Parallel	•	
		Elle game 	Remote/Local upo	late difference fije: 🔤	NE.	1	
		Input files to convert [File/Data area		Properties	Start Address	Add Hev Data	
		- Gordeuration - High Byte (0)	Master 15.8D 1.0D	Page_0	(auto)	Add Sof Data	
						Benner	
						<u>Dopotini</u>	
					Generate	Close	
necarchy 🛄 Files 🔐 Decign Units	-						_
aller Luciandle							
iystem & Processing & Extra Into & Into &	Warning & Critical Warning & Error &	Suppressed & Plag /	_				

Fig 3-2 出力ファイルの設定

④変換ファイルの設定1

[Configuration Master]を選択し、[Add File...]をクリックします。

3 😅 tel 😅 co 3. HD 85 47 74 [ms104/p	09 ² eambre T X & A A A	P 10 10 10 10 10 10 10 10 10 10 10 10 10			
ect Nevigetar	Convert Programming Files				
J Files					
aptidit. 16ktap					
L_iii mem4k_16bity					
	Specify the input files to	convert and the type of programming h	le to generate	constant home for	
	Aure use.	A the montplot into the new and to		and the first for	
	Conversion setup lifes				
	Dpen Co	rgenian Setup D at a	Save Conversion Setup	And the second se	
	Output programming for				
	Programming file type:	Programmer Object File pol)		<u> </u>	
	Quitonr	Configuration device: CPL_64M	B * Mode: Active Parallel	<u></u>	
	File game:	test pol			
	Advanced.	Renote/Local update difference ()	NOIE:	7	
		P Menoy Nap File			
	- Insul files to convert				
	File/Data area	Properties	Start Address	AddHexData	
	E Contraction	Mate		AMENDAN	
	Loss Dates (D	2.68		102 20 000	
	CON BY IN	1.49		Add Eie	
				- Eastern	
				100	
				Down	
				Cancercount	
				Tomata	
			Derecate	I me I	
In a later and a					
Presacily (a vier) a bengrid ins)					
Type Nessage					
System (Processing) Extra Into), Into), Warring)	{ Difical Warring } Encr } Suppressed } Reg /				



⑤変換ファイルの設定2

[Select Input File] ウィンドウが表示されますので、変換する SOF ファイルを選択します。

Select Input File					
ファイルの場所型:	🗀 ms104fpga_san	nple	•	+ 🖻 💣 📰	
した 最近使ったファイル	🛅 db 💼 ms104fpga_samp	ole.sof			
ごろうしょう デスクトップ					
اللاتية اللاتية ال					
71 2)L2-9					
र्ग २१ मेग्र-७					
	ファイル名(N):	ms104fpga_sample.sof		•	開 (@)
	ファイルの種類(工):	SRAM Object File (*.sof)		•	

Fig 3-4 変換ファイルの選択 2

⑥スタートアドレスの設定1

[SOF Data]を選択し、[Properties]をクリックします。

Nevigetor ×. Lu Convert	Programming Files
tope Unique → Concent + C	Vocaming Tiel Status for the first lists is some and re-lipt of all againment, lists ignored as Status calculation of the list of the first of the list of the l
eranty (B) Files (# Design Units	generativ Otre
Type Nessage	

Fig 3-5 スタートアドレスの設定1

⑦スタートアドレスの設定2

[SOF Data Properties]ウィンドウが表示されますので、SOF ファイルのページを選択し、アドレスモードを以下の値 に設定してください。

項目	設定値
Address mode for selected pages	Start
Start address [32-bit hexadecimal]	0x20000

Pages	
1	
1	
Selected pages	comment: Page 0
Selected pages	comment: Page_0
Selected pages	comment: Page_0 for selected pages
Selected pages Address mode Start Start Start addres	comment: Page_0 for selected pages s (32-bit hexadecimal): 0x20000
Selected pages Address mode Start Start Start addres End addres	comment: Page_0 for selected pages s (32-bit hexadecimal): 0x20000 s (32-bit hexadecimal): 0xFFFFFFF

Fig 3-6 スタートアドレスの設定 2

⑤POF ファイルの出力

設定が全て完了したら[Generate]をクリックし、変換を開始します。変換が成功すると「Generated xxx.pof successfully」ダイアログが表示され、ワークフォルダに POF ファイルが出力されます。

avigator · · · ·	- Convert Programming Files	
орс/Марие — • • • • • • • • • • • • • • • • • •	an Cancel Poppenning File Specify the specify the spe	
	Correlation Correl	
archy B File: # Design Units		
Nasaana		_
Info: Nemory Nep File test.map	their emery unge infrmation for file two.pof	

Fig 3-7 POF ファイルの出力

ご注意

- ・本文書の著作権は株式会社アルファプロジェクトが保有します。
- ・本文書の内容を無断で転載することは一切禁止します。
- ・本文書の内容は、将来予告なしに変更されることがあります。
- 本文書に記載されている内容についての質問等のサポートは一切受け付けておりませんのでご了承ください。
- ・本文書の内容については、万全を期して作成いたしましたが、万一ご不審な点、誤りなどお気付きの点がありましたら弊社までご連絡 下さい。
- ・本文書の内容に基づき、アプリケーションを運用した結果、万一損害が発生しても、弊社では一切責任を負いませんのでご了承下さい。

商標について

- ・CycloneⅢは Intel Corporation の登録商標、商標または商品名称です。
- ・Windows®の正式名称は Microsoft®Windows®Operating System です。
- ・Microsoft、Windows は、米国 Microsoft Corporation.の米国およびその他の国における商標または登録商標です。
- ・Windows®10、Windows®8、Windows®7、Windows®XPは、米国 Microsoft Corporation.の商品名称です。

・本文書では下記のように省略して記載している場合がございます。ご了承ください。
 Windows®10 は Windows 10 もしくは Win10
 Windows®8 は Windows 8 もしくは Win8
 Windows®7 は Windows 7 もしくは Win7
 Windows®XP は Windows XP もしくは WinXP

・その他の会社名、製品名は、各社の登録商標または商標です。

(P) ALPHAPROJECT

株式会社アルファプロジェクト

〒431-3114 静岡県浜松市中央区積志町 834 https://www.apnet.co.jp E-Mail: query@apnet.co.jp